



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002006161 A**(43) Date of publication of application: **09.01.02**

(51) Int. Cl.

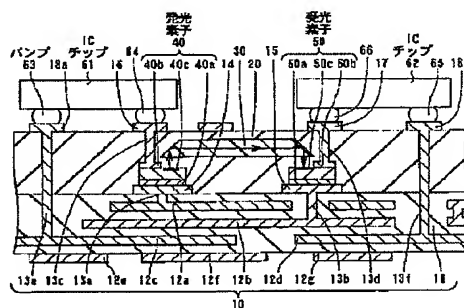
**G02B 6/122****G02B 6/12****G02B 6/13****H01L 31/0232****H01L 31/12****H05K 3/46**(21) Application number: **2000183441**(22) Date of filing: **19.06.00**(71) Applicant: **SONY CORP**(72) Inventor: **OGAWA TAKESHI**(54) **OPTICAL WIRING SUBSTRATE AND OPTICAL WIRING MODULE AND THEIR MANUFACTURING METHOD**

COPYRIGHT: (C)2002,JPO

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a wiring substrate and a wiring substrate module which make it possible to rapidly transmit signals and effectively prevent a damage caused by external factors, and their manufacturing method.

**SOLUTION:** The electric wiring element 10 having electric wiring patterns 12a-12g formed on an insulating substrate 11 and an insulating layer 20 covering the electric wiring element 10 are provided, and an optical waveguide 30 as an optical wiring is provided in the insulating layer 20. A luminous element 40 and a light receiving element 50 are provided in the insulating layer 20, and IC chips 61 and 62 are provided on the opposite side to the electric wiring element 10 of the insulating layer 20. Since the optical waveguide 30 is provided in the insulating layer 20, the occurrence of the break of the optical wiring and an optical noise can be prevented, and the loss in optical propagation can be reduced.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-6161

(P2002-6161A)

(43) 公開日 平成14年1月9日(2002.1.9)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ト*(参考)
G 0 2 B	6/122	H 0 1 L 31/12	C 2 H 0 4 7
	6/12	H 0 5 K 3/46	Q 5 E 3 4 6
	6/13		Z 5 F 0 8 8
H 0 1 L	31/0232	G 0 2 B 6/12	B 5 F 0 8 9
	31/12		N

審査請求 未請求 請求項の数24 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2000-183441(P2000-183441)

(22) 出願日 平成12年6月19日(2000.6.19)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 小川 剛

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100098785

弁理士 藤島 洋一郎

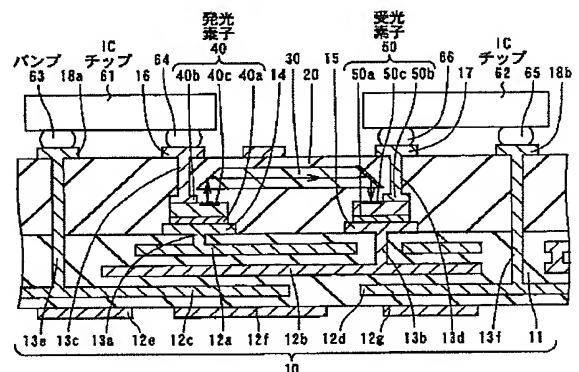
最終頁に続く

(54) 【発明の名称】 光配線基板および光配線モジュール並びにそれらの製造方法

(57) 【要約】

【課題】 信号の高速伝送を可能にすると共に、外部要因による損傷を効果的に防止することを可能とする配線基板および配線基板モジュール並びにそれらの製造方法を提供する。

【解決手段】 絶縁性を有する基板11に電気配線パターン12a~12gが形成された電気配線部10と、この電気配線基部10を覆うように設けられた絶縁層20とを備えており、絶縁層20の内部に光配線としての光導波路30が配設されている。絶縁層20の内部には、また、発光素子40および受光素子50が配設され、絶縁層20の電気配線部10と反対側には、ICチップ61、62が配設されている。光導波路30が絶縁層20の内部に配設されているので、光配線の配線切れや光学的雑音を防止することができる。また、光伝搬損失を低減することができる。



## 【特許請求の範囲】

【請求項1】 電気配線パターンを有する基体と、前記基体の内部に、光信号を伝送可能に配置された光導波路とを備えたことを特徴とする光配線基板。

【請求項2】 さらに、光信号を発信するための発光素子と、光信号を受信するための受光素子とを備えたことを特徴とする請求項1記載の光配線基板。

【請求項3】 前記基体は、電気配線パターンが形成された電気配線部と、この電気配線部を覆う絶縁層とを含むことを特徴とする請求項1記載の光配線基板。

【請求項4】 前記光導波路は、前記絶縁層の内部に配設されていることを特徴とする請求項3記載の光配線基板。

【請求項5】 さらに、光信号を発信するための発光素子と、光信号を受信するための受光素子とを備え、前記発光素子または前記受光素子の少なくとも一方が、前記絶縁層の内部に配設されていることを特徴とする請求項4記載の光配線基板。

【請求項6】 前記発光素子は、電気信号を印加するための第1の信号印加電極を有し、前記絶縁層の表面には、外部から電気信号が印加される第2の信号印加電極が配設され、前記第1の信号印加電極と前記第2の信号印加電極とが電氣的に接続されていることを特徴とする請求項5記載の光配線基板。

【請求項7】 前記発光素子は、電源電圧を印加するための第1の電源電極をさらに有し、前記電気配線部は、外部から電源電圧が印加される第2の電源電極を有し、前記第1の電源電極と前記第2の電源電極とが電氣的に接続されていることを特徴とする請求項6記載の光配線基板。

【請求項8】 前記受光素子は、受信した光信号に応じた電気信号を出力するための第1の信号出力電極を有し、前記絶縁層の表面には、外部へ電気信号を出力するための第2の信号出力電極が配設され、前記第1の信号出力電極と前記第2の信号出力電極とが電氣的に接続されていることを特徴とする請求項5記載の光配線基板。

【請求項9】 前記受光素子は、電源電圧を印加するための第3の電源電極をさらに有し、前記電気配線部は、外部から電源電圧が印加される第4の電源電極を有し、前記第3の電源電極と前記第4の電源電極とが電氣的に接続されていることを特徴とする請求項8記載の光配線基板。

【請求項10】 前記光導波路は、光を伝搬させるコア層と、このコア層の周囲を包むクラッド層とを含むことを特徴とする請求項1記載の光配線基板。

【請求項11】 前記光導波路は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリオレフィン樹脂および合成ゴムからなる群のうちの少なくとも1種を含む材料よりなることを特徴とする請求項1記載の光配線基板。

【請求項12】 前記電気配線部は、複数層の電気配線パターンを含むことを特徴とする請求項3記載の光配線基板。

【請求項13】 前記電気配線部は、酸化アルミニウム、ガラスセラミック、窒化アルミニウムおよびムライトからなる群のうちの少なくとも1種を含む無機材料により構成された基板に電気配線パターンが形成されてなることを特徴とする請求項3記載の光配線基板。

【請求項14】 前記電気配線部は、ガラスエポキシ樹脂、ポリイミド、BT樹脂、PPE (Polyphenyl ether) 樹脂、フェノール樹脂およびポリオレフィン樹脂からなる群のうちの少なくとも1種を含む有機材料により構成された基板に電気配線パターンが形成されてなることを特徴とする請求項3記載の光配線基板。

【請求項15】 電気配線パターンを有する基体と、前記基体の内部に、光信号を伝送可能に配置された光導波路と、光信号を発信するための発光素子と、光信号を受信するための受光素子と、前記発光素子または前記受光素子の少なくとも一方との間で電気信号の授受を行う集積回路とを備えたことを特徴とする光配線モジュール。

【請求項16】 前記基体は、電気配線パターンが形成された電気配線部と、この電気配線部を覆う絶縁層とを含むことを特徴とする請求項15記載の光配線モジュール。

【請求項17】 前記光導波路は、前記絶縁層の内部に配設されていることを特徴とする請求項16記載の光配線モジュール。

【請求項18】 前記発光素子または前記受光素子の少なくとも一方が、前記絶縁層の内部に配設されていることを特徴とする請求項16記載の光配線モジュール。

【請求項19】 電気配線パターンが形成された電気配線部の上に下部絶縁層を形成する工程と、前記下部絶縁層の上に、光信号を伝送することが可能な光導波路を形成する工程と、少なくとも前記光導波路を覆うように上部絶縁層を形成する工程とを含むことを特徴とする光配線基板の製造方法。

【請求項20】 前記光導波路を形成する工程は、前記光導波路を所定のダミー基板上に形成する工程と、前記ダミー基板上に形成された光導波路を前記上部絶縁

層の上に転写する工程とを含むことを特徴とする請求項19記載の光配線基板の製造方法。

【請求項21】 前記上部絶縁層または前記下部絶縁層により覆われるように、発光素子または受光素子の少なくとも一方を形成する工程をさらに含むことを特徴とする請求項19記載の光配線基板の製造方法。

【請求項22】 電気配線パターンが形成された電気配線部の上に下部絶縁層を形成する工程と、前記下部絶縁層の上に、光信号を伝送することが可能な光導波路を形成する工程と、少なくとも前記光導波路を覆うように上部絶縁層を形成する工程と、光信号を発信するための発光素子および光信号を受信するための受光素子を形成する工程と、前記上部絶縁層の上に、前記発光素子または前記受光素子の少なくとも一方との間で電気信号の授受を行う集積回路を形成する工程とを含むことを特徴とする光配線モジュールの製造方法。

【請求項23】 前記発光素子または前記受光素子の少なくとも一方を、前記上部絶縁層または前記下部絶縁層の内部に埋設されるように形成することを特徴とする請求項22記載の光配線モジュールの製造方法。

【請求項24】 前記発光素子および前記受光素子を、前記上部絶縁層の上に形成することを特徴とする請求項22記載の光配線モジュールの製造方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は、情報伝達信号の高速化を可能にする光配線基板および光配線モジュール並びにそれらの製造方法に関する。

##### 【0002】

【従来の技術】IC (Integrated Circuit; 集積回路) やLSI (Large Scale Integrated Circuit; 大規模集積回路) における技術の進歩により、それらの動作速度や集積規模が向上し、例えばマイクロプロセッサの高性能化やメモリチップの大容量化が急速に達成されている。従来、機器内のボード間、あるいはボード内のチップ間など比較的短距離間の情報伝達は、主に、電気信号により行われてきた。今後、集積回路の性能を更に向上させるためには、信号の高速化や信号配線の高密度化が必要となるが、電気信号配線 (電気配線) においては、それら高速化および高密度化が困難であると共に、配線のCR (C: 配線の静電容量、R: 配線の抵抗) 時定数による信号遅延が問題となってしまう。また、電気信号の高速化や電気配線の高密度化は、EMI (Electromagnetic Interference) ノイズやチャンネル間のクロストークの原因となるため、その対策も不可欠となる。

【0003】そこで、これらの問題を解消するものとして、光配線 (光信号配線、光インターコネクション) が注目されている。光配線は、機器間、機器内のボード

間、あるいはボード内のチップ間など種々の箇所に適用可能であると考えられている。中でも、チップ間のような短距離間の信号の伝送には、チップが搭載されている基板上に光導波路を形成し、これを伝送路とした光伝送・通信システムを構築することが好適であると考えられる。

【0004】このような光伝送・通信システムにおいては、電気信号を光信号に変換するための発光素子、光信号を電気信号に変換するための受光素子、および発光素子や受光素子との間で電気信号の授受を行うためのICチップなどを装備する必要がある、これらの素子への電力の供給や比較的低速の各種のコントロール信号などの伝送は、依然として電気信号により行う必要がある。そのため、基板上あるいは基板に電気配線を形成することが必須である。

##### 【0005】

【発明が解決しようとする課題】電気配線と光配線とを備えたハイブリッド型の光配線基板は、例えば、シリコン基板やガラス基板上に電気配線としての薄膜多層配線を形成し、その上に光配線としての光導波路を形成することにより得られると考えられる。また、通常のプリント配線基板などの電気配線を有する基板の上に光導波路を形成することによっても得られると考えられる。これらのハイブリッド型の光配線基板を作製する場合、光導波路の材料に高分子化合物を用いて低温プロセスにより形成することが考えられる。

【0006】しかしながら、光導波路を基板上に露出させて配置した場合には、その光導波路が機械的な損傷を受けやすい。このため、光導波路の一部に、配線切れが起こったり、光伝搬損失が生じたり、洩込光などによる光学的な雑音が発生してしまうという問題がある。また、基板の表面に光導波路が存在することから、光導波路を避けるようにして半導体チップおよびその他のチップ部品を実装しなければならず、配線基板全体としての実装領域に制約が生じてしまうという問題もある。

【0007】本発明はかかる問題点に鑑みてなされたもので、その目的は、信号の高速伝送を可能にすると共に、外部要因による損傷を効果的に防止することを可能とする光配線基板および光配線モジュール並びにそれらの製造方法を提供することにある。

##### 【0008】

【課題を解決するための手段】本発明による光配線基板は、電気配線パターンを有する基体と、基体に内部に、光信号を伝送可能に配置された光導波路とを備えたものである。

【0009】本発明による光配線モジュールは、電気配線パターンを有する基体と、基体に内部に、光信号を伝送可能に配置された光導波路と、光信号を発信するための発光素子と、光信号を受信するための受光素子と、発光素子または受光素子の少なくとも一方との間で電気信



号の授受を行う集積回路とを備えたものである。

【0010】本発明による光配線基板の製造方法は、電気配線パターンが形成された電気配線部の上に下部絶縁層を形成する工程と、下部絶縁層の上に、光信号を伝送することが可能な光導波路を形成する工程と、少なくとも光導波路を覆うように上部絶縁層を形成する工程とを含むものである。

【0011】本発明による光配線モジュールの製造方法は、電気配線パターンが形成された電気配線部の上に下部絶縁層を形成する工程と、下部絶縁層の上に、光信号を伝送することが可能な光導波路を形成する工程と、少なくとも光導波路を覆うように上部絶縁層を形成する工程と、光信号を発信するための発光素子および光信号を受信するための受光素子を形成する工程と、上部絶縁層の上に、発光素子または受光素子の少なくとも一方との間で電気信号の授受を行う集積回路を形成する工程とを含むものである。

【0012】本発明による光配線基板または光配線モジュールでは、基体に設けられた電気配線により電気信号が伝送され、基体内部の光導波路により光信号が伝送される。

【0013】本発明による光配線基板の製造方法または光配線モジュールの製造方法では、電気配線部の上に形成された下部絶縁層の上に光導波路が形成され、この光導波路を覆うように上部絶縁層が形成される。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0015】〔第1の実施の形態〕まず、本実施の第1の実施の形態に係る光配線基板および光配線モジュールの構成について説明する。

【0016】図1は、本実施の形態に係る光配線基板の断面構造を表すものである。この光配線基板は、電気配線部10と、この電気配線部10を覆うように設けられた絶縁層20とを備えている。絶縁層20の内部には、光配線としての光導波路30、発光素子40および受光素子50が埋設されている。ここで、電気配線部10と絶縁層20とを合わせたものが、本発明の「基体」の一具体例に対応している。

【0017】電気配線部10は、絶縁性を有する基板11と、この基板11の表面および内部に設けられ、例えば銅(Cu)などの導電材料からなる複数の電気配線パターン12a~12gとを含んでいる。電気配線パターン12a~12dは基板11の内部に形成され、電気配線パターン12e~12gは基板11の一方の表面(図1では裏面側)に形成されている。電気配線パターン12cと電気配線パターン12dとは、例えば同一階層(以下、第1階層という。)に形成されているが、両者間は電氣的に絶縁されている。また、電気配線パターン12aおよび電気配線パターン12dは、例えば第1階

層とは異なる2つの階層にそれぞれ形成されている。すなわち、ここでは、電気配線パターン12a~12gは、多層化されている。

【0018】電気配線パターン12aは、発光素子40用の電源ラインであり、電気配線パターン12bは、受光素子50用の電源ラインである。電気配線パターン12cは、後述するICチップ61(図3参照)用の電源ラインであり、電気配線パターン12dは、後述するICチップ62(図3参照)用の電源ラインである。また、電源配線パターン12e~12gは、図示しないその他の素子間を電氣的に接続するためのものである。

【0019】基板11の他方の表面には、外部から電源電圧が印加される電極14、15が設けられている。電極14と電気配線パターン12aとの間には接続孔(スルーホール)13aが形成されており、電極14は接続孔13aに充填された銅などの導電体を介して電気配線パターン12aに電氣的に接続されている。電極15と電気配線パターン12bとの間には接続孔13bが形成されており、電極15は接続孔13bに充填された導電体を介して電気配線パターン12bに電氣的に接続されている。ここで、電極14が本発明における「第2の電源電極」の一具体例に対応し、電極15が本発明における「第4の電源電極」の一具体例に対応している。

【0020】発光素子40は、電極14と対向して配設されている。この発光素子40は、電源電圧を印加するための電源電極40aと、電気信号を印加するための信号電極40bと、発光部40cとを有している。電源電極40aは電極14に接触しているか、あるいは半田などにより接合されて電極14と電氣的に接続されている。ここで、電源電極40aが本発明の「第1の電源電極」の一具体例に対応し、信号電極40bが本発明の「第1の信号印加電極」の一具体例に対応している。

【0021】受光素子50は、電極15と対向して配設されている。この受光素子50は、電源電圧を印加するための電源電極50aと、受信した光信号に応じた電気信号を出力するための信号電極50bと、受光部50cとを有している。電源電極50aは電極15に接触しているか、あるいは半田などにより接合されて電極15と電氣的に接続されている。ここで、電源電極50aが本発明の「第3の電源電極」の一具体例に対応し、信号電極50bが本発明の「第1の信号出力電極」の一具体例に対応している。

【0022】絶縁層20の表面(基板11側と反対側の表面)には、例えば、外部から電気信号が印加される信号電極16、外部へ電気信号を出力するための信号電極17、外部から電源電圧が印加される電極18a、18bおよびその他の電極19などが設けられている。信号電極16と発光素子40の信号電極40bとの間には接続孔13cが形成されており、信号電極16は接続孔13cに充填された導電体を介して信号電極40bに電気

的に接続されている。信号電極17と受光素子50の信号電極50bとの間には接続孔13dが形成されており、信号電極17は接続孔13dに充填された導電体を介して信号電極50bに電氣的に接続されている。電極18aと電気配線パターン12cとの間には接続孔13eが形成されており、電極18aは接続孔13eに充填された導電体を介して電気配線パターン12cに電氣的に接続されている。また、電極18bと電気配線パターン12dとの間には接続孔13fが形成されており、電極18bは接続孔13fに充填された導電体を介して電気配線パターン12dに電氣的に接続されている。ここで、信号電極16が本発明の「第2の信号印加電極」の一具体例に対応し、信号電極17が本発明の「第2の信号出力電極」の一具体例に対応している。

【0023】光導波路30は、発光素子40と受光素子50との間に配設されている。この光導波路30は、例えば長手方向の両端部に、電気配線部10の主表面となす外角が鈍角（ここでは、略135°）である反射面30a、30bを有している。反射面30aは発光素子40の発光部40cと対向するように位置しており、発光部40cから発せられた光信号を光導波路30内の長手方向に反射するようになっている。反射面30bは受光素子50の受光部50cと対向するように位置しており、光導波路30内をその長手方向に沿って伝搬してきた光信号を受光部50cの方向に反射するようになっている。なお、光導波路30の電気配線部10の表面となす外角とは、光導波路30の光伝搬方向（長手方向）に沿った断面が閉じた図形であると考えた場合におけるこの図形の外角のことを意味する。また、図1では、光導波路30の下面と発光素子40および受光素子50の上面との間がわずかに離れているが、これらは接しているもよい。

【0024】電気配線部10には、例えば、セラミック多層配線基板、有機多層配線基板、ガラスエポキシ配線基板、ビルトアップ多層配線基板およびプリント配線基板などを用いることができる。ここで、セラミック多層配線基板とは、基板11が、酸化アルミニウム（ $Al_2O_3$ ）、ガラスセラミック（例えば、低温焼成ガラスセラミック）、窒化アルミニウム（ $AlN$ ）およびムライトからなる群のうちの少なくとも1種を含む無機材料により構成されたもののことをいう。有機多層配線基板とは、基板11が、ガラスエポキシ樹脂、ポリイミド、BT樹脂、PPE（Polyphenyl ether）樹脂、フェノール樹脂およびポリオレフィン樹脂（例えばデュボン社製のテフロン（登録商標））からなる群のうちの少なくとも1種を含む有機材料により構成されたもののことをいう。なお、有機多層配線基板のうちフィルム状のポリイミドなどにより構成されたものは、フレキシブル多層配線基板とも呼ばれている。ガラスエポキシ多層配線基板とは、基板11が、FR-4などのガラスエポキシ樹脂

により構成されたもののことをいい、ビルトアップ多層配線基板とは、通常のガラスエポキシ配線基板上に例えば感光性あるいは非感光性のエポキシ樹脂、感光性あるいは非感光性のポリイミド、または感光性あるいは非感光性のベンゾシクロブテン（BCB）などの樹脂を用いたフォトリソグラフィ技術により高密度に電気配線パターンが形成されたもののことをいう。また、プリント配線基板とは、例えば誘電体材料からなるコア基板上に電気配線パターンが高密度に印刷された印刷基板が配設されたもののことをいう。

【0025】絶縁層20は、例えば、厚さ100 $\mu m$ のエポキシ樹脂により構成されている。なお、光導波路30と発光素子40および受光素子50とが離間して配置される場合には、絶縁層20を光信号に対して透明な材料により形成することが好ましい。光信号が伝送される際の光伝搬損失を抑制することができるからである。

【0026】光導波路30は、例えば、屈折率が1.54程度のビスフェノールを主材とするエポキシ樹脂により構成されており、その厚さは例えば30 $\mu m$ である。

【0027】なお、光導波路30は、図1に示したような構造に限らず、他の構造であってもよい。例えば、図2（A）、（B）に示したように、コア層31、およびコア層31を囲むようにして形成されたクラッド層32よりなる構造の光導波路30Aとしてもよい。ちなみに、図2（A）は図1と同様の方向において切断した光導波路30Aの断面構造を表すものであり、図2（B）は図2（A）のIIB—IIB線に沿った断面に対応するものである。

【0028】この光導波路30Aでは、コア層31は例えば屈折率が1.54程度のビスフェノールを主材とするエポキシ樹脂により構成されており、その厚さは例えば30 $\mu m$ である。このコア層31は、例えば、長手方向の両端部に反射面31a、31bを有している。クラッド層32は、コア層31の構成材料よりも屈折率の小さい材料、例えば屈折率が1.52程度のエポキシ樹脂により構成されており、その厚さは例えば30 $\mu m$ である。このように、光導波路30Aに屈折率差を設けた方が、光伝搬損失が少ないので好ましい。なお、クラッド層32およびコア層31は、コア層31の屈折率がクラッド層32の屈折率よりも大きいという条件を満たすものであれば、ポリイミド、ポリメチルメタクリレートなどのアクリル樹脂、ポリエチレンやポリスチレンなどのポリオレフィン樹脂、または合成ゴムなどの他の材料により構成するようにしてもよい。

【0029】発光素子40は、例えば面発光型の発光ダイオード（light emitting diode；LED）により構成されている。ここで面発光型とは、素子の主表面（最も大きい面積を有する表面）から光が射出されるもののことをいう。また、受光素子50は、例えば面発光型のフォトダイオードにより構成されている。ここで面受光型

とは、主表面によって光を受けるもののことをいう。

【0030】このような構成を有する光配線基板は、例えば図3に示したような光配線モジュールとして用いられる。この光配線モジュールは、例えば、図1に示した光配線基板の絶縁層20の電気配線部10と反対側に、ICチップ61、62が配設されたものである。ICチップ61、62には、例えば信号処理回路やメモリ回路などの電子回路がそれぞれ集積されている。ここで、ICチップ61、62が、本発明の「集積回路」の一具体例に対応している。

【0031】ICチップ61の光配線基板（絶縁層20）側には、ICチップ61と電気的に接続されたパンプ（導電性突起）63、64がそれぞれ設けられている。パンプ63は電極18aと接触しており、パンプ64は信号電極16と接触している。これにより、ICチップ61は、パンプ63、電極18aおよび接続孔13eに充填された導電体を介して電気配線パターン12cに電気的に接続されると共に、パンプ64、信号電極16および接続孔13cに充填された導電体を介して発光素子40の信号電極40bに電気的に接続されている。

【0032】一方、ICチップ62の光配線基板（絶縁層20）側には、ICチップ62と電気的に接続されたパンプ65、66がそれぞれ設けられている。パンプ65は電極18bと接触しており、パンプ66は信号電極17と接触している。これにより、ICチップ62は、パンプ65、電極18bおよび接続孔13fに充填された導電体を介して電気配線パターン12dに電気的に接続されると共に、パンプ66、信号電極17および接続孔13dに充填された導電体を介して受光素子50の信号電極50bに電気的に接続されている。

【0033】次に、図4ないし図8を参照して、図3に示した光配線モジュールの製造方法について説明する。なお、図4ないし図8は、光配線モジュールの製造方法の各製造工程をそれぞれ表すものである。

【0034】まず、図4に示したように、電気配線パターン12a～12gが形成された基板11（すなわち、電気配線部10）、発光素子40および受光素子50をそれぞれ用意する。なお、電気配線部10としては、例えば、その表面に、接続孔13aを介して電気配線パターン12aに電気的に接続された電極14および接続孔13bを介して電気配線パターン12bに電気的に接続された電極15が形成されたものを用意する。そのうち、発光素子40の電源電極40aと電気配線部10表面の電源電極14とを例えば半田などにより接合して、発光素子40を電気配線部10の上に実装する。また、受光素子50の電源電極50aと電気配線部10表面の電源電極15とを例えば半田などにより接合して、受光素子50を電気配線部10の上に実装する。

【0035】次に、図5に示したように、発光素子40および受光素子50を覆うように、電気配線部10の上

に下部絶縁層20aを形成する。この下部絶縁層20aの形成は、例えば、ロールコート法、カーテンコート法、スピンコート法あるいはディップコート法によりエポキシ樹脂を塗布し、熱処理することにより行う。これにより、発光素子40および受光素子50が下部絶縁層20aの内部に埋設される。下部絶縁層20aを形成したのち、下部絶縁層20a表面の平坦化処理を行う。

【0036】次に、図6に示したように、その長手方向の一端部が発光素子40の発光部40cに対応し、他端部が受光素子50の受光部50cに対応するように、例えば以下のようにして光導波路30を形成する。

【0037】すなわち、光導波路30を形成する際には、まず、下部絶縁層20aの上に、例えばスピンコート法により硬化後の屈折率が1.54程度の液状のエポキシ樹脂を30μm程度の厚さになるように塗布したのち、塗布したエポキシ樹脂上に図示しないフォトマスクを位置合わせして配置する。フォトマスクとしては、例えば、光導波路30に対応する開口が設けられた遮光膜を備え、開口の長手方向に沿って遮光膜の厚さが漸次薄くなることによって、遮光膜の開口の短辺近傍領域が遮光膜の厚さに応じた光の量を透過させるグレースケール領域として機能するようになっているものを用いることができる。

【0038】フォトマスクを配置したのち、フォトマスク側から電気配線部10側に向けて光を照射する。この光の照射は、例えば、超高圧水銀ランプを用いて、10mW/cm<sup>2</sup>程度の低い出力で長い時間（例えば、3分間）をかけて行う。そのうち、エポキシ樹脂のうち光が照射されず未硬化の部分を例えば有機溶剤を用いて溶解除去する。これにより、光導波路30が形成されると共に、その両端部に反射面30a、30bが形成される。

【0039】なお、図2（A）、（B）に示したようなコア層31とクラッド層32とを有する光導波路30aを形成する場合には、次のようにすればよい。まず、下部絶縁層20aの上に、例えばスピンコート法により硬化後の屈折率が1.52程度の液状のエポキシ樹脂を30μm程度の厚さになるように塗布したのち、例えば熱処理を行って樹脂を硬化させ、下部クラッド層32a（図2（A）参照）を形成する。次いで、下部クラッド層32aの上に、例えば上述した光導波路30の形成方法と同様の方法を用いて、両端部に反射面31a、31bを有するコア層31を形成する。続いて、下部クラッド層32aの露出面およびコア層31の上に、例えばスピンコート法により硬化後の屈折率が1.52程度の液状のエポキシ樹脂をコア層31の上部において30μm程度の厚さになるように塗布したのち、熱処理を行って樹脂を固化させ、上部クラッド層32bを形成する。

【0040】光導波路30を形成したのち、図7に示したように、光導波路30を覆うように、上部絶縁層20bを形成する。上部絶縁層20bは、例えば、下部絶縁層20aを形成するのと同様の方法を用いて、下部絶縁層20aを覆うように形成される。

層20aと同一の材料を用いて同一の方法により形成する。これにより、下部絶縁層20aおよび上部絶縁層20bよりなる絶縁層20が形成される。

【0041】次に、図8に示したように、電気配線パターン12c、12dおよび信号電極40b、50bに対応して絶縁層20に接続孔13c～13fをそれぞれ形成する。そのうち、例えばめっき法あるいは印刷法によりこれらの接続孔13c～13fに銅などの導電体を埋め込むと共に、信号電極16、17および電極18a、18bをそれぞれ形成する。なお、接続孔13c～13fの形成は、例えばレーザーあるいはドリルを用いて行う。また、絶縁層20を感光性を有する材料により形成した場合には、フォトリソグラフィ技術を用いて接続孔13c～13fを形成することも可能である。

【0042】次に、ICチップ61にパンプ63、64をそれぞれ取り付けると共に、ICチップ62にパンプ65、66をそれぞれ取り付け。そのうち、ICチップ61、62を例えばパンプ63～66を利用したフリップチップボンディング法によって絶縁層20の上に実装する。これにより、図3に示した光配線モジュールが完成する。

【0043】次に、この光配線モジュールの作用について説明する。

【0044】この光配線モジュールでは、外部から印加された電源電圧が、電気配線部10の電気配線パターン12aおよび電極14を介して発光素子40の電源電極40aに印加されると、発光素子40が動作可能な状態になる。また、外部から印加された電源電圧が、電気配線パターン12bおよび電極15を介して受光素子50の電源電極50aに印加されると、受光素子50が動作可能な状態になる。さらに、電気配線パターン12c、12d、電極18a、18bおよびパンプ63、65を介してICチップ61、62に電源電圧が印加されると、ICチップ61、62がそれぞれ動作可能な状態になる。

【0045】発光素子40、受光素子50およびICチップ61、62が動作可能な状態で、例えばICチップ61の図示しない信号パッドから電気信号が出力されると、信号電極16を介して発光素子40の信号電極40bへ電気信号が入力され、発光素子40は電気信号を光信号に変換して発光部40cから光信号を出射する。出射した光信号は、光導波路30に入射し、その反射面31aにおいて入射方向とほぼ垂直の方向に例えば全反射してコア層31の内部に入射する。そのうち、この光信号は、コア層31内を伝搬し、反射面31bに到達する。ここで、光信号は、光伝搬方向とほぼ垂直の方向に例えば全反射して、光導波路30の外部に出射し、受光素子50の受光部50cに入射する。受光素子50に入射した光信号は、電気信号に変換されて信号電極50bから出力されて、信号電極17を介してICチップ62

の図示しない信号パッドに入力される。このようにして、ICチップ61とICチップ62との間で光信号が高速伝送される。また、低速コントロール信号などの比較的低速で伝送してもよい信号は、所定の電気配線パターンによって電気信号のまま伝送される。ここでは、光導波路30が絶縁層20の内部に設けられているので、光導波路30に対する損傷が防止されており、光伝搬損失が少なくなっている。

【0046】このように本実施の形態に係る光配線基板によれば、光配線としての光導波路30を絶縁層20の内部に配設するようにしたので、衝撃などの外部要因による光導波路30の損傷を効果的に防止することができる。従って、光配線の配線切れを防止することができる。また、光学的な雑音の影響を除去することができる。さらに、光伝搬損失を低減することができる。よって、この光配線基板を用いれば、光伝搬特性に優れた光配線モジュールを構成することができる。また、信号の高速伝送が可能になる。

【0047】さらに、発光素子40や受光素子50をも絶縁層20の内部に配設すれば、これらについても保護され、光伝搬特性をさらに向上させることができる。

【0048】また、本実施の形態に係る光配線基板を用いて光配線モジュールを構成すれば、光配線が露出している場合に比べて、光配線基板上にICチップ61、62などの電気部品あるいはその他のチップ部品を実装可能な領域が増加するので、設計時の自由度が高くなると共に、これらの実装を容易に行うことができる。

【0049】（第1の変形例）図9は、本発明の第1の実施の形態の第1の変形例に係る光配線モジュールの構造を一部破断して表すものである。なお、以下の説明では、上記第1の実施の形態の構成要素と同一の部分には同一の符号を付し、ここではその詳細な説明を省略する。

【0050】本変形例に係る光配線モジュールが第1の実施の形態の光配線モジュールと大きく異なる点は、電気配線部10の上に、光導波路30Bと発光素子40および受光素子50とが電気配線部10側からこの順に配置されていることである。従って、ここでは、光導波路30Bは、例えば両端部に、電気配線部10の主表面となす外角が鋭角（ここでは、略45°）であるような反射面30c、30dを有している。

【0051】この光配線モジュールでは、絶縁層20の表面に、信号電極16から電気信号が印加される信号電極71、および信号電極17へ電気信号を出力するための信号電極72が設けられている。

【0052】信号電極71と信号電極16との間には接続孔13gが形成されており、信号電極71と信号電極16とは接続孔13gに充填された導電体を介して電気的に接続されている。信号電極71の表面にはパンプ73が設けられており、信号電極71はパンプ73を介し

て発光素子40の信号電極40bに電氣的に接続されている。また、絶縁層20の表面には、外部から電源電圧が印加される電極14Aが設けられている。電極14Aと発光素子40の電源電極40aとの間には接続孔13hが形成されており、電極14Aは接続孔13hに充填された導電体を介して電源電極40aに電氣的に接続されている。なお、電極14Aは、図示しない接続孔に充填された導電体を介して電気配線パターン12aに電氣的に接続されている。

【0053】信号電極72と信号電極17との間には接続孔13iが形成されており、信号電極72と信号電極17とは接続孔13iに充填された導電体を介して電氣的に接続されている。信号電極72の表面にはバンプ74が設けられており、信号電極72はバンプ74を介して受光素子50の信号電極50bに電氣的に接続されている。また、絶縁層20の表面には、外部から電源電圧が印加される電極15Aが設けられている。電極15Aと受光素子50の電源電極50aとの間には接続孔13jが形成されており、電極15Aは接続孔13jに充填された導電体を介して電源電極50aに電氣的に接続されている。なお、電極15Aは、図示しない接続孔に充填された導電体を介して電気配線パターン12bに電氣的に接続されている。

【0054】このような構成を有する光配線モジュールでは、ICチップ61の図示しない信号パッドから電気信号が出力されると、信号電極16および信号電極71を介して発光素子40の信号電極40bへ電気信号が入力される。また、受光素子50に入射した光信号は、電気信号に変換されて信号電極50bから出力されて、信号電極72および信号電極17を介してICチップ62の信号パッドに入力される。なお、その他は第1の実施の形態と同様に作用する。また、本変形例に係る光配線モジュールは、第1の実施の形態と同様の効果を有する。

【0055】(第2の変形例)図10は、本発明の第1の実施の形態の第2の変形例に係る光配線モジュールの構造を一部破断して表すものである。なお、以下の説明では、上記第1の実施の形態の構成要素と同一の部分には同一の符号を付し、ここではその詳細な説明を省略する。

【0056】本変形例に係る光配線モジュールが第1の実施の形態の光配線モジュールと大きく異なる点は、面発光型の発光素子40および面受光型の受光素子50に代えて、端面発光型の発光素子40Aおよび端面受光型の受光素子50Aを備えていることである。従って、ここでは、光導波路30Cの両端部に反射面を設ける必要がなく、光導波路30Cは例えば断面形状が矩形状となっている。また、光導波路30C、発光素子40Aおよび受光素子50Aは、光導波路30Cの一側面と発光素子40Aの発光部40c、光導波路30Cの他の側面と

受光素子50Aの受光部50cとがそれぞれ対向するように配設されている。

【0057】このような構成を有する光配線モジュールでは、第1の実施の形態の光配線モジュールと同様に作用し、同様の効果を有する。また、上述したように光導波路30Bの両端部に反射面を設ける必要がないので、容易に製造することができるという利点を有する。

【0058】[第2の実施の形態] まず、本実施の第2の実施の形態に係る光配線モジュールの構成について説明する。なお、以下の説明では、上記第1の実施の形態の構成要素と同一の部分には同一の符号を付し、ここではその詳細な説明を省略する。

【0059】図11は、本実施の形態に係る光配線モジュールの構造を一部破断して表すものである。この光配線モジュールが第1の実施の形態に係る光配線モジュールと大きく異なる点は、発光素子40および受光素子50が絶縁層20の内部に埋め込まれておらず、絶縁層20の外部に配設されていることである。

【0060】発光素子40は、例えば、ICチップ61の光配線基板(絶縁層20)に面した側に、その発光部40cが光導波路30Bの反射面30cに対応するように配置されている。発光素子40の信号電極40bは、ICチップ61の図示しない信号パッドに接触しているか、あるいは半田などにより接合されてICチップ61と電氣的に接続されている。また、電源電極40aは、図示しない接続孔に充填された導電体を介して電気配線パターン12aに電氣的に接続されている。

【0061】一方、受光素子50は、例えば、ICチップ62の光配線基板に面した側に、その受光部50cが光導波路30Bの反射面30dに対応するように配置されている。受光素子50の信号電極50bは、ICチップ62の図示しない信号パッドに接触しているか、あるいは半田などにより接合されてICチップ62と電氣的に接続されている。また、電源電極50aは、図示しない接続孔に充填された導電体を介して電気配線パターン12bに電氣的に接続されている。

【0062】このような構成を有する光配線モジュールは、例えば、電気配線部10を用意し、第1の実施の形態と同様にして、下部絶縁層、光導波路30B、上部絶縁層を順次形成したのち、発光素子40を実装したICチップ61と、受光素子50を実装したICチップ62とを実装することにより製造することができる。

【0063】このように発光素子40および受光素子50が絶縁層20の内部に埋め込まれていない場合であっても、第1の実施の形態と同様に、光配線の配線切れおよび光学的雑音の発生を防止できると共に、光伝搬損失を低減することができる。

【0064】[第3の実施の形態] 本実施の形態は、予め別途形成した光導波路を電気配線部10の上に転写するようにした光配線基板の製造方法および光配線モジュール

ールの製造方法に関するものである。なお、図12および図13は、光配線モジュールの製造方法の各製造工程をそれぞれ表すものである。

【0065】本実施の形態では、まず、図12に示したように、例えば、平坦性に優れた透明なダミー基板81を用意し、このダミー基板81の上に、例えば、プラズマCVD（Chemical Vapor Deposition）法により厚さ500nmの二酸化ケイ素（SiO<sub>2</sub>）よりなる基板分離層82を形成する。次に、基板分離層82の上に、例えばスピンコート法により硬化後の屈折率が1.54程度の液状のエポキシ樹脂を30μm程度の厚さになるように塗布したのち、塗布したエポキシ樹脂上に図示しないフォトリソマスクを位置合わせして配置する。フォトリソマスクとしては、例えば第1の実施の形態で説明したものの同様のものを用いることができる。

【0066】フォトリソマスクを配置したのち、フォトリソマスク側から電気配線部10側に向けて光を照射する。この光の照射は、例えば、超高圧水銀ランプを用いて、10mW/cm<sup>2</sup>程度の出力で3分間行う。ここでは、光の吸収量が少なく、透過性に優れたエポキシ樹脂を用いているので、ダミー基板81の表面および裏面において反射した光も露光に寄与すると考えられる。そのため、エポキシ樹脂の露光された領域は裏面側から硬化して、基板分離層82に固着する。なお、このとき、フォトリソマスク（具体的には、遮光膜）のグレースケール領域に対応する部分は、下層側から硬化し、上層側は硬化しない。光の照射を行ったのち、エポキシ樹脂のうち光が照射されず未硬化の部分を例えば有機溶剤を用いて溶解除去する。これにより、光導波路30が形成されると共に、その両端部にダミー基板81の表面となす外角が鋭角（ここでは、略45°）とされた反射面30a、30bが形成される。

【0067】次に、図13に示したように、ダミー基板81上に形成された状態の光導波路30を、位置合わせを行いながら下部絶縁層20aの上に密着させる。このとき、光導波路30と下部絶縁層20aとの間には、エポキシ樹脂などよりなる接着層83を配するようにする。なお、図12と図13とは、便宜上、光導波路30の縮尺を変えて示している。

【0068】続いて、下部絶縁層20aとダミー基板81および光導波路30とを密着させた状態で、例えば、超高圧水銀ランプを用いて、ダミー基板81側から電気配線部10側に向かって10mW/cm<sup>2</sup>の出力で3分間光を照射する。これにより、接着層83を構成するエポキシ樹脂が硬化し、光導波路30は下部絶縁層20aの所望の位置に固着される。なお、接着層83は、熱処理により硬化させるようにしてもよい。

【0069】次に、光導波路30に下部絶縁層20aが固着されている状態で、ダミー基板81を、例えば薄いフッ化水素（HF）溶液、または緩衝フッ化水素（BH

F；Buffered HF）溶液に浸す。これにより、ダミー基板81と光導波路30との間に形成された基板分離層82が溶解除去され、基板分離層82上のダミー基板81が光導波路30から分離された状態（リフトオフ）となり、光導波路30が電気配線部10側（具体的には、下部絶縁層20a上）に転写される。それ以降の工程は、第1の実施の形態と同様である。

【0070】このように本実施の形態では、光導波路30を平坦性に優れたダミー基板81上に形成したのち、上部絶縁層20上に転写するようにしたので、光導波路30aを形成する際に下地（ここでは、下部絶縁層20a）の表面に凹凸が存在する場合であっても、この凹凸形状に影響されことなく、光伝搬損失の少ない光導波路30を形成することができる。

【0071】以上、実施の形態を挙げて本発明を説明したが、本発明は上記実施の形態に限定されるものではなく、種々変形可能である。例えば、上記第1および第3の実施の形態では、発光素子40および受光素子50が共に絶縁層20の内部に埋め込まれた場合について説明し、上記第2の実施の形態では、発光素子40および受光素子50が共に絶縁層20の外部に配設された場合について説明したが、受光素子40および発光素子50のうちのいずれか一方のみが絶縁層20内に埋め込まれた構成とするようにしてもよい。例えば図14に示したように、発光素子40を絶縁層20の内部に配設し、受光素子50を絶縁層20の外部に配設する場合には、発光部40cと対向し、電気配線部10の主表面となす外角が鈍角（例えば、略135°）である反射面30aと、受光部50cと対向し、電気配線部10の主表面となす外角が鋭角（例えば、略45°）である反射面30dとを長手方向の両端部に有する光導波路30Dを用いるようにすればよい。

【0072】また、上記第3の実施の形態では、コア層のみにより構成された光導波路30を電気配線部10の上に転写するようにしたが、図2に示したようなコア層31およびクラッド層32よりなる光導波路30Aを転写することも可能である。さらに、上記第3の実施の形態では、上記第1の実施の形態と同様の構成を有する光配線モジュールを作製する場合について説明したが、上記第2の実施の形態と同様の構成を有する光配線モジュールを作製する場合についても適用することができる。

【0073】また、上記第1の実施の形態では、電気配線部10と、光導波路30、発光素子40および受光素子50が埋め込まれた絶縁層20とにより構成された光配線基板について説明したが、光配線基板は必ずしも発光素子40および受光素子50を備えている必要はない。その場合であっても、光導波路30を絶縁層20の内部に配置したことによる効果は得られる。

【0074】さらに、上記各実施の形態では、絶縁層20の上にICチップ61、62を実装する場合について



説明したが、他の回路や部品を実装することも可能である。

【0075】加えて、上記各実施の形態では、絶縁層20の内部に光導波路を1層のみ配設するようにしたが、電気配線パターン12a～12gの積層方向と同一の方向に複数の光導波路を積層し、光配線の多層化を実現することも可能である。

【0076】

【発明の効果】以上説明したように請求項1ないし請求項14のいずれか1項に記載の光配線基板または請求項15ないし請求項18のいずれか1項に記載の光配線モジュールによれば、電気配線パターンを有する基体の内部に光導波路を配置するようにしたので、光信号により高速伝送が可能になると共に、外部からの衝撃による光導波路の損傷を効果的に防止することができるという効果を奏する。

【0077】また、請求項19ないし請求項21のいずれか1項に記載の光配線基板の製造方法または請求項22ないし請求項24のいずれか1項に記載の光配線モジュールの製造方法によれば、下部絶縁層を形成し、その上に光導波路を形成し、さらに光導波路を覆うように上部絶縁層を形成することにより、光導波路を絶縁層の内部に埋め込むようにしたので、本発明の光配線基板または光配線モジュールを容易に製造することができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る光配線基板の構成を表す断面図である。

【図2】図1に示した光導波路の変形例を表す断面図である。

【図3】本発明の第1の実施の形態に係る光配線モジュールの構成を一部破断して表す側面図である。

【図4】図3に示した光配線モジュールの製造方法を説明するための断面図である。

【図5】図4に続く工程を説明するための断面図である。

る。

【図6】図5に続く工程を説明するための断面図である。

【図7】図6に続く工程を説明するための断面図である。

【図8】図7に続く工程を説明するための断面図である。

【図9】図3に示した光配線モジュールの第1の変形例に係る光配線モジュール構成を一部破断して表す側面図である。

【図10】図3に示した光配線モジュールの第2の変形例に係る光配線モジュール構成を一部破断して表す側面図である。

【図11】本発明の第2の実施の形態に係る光配線モジュールの構成を一部破断して表す側面図である。

【図12】本発明の第3の実施の形態に係る光配線モジュールの製造方法を説明するための断面図である。

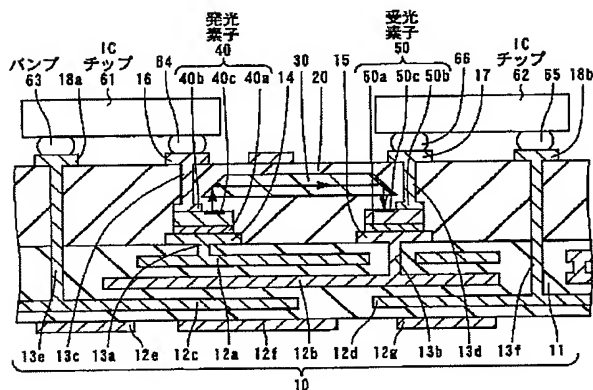
【図13】図12に続く工程を説明するための断面図である。

【図14】図3に示した光配線モジュールの他の変形例に係る光配線モジュール構成を一部破断して表す側面図である。

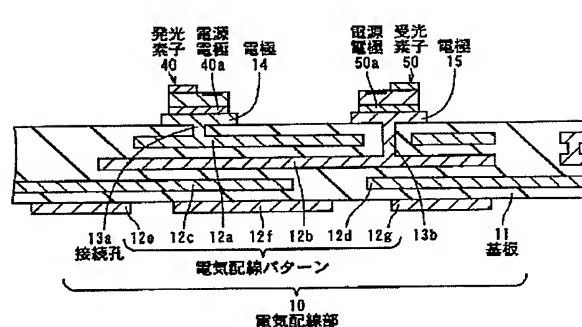
【符号の説明】

10…電気配線部、11…基板、12a～12g…電気配線パターン、13a～13j…接続孔、14、14A、15、15A、18a、18b、19…電極、16、17、40b、50b、71、72…信号電極、20…絶縁層、20a…下部絶縁層、20b…上部絶縁層、30、30A～30D…光導波路、30a～30d、31a、31b…反射面、31…コア層、32…クラッド層、40、40A…発光素子、40a、50a…電源電極、40c…発光部、50、50A…受光素子、50c…受光部、61、62…ICチップ、63～66、73、74…パンプ、81…ダミー基板、82…基板分離層、83…接着層

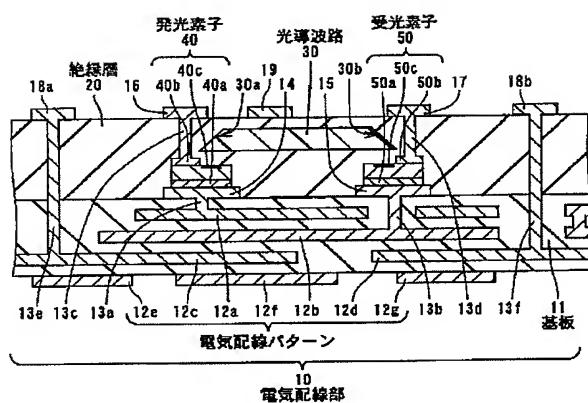
【図3】



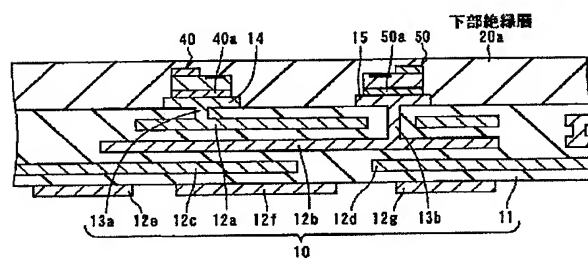
【図4】



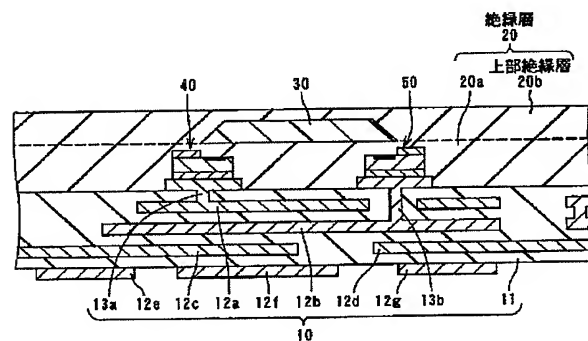
【图 1】



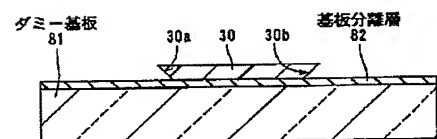
【図 5】



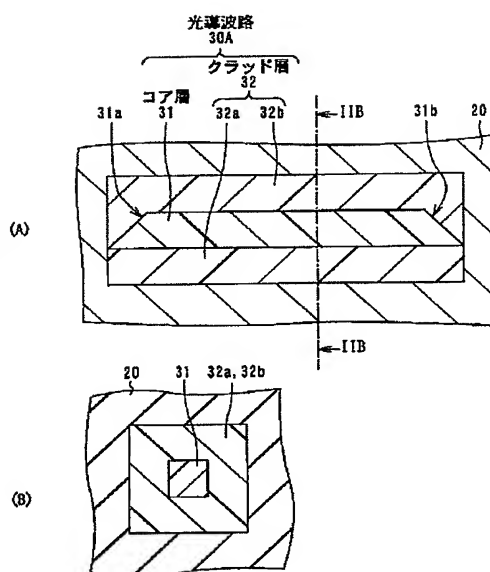
【図 7】



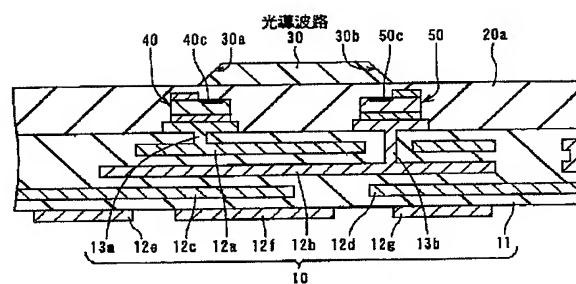
【图 12】



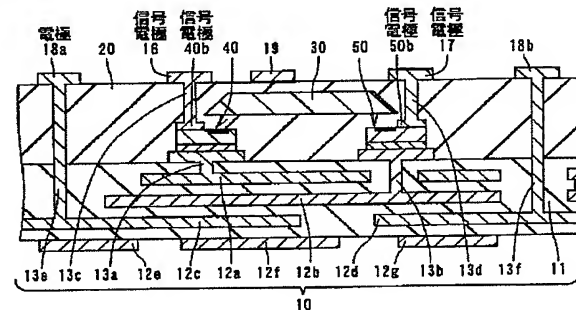
【图 2】



【図 6】

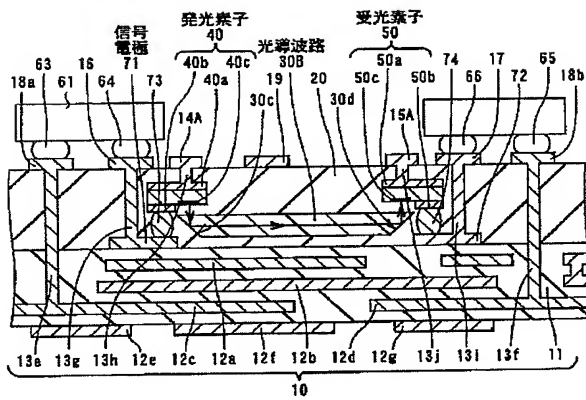


【图 8】

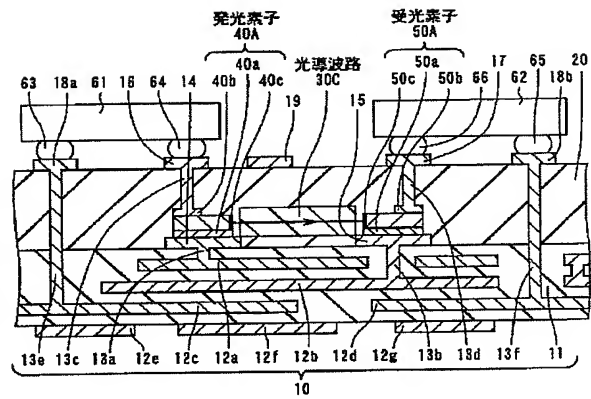




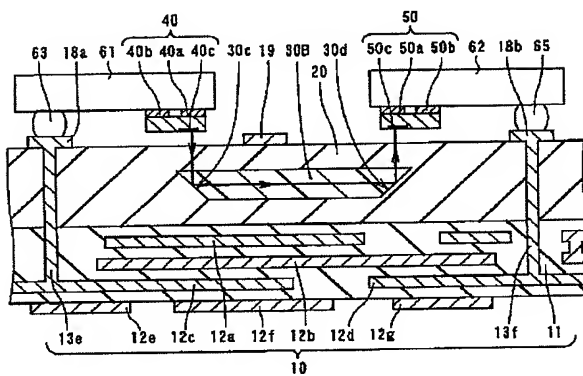
【図9】



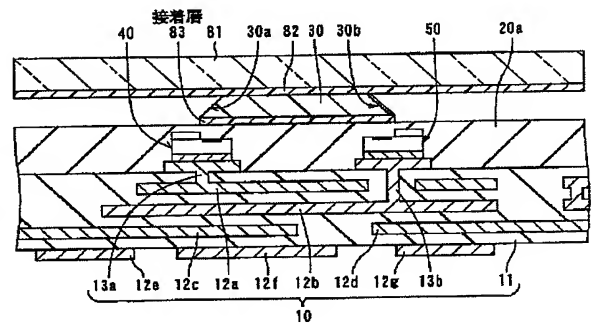
【図10】



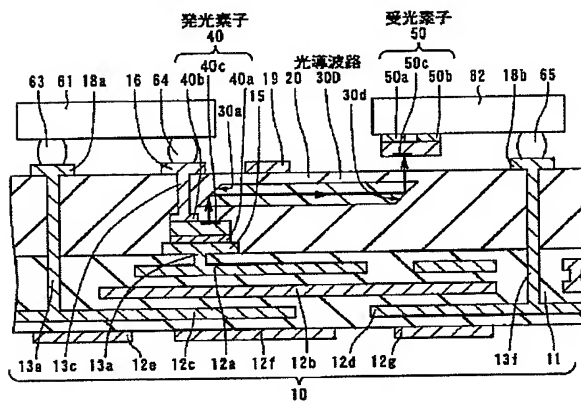
【図11】



【図13】



【図14】



フロントページの続き

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコート* (参考)
H 0 5 K 3/46		G 0 2 B 6/12	M
	H 0 1 L 31/02		C

F ターム(参考) 2H047 KA03 MA07 PA02 PA22 PA24

PA28 QA05

5E346 AA42 AA43 BB02 BB03 BB16

BB20 CC08 CC09 CC10 CC13

CC16 DD03 DD32 EE31 FF18

FF45 HH40

5F088 AA02 BA13 BA18 DA01 FA09

FA11 FA20 JA01 JA05 JA11

JA20

5F089 AA06 AB03 AC02 AC05 AC08

AC09 AC10 AC16 AC18 CA20

EA10



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003131058 A**(43) Date of publication of application: **08.05.03**

(51) Int. Cl

**G02B 6/13**  
**C08J 7/00**  
**G02B 6/12**  
**// C08L101:00**

(21) Application number: **2002230940**(22) Date of filing: **08.08.02**(30) Priority: **09.08.01 JP 2001242941**(71) Applicant: **KANEGAFUCHI CHEM IND CO LTD**

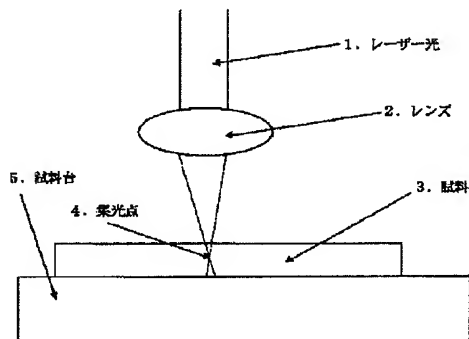
(72) Inventor: **MINAMIMURA KIYOYUKI**  
**NAGANO KOSAKU**  
**HIRAO KAZUYUKI**

**(54) OPTICAL WAVEGUIDE AND METHOD FOR  
 MANUFACTURING THE SAME**

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a method for easily and simply manufacturing an optical waveguide in a polymeric material and the optical waveguide which is easily and simply manufactured and can easily be made three-dimensional.

**SOLUTION:** A core and a clad layer having mutually different refractive indices are formed by illuminating concentration of a laser light within one polymeric material, and the optical waveguide is manufactured. In irradiation with the condensed laser light, a condens point is relatively moved within the polymeric material or the polymeric material is continuously moved relative to the condensing point of the laser light, and the polymeric material is irradiated with a pulse laser having a high peak output. Thereby, the problem is overcome.



COPYRIGHT: (C)2003,JPO

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-131058  
(P2003-131058A)

(43) 公開日 平成15年5月8日 (2003.5.8)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
G 0 2 B 6/13		C 0 8 J 7/00	3 0 2 2 H 0 4 7
C 0 8 J 7/00	3 0 2		C E Z 4 F 0 7 3
	C E Z	C 0 8 L 101:00	
G 0 2 B 6/12		G 0 2 B 6/12	M
// C 0 8 L 101:00			N
審査請求 未請求 請求項の数24 O L (全 8 頁)			

(21) 出願番号 特願2002-230940 (P2002-230940)  
 (22) 出願日 平成14年8月8日 (2002.8.8)  
 (31) 優先権主張番号 特願2001-242941 (P2001-242941)  
 (32) 優先日 平成13年8月9日 (2001.8.9)  
 (33) 優先権主張国 日本 (J P)

(71) 出願人 000000941  
 鐘淵化学工業株式会社  
 大阪府大阪市北区中之島3丁目2番4号  
 (72) 発明者 南村 清之  
 京都府長岡京市久貝1番地1-15  
 (72) 発明者 永野広作  
 滋賀県大津市仰木の里東7丁目1-7  
 (72) 発明者 平尾一之  
 京都市左京区田中下柳町8番地94

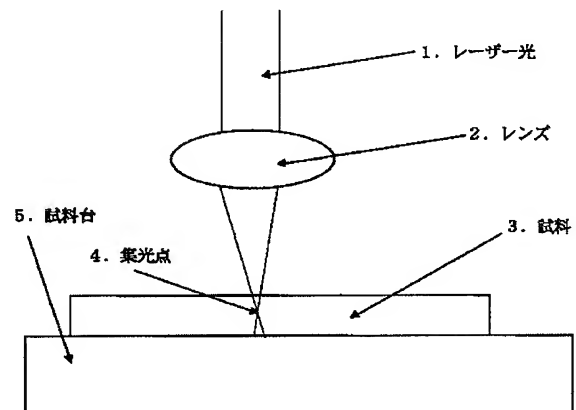
最終頁に続く

(54) 【発明の名称】 光導波路および光導波路の作製方法。

(57) 【要約】 (修正有)

【課題】 高分子材料に光導波路を簡便に作製する製造方法および簡便に製作された3次元化も容易な光導波路を提供すること。

【解決手段】 一つの高分子材料の内部にレーザー光を集光照射することにより、屈折率の異なるコアとクラッド層を形成して光導波路を製造する。特にレーザー光の集光照射を、高分子材料の内部で集光点を相対移動させる、あるいはレーザー光の集光点に対し高分子材料を連続的に移動させるによって行い、かつ高分子材料にピーク出力値が高いパルスレーザーを照射することによって上記課題を解決する。



## 【特許請求の範囲】

【請求項 1】 レーザ光の集光照射により屈折率が変化した部分が高分子材料の内部に連続して形成されている光導波路。

【請求項 2】 一つの高分子材料の内部にレーザ光を集光照射することにより、屈折率の異なるコアとクラッド層が形成された光導波路。

【請求項 3】 高分子材料のガラス転移温度 (Tg) が 120℃以上である請求項 1 または 2 に記載の光導波路。

【請求項 4】 高分子材料がポリイミド、ポリカーボネート、フッ素系脂肪族環構造含有重合体、エポキシ樹脂、シリコン樹脂、ポリシラン、シアン酸エステル樹脂のいずれかである請求項 1～3 のいずれか一項に記載の光導波路。

【請求項 5】 高分子材料がポリイミドまたはシリコン樹脂である請求項 1～3 のいずれか一項に記載の光導波路。

【請求項 6】 高分子材料がフッ素を含有するポリイミドである請求項 1～3 のいずれか一項に記載の光導波路。

【請求項 7】 高分子材料に、ラジカル反応性あるいはイオン反応性を有するオリゴマーおよび／またはモノマーを含有することを特徴とする請求項 1～6 のいずれか一項に記載の光導波路。

【請求項 8】 前記ラジカル反応性またはイオン反応性を有するオリゴマーおよび／またはモノマーがエポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基を有する請求項 7 に記載の光導波路。

【請求項 9】 高分子材料の高分子の主鎖および／または側鎖にラジカルまたはイオン反応性基を有することを特徴とする請求項 1～6 のいずれか一項に記載の光導波路。

【請求項 10】 前記ラジカルまたはオン反応性基が、エポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基であることを特徴とする請求項 9 に記載の光導波路。

【請求項 11】 高分子材料の光損失が 600nm～1600nm いずれかの波長で 1dB/cm 以下である請求項 1～10 のいずれか一項に記載の光導波路。

【請求項 12】 一つの高分子材料の内部にレーザ光を集光照射することにより、屈折率の異なるコアとクラッド層を形成する光導波路の製造方法。

【請求項 13】 前記レーザ光の集光照射を、高分子材料の内部で集光点を相対移動させることによって行い、連続したコア層を形成する光導波路の製造方法。

【請求項 14】 前記レーザ光が、光誘起屈折率変化を起こすエネルギー量をもつレーザ光である請求項 12 または 13 に記載の光導波路の製造方法。

【請求項 15】 前記レーザ光のパルス幅が 500ps 以下である請求項 12～14 のいずれか一項に記載の光

導波路の製造方法。

【請求項 16】 前記レーザ光の集光点におけるピークパワー強度が 10<sup>3</sup>W/cm<sup>2</sup>以上である請求項 12～14 のいずれか一項に記載の光導波路の製造方法。

【請求項 17】 前記レーザ光の繰返し周波数が 10KHz 以上である請求項 12～16 のいずれか一項に記載の光導波路の製造方法。

【請求項 18】 前記高分子材料としてポリイミド、ポリカーボネート、官能基含有フッ素系脂肪族環構造含有重合体、エポキシ樹脂、シリコン樹脂、ポリシラン、シアン酸エステル樹脂のいずれかを用いることを特徴とする請求項 12～17 のいずれか一項に記載の光導波路の製造方法。

【請求項 19】 前記高分子材料に、ラジカル反応性あるいはイオン反応性を有するオリゴマーおよび／またはモノマーを含有することを特徴とする請求項 18 に記載の光導波路の製造方法。

【請求項 20】 前記ラジカル反応性またはイオン反応性を有するオリゴマーおよび／またはモノマーがエポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基を有する請求項 19 に記載の光導波路の製造方法。

【請求項 21】 前記高分子材料として、主鎖および／または側鎖にラジカルまたはイオン反応性基を有する高分子を用いることを特徴とする請求項 18 に記載の光導波路の製造方法。

【請求項 22】 前記ラジカルまたはオン反応性基が、エポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基であることを特徴とする請求項 21 に記載の光導波路の製造方法。

【請求項 23】 レーザ光の集光点に対し高分子材料を連続的に移動させる請求項 12～22 の何れかに記載の光導波路の製造方法。

【請求項 24】 高分子材料の内部でレーザ光の集光点を連続的に移動させる請求項 12～22 の何れかに記載の光導波路の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、レーザ照射によって高分子材料の内部に屈折率変化領域が連続して形成された光導波路及びその作製方法に関する。

【0002】

【従来の技術】 近年急速に関心の高まりつつある光通信において重要な光部品としては、光分岐結合器（光カプラ）、光合波器、光アイソレータ、光ファイバアンプ、等があるが、最近では導波路型素子が有望視されている。現在のところ最も高性能で信頼性の高い受動型光導波路素子はガラス導波路であるが、製造工程に 1000℃以上の高温のプロセスを含む等、加工性に問題があ

る。そこで、レーザ光の集光照射により屈折率が変化した部分がガラス材料の内部に連続して形成されている光導波路が特開平 9-311237 に開示されているがガラスに導波路を作製するためフレキシビリティが無かったり、割れやすい等の問題がある。そこで、ポリマー材料を用いて光導波路を作製するための検討が数多くなされている。

【0003】このなかでも、近赤外領域（1.2～1.6  $\mu\text{m}$ ）での光損失が小さい点、また、高耐熱性、低吸湿性等の優れた性質を備えている点で、含フッ素ポリイミド樹脂が光導波路用材料として脚光を浴びており、該含フッ素ポリイミド樹脂を用いた製造方法が種々提案されている（例えば、特開平 2-281037 号公報、特開平 4-8734 号公報、特開平 4-9807 号公報、特開平 5-164929 号公報および特開平 6-51146 号公報等）。しかしながら、これらの方法では、何れも、導波路パターンのレリーフ構造を作製するのに、例えばポリイミド樹脂層の上に感光性樹脂でパターンを形成し、RIE（リアクティブイオンエッチング）等でエッチングし、余分な感光性樹脂を剥離するという複雑な手法を用いている。このため、光導波路を作製するプロセスのステップ数が多くなり、製造コストや歩留りに悪影響を及ぼすという問題点を有している。

【0004】またレーザーの照射により高分子材料に光導波路を形成する方法としては特開平 09-318831 にフォトポリマーを使用したレーザーによる光導波路作製が開示されている。しかしこの方法は光の照射により重合度が上昇して屈折率が変化するフォトポリマーを使用している為ポリマーに汎用性がなくまたコアとクラッドを別々に形成するため 3 回の塗布等による積層工程が生じ煩雑である。また、ここで使用されるレーザーは、重合度を上昇させる程度のものが使用されるので、高分子材料に照射して屈折率を変化させることは困難である。

【0005】一方、高分子にエキシマーレーザーなどを当てた場合、アブレーションとよばれる高分子の分解除去による加工法が特開平 05-185269 などに示されているが、当加工方法では屈折率を変化させて光導波路を作製することは困難である。

【0006】

【発明が解決しようとする課題】以上の従来技術の問題点を解決すべく、高分子材料に光導波路を簡便に作製する製造方法および簡便に製作された 3 次元化も容易な光導波路を提供することにある。

【0007】

【課題を解決するための手段】本発明の光導波路は、その目的を達成するため、レーザ光の集光照射により屈折率が変化した部分が高分子材料の内部に連続して形成されていることを特徴とする。すなわち本発明は以下の新規な光導波路およびその製造方法により上記課題を解決しうる。

- 1) レーザ光の集光照射により屈折率が変化した部分が高分子材料の内部に連続して形成されている光導波路。
- 2) 一つの高分子材料の内部にレーザ光を集光照射することにより、屈折率の異なるコアとクラッド層が形成された光導波路。
- 3) 高分子材料のガラス転移温度 ( $T_g$ ) が  $120^\circ\text{C}$  以上である請求項 1 または 2 に記載の光導波路。
- 4) 高分子材料がポリイミド、ポリカーボネート、フッ素系脂肪族環構造含有重合体、エポキシ樹脂、シリコン樹脂、ポリシラン、シアン酸エステル樹脂のいずれかである 1)～3) のいずれか一項に記載の光導波路。
- 5) 高分子材料がポリイミドまたはシリコン樹脂である 1)～3) のいずれか一項に記載の光導波路。
- 6) 高分子材料がフッ素を含有するポリイミドである 1)～3) のいずれか一項に記載の光導波路。
- 7) 高分子材料に、ラジカル反応性あるいはイオン反応性を有するオリゴマーおよび／またはモノマーを含有することを特徴とする 1)～6) のいずれか一項に記載の光導波路。
- 8) 前記ラジカル反応性あるいはイオン反応性を有するオリゴマーおよび／またはモノマーがエポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基を有する 7) に記載の光導波路。
- 9) 高分子材料の高分子の主鎖および／または側鎖にラジカルまたはイオン反応性基を有することを特徴とする 1)～6) のいずれか一項に記載の光導波路
- 10) 前記ラジカルまたはイオン反応性基が、エポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基であることを特徴とする 9) に記載の光導波路。
- 11) 高分子材料の光損失が  $600\text{nm} \sim 1600\text{nm}$  いずれかの波長で  $1\text{dB}/\text{cm}$  以下である 1)～10) のいずれか一項に記載の光導波路
- 12) 一つの高分子材料の内部にレーザ光を集光照射することにより、屈折率の異なるコアとクラッド層を形成する光導波路の製造方法。
- 13) 前記レーザー光の集光照射を、高分子材料の内部で集光点を相対移動させることによって行い、連続したコア層を形成する光導波路の製造方法。
- 14) 前記レーザー光が、光誘起屈折率変化を起こすエネルギー量をもつレーザー光である 12) または 13) に記載の光導波路の製造方法。
- 15) 前記レーザー光のパルス幅が  $500\text{ps}$  以下である 12)～14) のいずれか一項に記載の光導波路の製造方法。
- 16) 前記レーザー光の集光点におけるピークパワー強度が  $10^3\text{W}/\text{cm}^2$  以上である 12)～14) のいずれか一項に記載の光導波路の製造方法。
- 17) 前記レーザー光の繰返し周波数が  $10\text{kHz}$  以

上である12)～16)のいずれか一項に記載の光導波路の製造方法。

18) 前記高分子材料としてポリイミド、ポリカーボネート、官能基含有フッ素系脂肪族環構造含有重合体、エポキシ樹脂、シリコン樹脂、ポリシラン、シアン酸エステル樹脂のいずれかを用いることを特徴とする12)～17)のいずれか一項に記載の光導波路の製造方法。

19) 前記高分子材料に、ラジカル反応性またはイオン反応性を有するオリゴマーおよび／またはモノマーを含むことを特徴とする18)に記載に記載の光導波路の製造方法。

20) 前記ラジカル反応性あるいはイオン反応性を有するオリゴマーおよび／またはモノマーがエポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基を有する19)に記載の光導波路の製造方法。

21) 前記高分子材料として、主鎖および／または側鎖にラジカルまたはオン反応性基を有する高分子を用いることを特徴とする18)に記載の光導波路の製造方法。

22) 前記ラジカルあるいはイオン反応性基が、エポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基であることを特徴とする21)に記載の光導波路の製造方法。

23) レーザ光の集光点に対し高分子材料を連続的に移動させる12)～22)の何れかに記載の光導波路の製造方法。

24) 高分子材料の内部でレーザ光の集光点を連続的に移動させる12)～22)の何れかに記載の光導波路の製造方法。

#### 【0008】

【発明の実施の形態】本発明の光導波路は、高分子材料の内部にレーザ光を集光照射することにより、屈折率の異なる領域を形成するので、光導波路のコア層とクラッド層を各々に形成する必要がなく、一つの高分子材料で、屈折率を変化させて、コア層としたい部分にレーザ光を集光照射することによって、容易に光導波路を作成することが可能である。

【0009】本発明に使用される、高分子材料に照射されるレーザ光としては、屈折率変化をもたらすことができるレーザ光であれば特に限定されないが、光導波路として必要な、屈折率が増加した領域、すなわちコア層として機能する領域が連続して形成されるためには、エネルギーの高いレーザ光であることが好ましい。

【0010】このようなレーザ光としては、パルス幅が500 p秒以下のレーザ光が好ましく、さらには1 p秒以下、さらには500 f t秒以下が好ましい。500 pよりパルス幅が広い場合は所望の屈折率変化をとめない場合がある。また150 f t秒以下、特に50～5 f t秒のパルスではレーザ光強度をアンプで増

幅せずに使用できるため装置が簡便になりより好ましい。

【0011】レーザのパルス幅を狭くすることで高いピーク出力が得られると、例えば10 KHz以上の繰返し周波数をもつパルスレーザにおいても、高分子材料にレーザ光の集光点で屈折率が増加する現象を確認した。この条件下では、高分子の固有吸収波長以外の波長をもつパルスレーザであっても、同様に集光点において高分子の光誘起屈折率を増加させる現象が発生する。例えば800 nmの波長で光吸収の無い高分子を使用し、800 nmの波長を持つレーザで光屈折率変化を起こした場合、集光点では光誘起屈折率変化が起き集光点までのレーザ光路でレーザ光損失が無く好ましい。

【0012】また、集光点におけるピークパワー強度は、 $10^3 \text{ W/cm}^2$ 以上であることが好ましい。高分子の固有吸収波長に一致する波長をもつパルスレーザであっても、吸収が弱く、例えば集光点における $10^3 \text{ W/cm}^2$ 以上のピークパワー強度が確保されると光誘起屈折率変化が生じる。好ましくは $10^5 \text{ W/cm}^2$ 以上である。屈折率が増加する現象は、発生メカニズムが不明であるが、光導波路の作製に有効に利用される。また、繰返し周期が速いことから、高分子材料を連続的に走査することにより、集光部分の軌跡に連続的な屈折率変化領域を形成できる。

【0013】滑らかな導波路構造を形成させる上では、パルス間隔を狭く、つまり繰返し周期を速くし、第1パルスと第2パルスが可能な限り同時に照射される必要がある。このことから、本発明ではパルスレーザの繰返し周波数を好ましくは10 KHz、より好ましくは100 KHz以上に設定する。繰返し周波数が小さいとレーザ光が離散的に照射され、導波路の形成に必要な連続的な屈折率変化が得られない。なお、繰返し周波数が小さい場合であっても、高分子材料又はレーザ光の集光点の走査速度を遅くすることにより、高分子材料に対して連続的にレーザ光を照射できる。しかし、この場合は第1パルス照射後に一定の時間をおいて第2パルスが重なった状態で照射されるため、繰返し周波数が小さすぎると、第1パルスで形成された屈折率変化が第2パルスにより再変化を起こし、十分な屈折率変化が得られない。一方、繰返し周波数の上限は、繰返し周波数が無限大の限りなく連続レーザに近いものである。しかし、繰返し周波数を大きくすると、一般に1パルス当りのエネルギーが弱くなる。そのため、実際には高分子材料が屈折率変化を起こす閾値と、使用するレーザの出力によって繰返し周波数の上限が設定される。光導波路のコア径は、照射するパルスレーザのパワーや集光スポット径を変えることにより制御可能である。パルスレーザのパワー又は集光スポット径が大きくなるほど、コア径も大きくなる。また、パルスレーザの走査回数によってコア部分の

屈折率の変化量を制御することでき、走査回数を多くするほど、コア径一定のままで屈折率の変化量を大きくすることができる。

【0014】レーザー照射による屈折率の変化率は0.2%~3%が好ましく、0.3%~2%の変化率がより好ましい。屈折率変化が0.2%より小さい場合未照射部分との屈折率差が小さすぎ光導波路として機能しない場合がある。3%以上の屈折率変化は高分子にクラックが生じる場合がある。

【0015】高分子材料へのレーザー光の照射は、集光点に対し高分子材料を連続的に移動させる方法、高分子材料の内部でレーザー光の集光点を連続的に移動させる方法により行うことが好ましい。

【0016】材料となる高分子材料の例は、ポリイミド、ポリマレイミド、ポリアリレート、ポリカーボネート、ポリウレタン、ポリスルフィド、ポリスルフォン、ポリアミド、ポリイミン、ポリ尿素、ポリシラン、ポリシラザン、ポリベンゾオキサゾール、ポリオキサジアゾール、ポリベンゾチアゾール、ポリベンズイミダゾール、ポリスチレン、ポリアクリル酸、ポリアクリル酸エステル、ポリメタクリル酸、ポリメタクリル酸エステル、ポリアクリルアミド、ポリメタクリルアミド、ポリエーテルエーテルケトン、ポリエステル、ポリシロキサン、ポリノルボルネン、ポリシラン、ポリ塩化ビニル、エポキシ樹脂、セルロース系樹脂、シリコン樹脂、シアナートエステル樹脂、フッ素系樹脂があげられる。

【0017】光学特性が優れているものとしてポリイミド、ポリカーボネート、フッ素系樹脂特にフッ素系脂脂肪族環構造含有重合体、エポキシ樹脂、シリコン樹脂、シアナートエステル樹脂が好ましい。

【0018】フッ素系脂脂肪族環構造含有重合体は、例えば2以上の重合性二重結合を有するフッ素系単量体が環化重合して生成する重合単位、および、フッ素系脂脂肪族環構造含有単量体が重合して生成する重合単位、から選ばれる少なくとも1種の重合単位を有する重合体である。特に2以上の重合性二重結合を有するフッ素系単量体がペルフルオロ（アリルビニルエーテル）またはペルフルオロ（ブテンビニルエーテル）であり、フッ素系脂脂肪族環構造含有単量体がペルフルオロ（2, 2-ジメチル-1, 3-ジオキサゾール）である。

【0019】シリコン樹脂としては、ポリシロキサン、変成シリコン樹脂、アクリルシリコン樹脂などがあるが、好ましくは（A）SiH基と反応性を有する炭素-炭素二重結合を1分子中に少なくとも2個含有する有機系骨格からなる有機化合物、（B）1分子中に少なくとも2個のSiH基を含有するケイ素化合物、（C）ヒドロシリル化触媒、を必須成分としてなるシリル基含有有機樹脂である。特にポリイミドは耐熱性の点で好ましく、フッ素を含有している事が光学的特性、吸湿性の点で好ましい。中でも2, 2-ビス（3, 4-ジカルボキ

シフェニル）ヘキサフルオロプロパン二無水物およびピロメリット酸二無水物を縮合した構造を持つものや、2, 2'-ビス（トリフルオロメチル）-4, 4'-ジアミノビフェニルを縮合した構造を持つものが吸湿性、光学特性の点で好ましい。またレーザー光照射部の屈折率を増加させるためにオリゴマーおよび/またはモノマーを含有させることが好ましい。屈折率の増加の観点からオリゴマーおよび/またはモノマーがラジカル反応性、イオン反応性であることが好ましく特にイオン反応性であることが好ましく、オリゴマー、モノマーがエポキシ基、オキセタン基、シアン酸エステル基、マレイミド基を持つことが特に好ましい。マレイミド基を持つものとして、例えば1, 2-ビスマレイミドエタン、1, 3-ビスマレイミドベンゼン、1, 6-ビスマレイミドヘキサン、1, 4-ビスマレイミドベンゼン、2, 4-ビスマレイミドトルエン、4, 4'-ビスマレイミドジフェニルエーテル、4, 4'-ビスマレイミドジフェニルメタン、3, 3'-ビスマレイミドジフェニルスルホン、4, 4'-ビスマレイミドジフェニルスルホン、4, 4'-ビスマレイミドジシクロヘキシルメタン、2, 6-ビスマレイミドピリジン、1, 3-ビス（マレイミドメチル）シクロヘキサン、3, 5'-ビス（4-マレイミドフェニル）ピリジン、1, 3-ビス（マレイミドメチル）ベンゼン、1, 1-ビス（4-マレイミドフェニル）シクロヘキサン、1, 3-ビス（ジクロルマレイミド）ベンゼン、2, 2-ビス（4-マレイミドフェニル）プロパン、4, 4'-ビスシトラコンイミドジフェニルメタン、1-フェニル-1, 1-ビス（4-マレイミドフェニル）エタン、 $\alpha$ ,  $\alpha$ -ビス（4-マレイミドフェニル）トルエン、3, 5-ビスマレイミド-1, 2, 4-トリアゾールがあげられ、これらの水素原子の一部または全部を重水素、フッ素で置き換えたもの、またこれらを反応させオリゴマー化させたものでもよい。エポキシ基をもつモノマー、オリゴマーとしては、例えばビスフェノールA型エポキシ、ビスフェノールF型エポキシ、フェノールノボラック型エポキシ、クレゾールノボラック型エポキシ、グリシジルエーテル型エポキシ、ナフタレン型エポキシ、脂環式エポキシ等の種々のエポキシを用いることができる。屈折率の変化しやすさから脂環式エポキシが好ましい。またこれらの水素原子の一部または全部を重水素、フッ素で置き換えたものが使用できる。オキセタン基をもつモノマー、オリゴマーとしては例えば3, 3-ビス（クロルメチル）オキセタン、3, 3-ビス（ヨードメチル）オキセタン、3, 3-ビス（メトキシメチル）オキセタン、3-メチル-3-クロルメチルオキセタン、3, 3-ビス（フェノキシメチル）オキセタン、3, 3-ビス（アセトキシメチル）オキセタン、3, 3-ビス（フルオロメチル）オキセタン、3, 3-ビス（プロモメチル）オキセタン、3, 3-ジメチルオキセタン等がある。これ



らの水素原子の一部または全部を重水素、フッ素で置き換えたもの、またこれらを反応させオリゴマー化させたものでもよい。シアン酸エステル基をもつモノマー、オリゴマーとしては、例えば1, 3-又は1, 4-ジシアノベンゼン、2-テトラブチル-1, 4-ジシアノベンゼン、2, 4-ジメチル-1, 3-ジシアノベンゼン、2, 5-ジ-テトラブチル-1, 4-ジシアノベンゼン、4-クロロ-1, 3-ジシアノベンゼン、1, 3, 5-トリシアノベンゼン、2, 2'-又は4, 4'-ジシアノビフェニル、3, 3', 5, 5'-テトラメチル-4, 4'-ジシアノビフェニル、1, 3-, 1, 4-, 1, 5-, 1, 6-, 1, 8-, 2, 6-又は2, 7-ジシアナトナフタレン、1, 3, 6-トリシアナトナフタレン、4, 4'-ジシアナトジフェニルメタン、ビス(3-メチル-4-シアナトフェニル)メタン、ビス(3, 5-ジメチル-4-シアナトフェニル)メタン、ビス(3, 5-ジブromo-4-シアナトフェニル)メタン、ビス(3, 5-ジクロロ-4-シアナトフェニル)メタン、ビス(4-シアナトフェニル)エタン、2, 2-ビス(4-シアナトフェニル)プロパン、2, 2-ビス(3, 5-ジメチル-4-シアナトフェニル)プロパン、2, 2-ビス(3-メチル-4-シアナトフェニル)プロパン、4, 4'-ジシアナトジフェニルチオエーテル、2, 2-ビス(4-シアナトフェニル)パーフルオロプロパン、1, 1-ビス(4-シアナトフェニル)エタン、2, 2-ビス(3, 5-ジクロロ-4-シアナトフェニル)プロパン、2, 2-ビス(3, 5-ジブromo-4-シアナトフェニル)プロパン、ビス(4-シアナトフェニル)ケトン、ビス(4-シアナトフェニル)スルホン、トリス(4-シアナトフェニル)ホスファイトおよびトリス(4-シアナトフェニル)ホスフェートなどおよびこれらの水素原子の一部またはすべてをフッ素原子または重水素化したものがある。またこれらのモノマーを反応させたオリゴマーを使用しても良い。また、高分子にラジカル反応性基やイオン反応性基を導入しても良い。この基としてはエポキシ基、オキセタン基、シアン酸エステル基、マレイミド基から選択される少なくとも一種以上の官能基が好ましい。反応性基の導入方法は、反応性基を持つモノマーを重合したりするとよい。

【0020】材料となる高分子のガラス点移転温度(T<sub>g</sub>)は120℃以上が好ましく、150℃以上がより好ましい。T<sub>g</sub>が120℃より低い場合はアブレーションがおりやすく光導波路を形成しにくい場合がある。また、長期の安定性に欠ける場合がある。材料となる高分子は波長が600nm～1600nmでのいずれかでの光損失が1dB/cm以下である事が好ましい。1dB/cmより大きい場合、光導波路として損失が大きく使用に耐えない場合があり、またレーザー光の波長範囲で吸収があることは、アブレーションがおりやすくこの

点でも好ましく無い。また、光導波路より光学素子を作製することが可能で例えば光分岐結合器(光カプラ)、光合分波器、光アイソレータ、等が作製可能である。

#### 【0021】

【実施例】使用原料は市販品を必要により精製し使用した。各原料の入手先を示す。2, 2'-ビス(トリフルオロメチル)-4, 4'-ジアミノビフェニル(セントラルガラス社製)、ジメチルアセトアミド(和光純薬社製)、ピロメリット酸二無水物(和光純薬社製)、2, 2-ビス(3, 4-ジカルボキシフェニル)ヘキサフルオロプロパン酸二無水物(クラリアントジャパン社製)、メタノール(和光純薬社製)、β-ピコリン(和光純薬社製)、無水酢酸(和光純薬社製)、4, 4'-ビスマレイミドジフェニルエタン(和光純薬社製)を使用した。

T<sub>g</sub>(ガラス転移温度): フィルム状サンプルをDSC(示差走査熱量測定器: 島津製作所社製DSC-50)にて昇温速度10℃/分にて測定した。

微小部分の屈折率測定: ビームプロファイル反射率測定法により波長675nm、ビームスポット1μm、高精度膜厚計Opti-Probe2000(サーマウェーブ社製)にて測定した。

【0022】試料1, 2の作製: 窒素雰囲気下の容器中で2, 2'-ビス(トリフルオロメチル)-4, 4'-ジアミノビフェニル(3.20g, 10mmol)をジメチルアセトアミド(36.9g)に溶解した後、2, 2-ビス(3, 4-ジカルボキシフェニル)ヘキサフルオロプロパン二無水物(2.22g, 5.0mmol)とピロメリット酸二無水物(1.09g, 5.0mmol)を加え容器を氷冷しながら5時間攪拌した。次に室温まで上げてさらに5時間攪拌しポリイミド酸(I)

(固形分15重量%)を得た。この溶液にβ-ピコリン0.93g(10mmol)と無水酢酸6.13g(60mmol)を加えよく攪拌した後、溶液を80℃に保ちさらに3時間攪拌した。この溶液をメタノールに滴下し、白色の固体をえた。固体をメタノールで12時間ソックスレー抽出を行い、60℃24時間の真空乾燥をおこないポリイミド(I)を得た。このポリイミドを固形分濃度20重量%となるようにジオキソランに溶解させた。この溶液2gに4, 4'-ビスマレイミドジフェニルメタン0.2gを添加し均一になるまで攪拌したのち、ガラス基板上にキャストし、60℃で30分さらに80℃で30分さらに100℃で30分さらに真空化で120℃で2時間加熱する事により溶媒を除去し厚さ300μmのポリイミドフィル(I)を得た。フィルムのT<sub>g</sub>はDSCで測定測定したところ300℃以上であった。

【0023】(実施例1) 試料としてポリイミドフィルム(I)に、図1に示すようにパルスレーザー光1をレンズ2で集光して照射した。パルスレーザー光1としては、

アルゴンレーザ励起のTi:Al<sub>2</sub>O<sub>3</sub>レーザから発振されたパルス幅120フェムト秒、繰返し周波数200KHz、波長800nm、平均出力200mWのレーザを光学フィルターによって平均出力7mWにおとして使用した。パルスレーザ光1をレンズ2で集光し、ポリイミドフィルム(I)の内部に集光点4が生じるように照射させると、集光点4の屈折率が上昇した。そこで、試料台を連続的に直線移動し、図2に示すようにポリイミド試料3の内部に直線状の屈折率が高い領域、すなわち光導波路6を形成した。

【0024】光導波路が形成されていることは、実際に可視光を試料に入射し、屈折率変化を起こしている部分のみに光が伝達されていることで確認した。またサンプルの断面を研磨し、微小部分の屈折率を測定したところ、非照射部分は1.585であり照射部分のもっとも屈折率の高い部分は1.595であり0.6%の屈折率増加となった。また照射部の中央ほど屈折率が高かった。

【0025】得られた光導波路は、コアとクラッドとの間に明確な界面が存在しないことから界面損失が極めて少なく、光集積回路等における微細な導波路形成法としての活用が期待される。また手で曲げると屈曲するためガラス材料では無理な多様な形態を取る事が可能である。

(実施例2)ポリイミドフィルム(I)を試料2として使用する。試料2の内部に焦点4を結ぶ図3のように、パルス幅150フェムト秒、繰返し周波数200KHz、波長800nm、平均出力150mWのパルスレーザ光1を光学フィルターによって10mWに落とし集光照射する。試料台5を連続的に曲線状に移動させたところ、図4に示すように周囲とは明確に異なるラインが集光点4の軌跡に沿って試料3の内部に形成されていること

が光学顕微鏡による観察で確認される。

【0026】またサンプルの断面を研磨しサンプルの断面を研磨し、微小部分の屈折率を測定したところ、非照射部分は1.585であり照射部分のもっとも屈折率の高い部分は1.600であり0.9%の屈折率増加となった。また照射部の中央ほど屈折率が高かった。

【0027】

【発明の効果】以上に説明したように、本発明においては、ピーク出力値が高いパルスレーザをポリイミド等の高分子材料に照射し、集光点の屈折率を変化させることにより、高分子材料の内部に光導波路を書き込んでいく。この方法は、複雑な工程を経ることなく、しかも簡単に光導波路を形成できる利点をもっており高分子材料を使用している為にフレキシブルな光導波路を得る事もできる。また、パルスレーザの光軸方向に対する高分子材料の走査方向、或いは高分子材料に対する集光点の移動方向を変えることで光導波路の形状も任意に制御でき、複雑な回路構造をもつ光集積回路等に適した三次元的な光導波路も容易に作製される。

【図面の簡単な説明】

【図1】試料にパルスレーザ光を照射する際の簡易断面図

【図2】試料内部に作製した直線光導波路の斜視図

【図3】試料にパルスレーザ光を照射する際の簡易断面図

【図4】試料内部に作製した曲線光導波路の斜視図

1：パルスレーザ光

2：集光レンズ

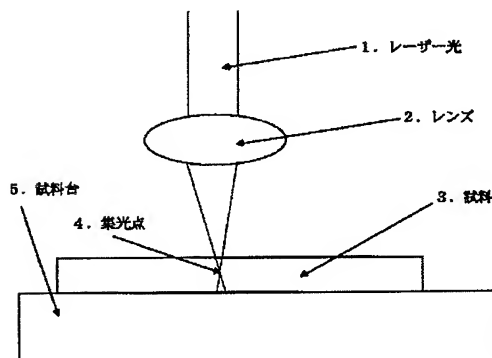
3：試料

4：集光点

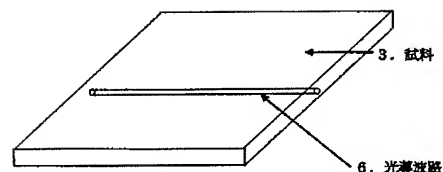
5：試料台

6：光導波路

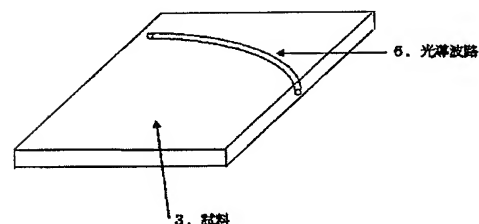
【図1】



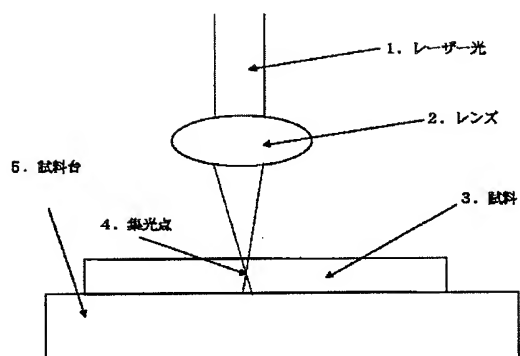
【図2】



【図4】



【図3】



---

フロントページの続き

F ターム(参考) 2H047 KA04 KA12 PA22 PA28 QA05  
4F073 AA32 BA06 BA12 BA13 BA18  
BA22 BA23 BA25 BA26 BA28  
BA29 BA31 BA32 BA33 BB01  
CA46



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002350664 A**(43) Date of publication of application: **04.12.02**

(51) Int. Cl. **G02B 6/13**  
**G02B 6/12**  
**G02B 6/122**  
**H05K 1/02**  
**// B23K 26/00**

(21) Application number: **2001159102**(22) Date of filing: **28.05.01**(71) Applicant: **MATSUSHITA ELECTRIC WORKS LTD**(72) Inventor: **YAGYU HIROYUKI**  
**MATSUSHIMA CHOMEI**

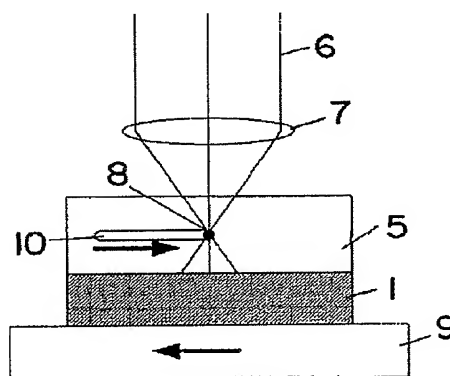
(54) **OPTICAL WAVEGUIDE, OPTICAL WIRING BOARD, ELECTRIC AND OPTICAL MIXED CIRCUIT BOARD, AND MANUFACTURING METHOD OPTICAL WAVEGUIDE**

COPYRIGHT: (C)2003,JPO

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide an optical waveguide which has a core area easily formed in a complicated three-dimensional shape in its base material by a direct beam drawing method, is suitable for the formation of a three-dimensional optical waveguide circuit, improves moldability and handleability by using a base material other than conventional glass or an ultraviolet-curing resin, and reduces restrictions on operation environment in manufacture.

**SOLUTION:** The base material 5 is irradiated with a converged light wave or electromagnetic wave and in this converged irradiation area, the refractive index of the base material 5 is varied to form a core area 10, and the optical waveguide has the core area 10 continuously formed. Short-pulsed laser light 6 is used as the light wave or electromagnetic wave and the base material 5 is made of a polymer material containing fluorine as a constituent element.



5 母材  
 6 短パルスレーザー光  
 10 コア領域

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-350664  
(P2002-350664A)

(43) 公開日 平成14年12月4日 (2002.12.4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
G 0 2 B 6/13		H 0 5 K 1/02	T 2 H 0 4 7
6/12		B 2 3 K 26/00	G 4 E 0 6 8
6/122		G 0 2 B 6/12	M 5 E 3 3 8
H 0 5 K 1/02			A
// B 2 3 K 26/00			N
審査請求 未請求 請求項の数12 O L (全 11 頁)			

(21) 出願番号 特願2001-159102(P2001-159102)

(22) 出願日 平成13年5月28日 (2001.5.28)

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 柳生 博之

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 松嶋 朝明

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 100087767

弁理士 西川 恵清 (外1名)

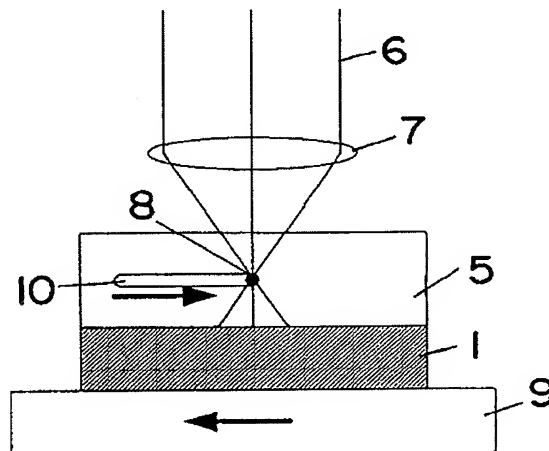
最終頁に続く

(54) 【発明の名称】 光導波路、光配線板、電気・光混載回路基板及び光導波路の製造方法

(57) 【要約】

【課題】 ビーム直接描画法によって母材内部で複雑な三次元状のコア領域が容易に形成され、三次元光導波回路の形成に適し、更に母材材料として従来のガラスや紫外線硬化性樹脂以外のものを使用することにより成形性、取扱性を向上すると共に製造時の作業環境の制約を低減することができる光導波路を提供する。

【解決手段】 母材5に光波又は電磁波を集束させて照射することにより、この集束照射領域でこの母材5の屈折率が変化されてコア領域10が形成され、かつこのコア領域10が連続して形成された光導波路に関する。光波又は電磁波として短パルスレーザー光6が用いられ、母材5がフッ素を構成元素に含む高分子材料からなる。



- 5 母材
- 6 短パルスレーザー光
- 10 コア領域

## 【特許請求の範囲】

【請求項1】 母材に光波又は電磁波を集束させて照射することにより、この集束照射領域でこの母材の屈折率に変化されてコア領域が形成され、かつこのコア領域が連続して形成された光導波路において、光波又は電磁波として短パルスレーザ光が用いられ、母材がフッ素を構成元素に含む高分子材料からなることを特徴とする光導波路。

【請求項2】 母材が、フッ素を含むオレフィンを重合して得られる高分子材料と、高分子材料を溶媒に溶解された状態から溶媒を揮発させて成形されたもののうちの、いずれかであることを特徴とする請求項1に記載の光導波路。

【請求項3】 母材が、集束照射領域に照射される短パルスレーザ光の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザ光の波長域から紫外線域まで光吸収を有さないものであることを特徴とする請求項1又は2に記載の光導波路。

【請求項4】 コア領域を母材内部に並列に複数設けて成ることを特徴とする請求項1乃至3のいずれかに記載の光導波路。

【請求項5】 コア領域を、母材内部に三次元的に設けて成ることを特徴とする請求項1乃至3のいずれかに記載の光導波路。

【請求項6】 請求項1乃至5のいずれかに記載の光導波路にて構成されていることを特徴とする光配線板。

【請求項7】 請求項1乃至5のいずれかに記載の光導波路にて構成されていることを特徴とする電気・光混載回路基板。

【請求項8】 フッ素を構成元素に含む高分子材料からなる母材を可動台上に固定し、この母材に向けて集光レンズを通過させた短パルスレーザ光を母材中の任意の箇所に集光点が配置されるように照射し、可動台もしくは短パルスレーザ光の照射位置及び集光レンズの配置位置を移動させることにより母材内部における集光点の配置位置を一定速度で移動させて、母材内部に連続したコア領域を形成することを特徴とする光導波路の製造方法。

【請求項9】 基板上にフッ素を含むオレフィンを塗布した後、重合反応を進行させて基板上にフッ素を構成元素に含む高分子材料の塗膜からなる母材を形成する工程と、フッ素を構成元素に含む高分子材料の溶媒溶解物から溶媒を揮発させて母材を形成する工程のうちの、いずれかの工程を有することを特徴とする請求項8に記載の光導波路の製造方法。

【請求項10】 母材が、母材に照射される短パルスレーザ光の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザ光の波長域から紫外線域まで光吸収を有さないものであることを特徴とする請求項8又は9に記載

載の光導波路の製造方法。

【請求項11】 短パルスレーザ光として、パルス幅が $10^{-12}$ 秒よりも短いものを用いることを特徴とする請求項8乃至9のいずれかに記載の光導波路の製造方法。

【請求項12】 母材中の集光点における短パルスレーザ光の強度密度を $10^{12} \sim 10^{14} \text{ W/cm}^2$ となるようにすることを特徴とする請求項8乃至11のいずれかに記載の光導波路の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機材料の内部に屈折率変化領域からなるコア領域が連続的に形成され、光通信用部品はもとよりメタル配線に代わる光配線板および光・電気混載配線板にも応用できる光導波路及びその製造方法に関するものである。

【0002】

【従来の技術】従来、光通信部品や光配線板等においては、光信号伝送部分に一般に低損失の光ファイバや石英ガラス基板上に形成された光導波路が用いられていた。

【0003】光ファイバは主に光信号を低損失で長距離を伝送させる目的で用いられ、また光導波路は合分波機能や電気工学効果を利用した光スイッチなど様々な光デバイスを作製する際に利用される。また両者の中間的存在として、例えば通信機器間（いわゆるボード間）を光接続するために、通常光ファイバが用いられるが、この光ファイバを複数本まとめてシート法に埋め込み成形した光ファイバ配線板なども用いられつつある。

【0004】前記の光導波路の製造には、一般的にフォトリソグラフィと呼ばれる写真製版技法が用いられる。その一例を図6に示す。

【0005】図示の例では、まず基板11が準備される（図6（a））。基板11上に下部クラッド層12aをスピンコート法等の方法で形成する（図6（b））。更に下部クラッド層12a上に、クラッド層材料よりも高い屈折率を有するコア層13をスピンコート法等の方法で形成する（図6（c））。次にコア層13をパターンニングして導波路とするためにレジスト膜14をスピンコート法等の方法で形成する（図6（d））。このレジスト膜14を導波路パターンが描画されたマスクを用いて露光し、現像することによって所望のパターン形状を有するレジスト膜14を残存させる（図6（e））。次に、反応性イオンエッチング等の方法で、パターンニングされたレジスト膜14で保護されたコア層13の領域を残してコア層13がパターンニングされる（図6（f））。そして不要になったレジスト膜14を除去し（図6（g））、最後に上部クラッド層12bを形成する（図6（h））。尚、図6は、光の伝播方向に対して垂直な面での光導波路の断面図を示している。

【0006】このように形成される光導波路では、光は上下クラッド層12a、12bで囲まれるコア層13内

を伝播する。

【0007】このようにフォトリソグラフィ法では、マスクによる写真製版法を用いているため、一括大量生産に適しており、よって生産品を安価に提供できるという利点があるが、光導波路を形成するために多くの工程を経る必要があるという欠点がある。

【0008】一方、一般的ではないが、工程数が多い上記のようなフォトリソグラフィ法の欠点を克服するための手法として、光波、X線、電子線等の電磁波を細いビーム状にして母材に照射するビーム直接描画法がある。この場合、母材は照射される電磁波によって屈折率変化が誘起されるものに限られる。この典型的な例としては、紫外線で硬化する高分子材料からなる母材に紫外線を照射するものがある。このとき母材表面の紫外線が照射された領域が化学変化を起こして、屈折率変化が誘起されるものである。また紫外線を集光しながら母材内部に照射することで、集光点近傍のみで紫外線エネルギー密度が大きくなるようにし、この結果、母材内部に最も大きい屈折率変化が生じるようにして、母材内部にコア層を形成することもできる（例えば特開昭46-3342号公報等）。

【0009】また、X線や電子線などの高エネルギーの電磁波によって母材の特定の原子結合に直接作用して屈折率変化をもたらし、この電磁波が照射された表面に光信号の導波路を形成する方法も開示されている（例えば特開平6-51146号公報、特開平7-92338号公報等）。

【0010】また、同様にビーム直接描画法に分類されるものとしては、近年一般的に利用されるようになってきた極短パルスレーザー光を母材内部に集光させ、この集光点近傍で非線形光学効果を誘起して屈折率変化を誘起し、光導波路を形成する方法も開示されている（例えば特開平9-311237号公報、特開平11-231151号公報等）。

【0011】これらのビーム直接描画法では、母材表面もしくは母材内部に直接コア領域を形成していくことができるため、工程数が少ない、形状の自由度が高い、更には母材の任意の内部（深さ）にコア領域が形成できるため任意形状の三次元状のコア領域を形成して三次元光導波路を作製することができる、等の長所があるが、反面、一括生産性に劣り、このため前述のフォトリソグラフィ法とは相補的に利用されると考えられる。

#### 【0012】

【発明が解決しようとする課題】上記のような従来技術のうち、フォトリソグラフィ法にて製造される光導波路に関しては、前述の通り、一括生産性に優れるが、工程数が多く、またコア領域を積層成形することが困難であるといった問題点が存在する。

【0013】一方、ビーム直接描画法で製造される光導波路に関しては、紫外線硬化などの化学反応を利用した

手法については、材料が紫外線硬化性物質に制限され、また紫外線の存在する環境では製造できないため紫外線暗室が必要となるなどの問題点がある。またX線や電子線などの高エネルギーの電磁波を用いる方法では、母材の表面にしかコア領域を形成できなかった。

【0014】また短パルスレーザーを用いて三次元光導波路を作製する方法では、使用可能な母材の材料としてガラス（例えば特開平9-311237号公報、特開平11-231151号公報等）及び紫外線硬化性樹脂（例えばJ. H. Strickeyら Opt. Lett. 第16巻 p. 1780～（1991年）、M. P. Joshiら Appl. Phys. Lett. 第74巻 p. 170（1999年）等）に限られ、ガラスを用いる場合には成形性や取扱性に問題があり、また紫外線硬化性樹脂を用いる場合には上述のように紫外線の存在する環境では製造できないため紫外線暗室が必要となるなどの問題点があって、広く利用されるには至っていない。

【0015】本発明は上記の点に鑑みて為されたものであり、ビーム直接描画法によって母材内部で複雑な三次元状のコア領域が容易に形成され、三次元光導波回路の形成に適し、更に母材材料として従来のガラスや紫外線硬化性樹脂以外のものを使用することにより成形性、取扱性を向上すると共に製造時の作業環境の制約を低減することができる光導波路、この光導波路からなる光配線板及び電気・光混載回路基板、並びに光導波路の製造方法を提供することを目的とするものである。

#### 【0016】

【課題を解決するための手段】本発明の請求項1に係る光導波路は、母材5に光波又は電磁波を集束させて照射することにより、この集束照射領域でこの母材5の屈折率が変化されてコア領域10が形成され、かつこのコア領域10が連続して形成された光導波路において、光波又は電磁波として短パルスレーザー光6が用いられ、母材5がフッ素を構成元素に含む高分子材料からなることを特徴とするものである。

【0017】また請求項2の発明は、請求項1において、母材5が、フッ素を含むオレフィンを重合して得られる高分子材料と、高分子材料を溶媒に溶解された状態から溶媒を揮発させて成形されたもののうちの、いずれかであることを特徴とするものである。

【0018】また請求項3の発明は、請求項1又は2において、母材5が、集束照射領域に照射される短パルスレーザー光6の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザー光6の波長域から紫外線域まで光吸収を有さないものであることを特徴とするものである。

【0019】また請求項4の発明は、請求項1乃至3のいずれかにおいて、コア領域10を母材5内部に並列に複数設けて成ることを特徴とするものである。

【0020】また請求項5の発明は、請求項1乃至3のいずれかにおいて、コア領域10を、母材5内部に三次元的に設けて成ることを特徴とするものである。

【0021】また本発明の請求項6に係る光配線板は、請求項1乃至5のいずれかに記載の光導波路にて構成されていることを特徴とするものである。

【0022】また本発明の請求項7に係る電気・光混載回路基板は、請求項1乃至5のいずれかに記載の光導波路にて構成されていることを特徴とするものである。

【0023】また本発明の請求項8に係る光導波路の製造方法は、フッ素を構成元素に含む高分子材料からなる母材5を可動台上に固定し、この母材5に向けて集光レンズを通過させた短パルスレーザ光6を母材5中の任意の箇所に集光点が配置されるように照射し、可動台もしくは短パルスレーザ光6の照射位置及び集光レンズの配置位置を移動させることにより母材5内部における集光点の配置位置を一定速度で移動させて、母材5内部に連続したコア領域10を形成することを特徴とするものである。

【0024】また請求項9の発明は、請求項8において、基板上にフッ素を含むオレフィンを塗布した後、重合反応を進行させて基板上にフッ素を構成元素に含む高分子材料の塗膜からなる母材5を形成する工程と、フッ素を構成元素に含む高分子材料の溶媒溶解物から溶媒を揮発させて母材5を形成する工程のうちの、いずれかの工程を有することを特徴とするものである。

【0025】また請求項10の発明は、請求項8又は9において、母材5が、母材5に照射される短パルスレーザ光6の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザ光6の波長域から紫外線域まで光吸収を有さないものであることを特徴とするものである。

【0026】また請求項11の発明は、請求項8乃至10のいずれかにおいて、短パルスレーザ光6として、パルス幅が10<sup>-12</sup>秒よりも短いものを用いることを特徴とするものである。

【0027】また請求項12の発明は、請求項8乃至11のいずれかにおいて、母材5中の集光点における短パルスレーザ光6の強度密度を10<sup>12</sup>～10<sup>14</sup>W/cm<sup>2</sup>となるようにすることを特徴とするものである。

【0028】

【発明の実施の形態】以下、本発明の実施の形態を、図1を示して説明する。

【0029】母材5はフッ素を構成元素に含む高分子材料からなる成形体にて構成される。このとき母材5はフッ素を含むオレフィンを重合して形成される合成樹脂の成形体にて構成することができ、この場合は任意の基板上にフッ素を含むオレフィンを塗布した後、加熱するなどして重合反応を進行させることにより、基板上にフッ素を構成元素に含む高分子材料の塗膜からなる母材5を

形成することができる。

【0030】このようにして形成された母材5に、短パルスレーザ光6を集光レンズを通過させた後に照射することにより短パルスレーザ光6を母材5の内部に集光して、短パルスレーザ光6の集束照射領域（集光点8）近傍において母材5に屈折率変化領域を形成し、この集光点8を母材5に対して相対移動させることにより母材5内部に連続した屈折率変化領域を形成して、この屈折率変化領域にてコア領域10を構成する。すなわち、短パルスレーザ光6が集光された部分の屈折率が変化してコア領域10が形成され、母材5のコア領域10以外の領域がクラッドを構成し、コア領域10中における光の伝達が可能となるものである。

【0031】このような集光点8における屈折率変化領域（コア領域10）の形成は、極度にエネルギー密度が高められた短パルスレーザ光6の照射に特有の多光子吸収という現象を利用した、母材5内部での局所的屈折率変化誘起によるものである。このような屈折率変化誘起が生じる母材5材料は従来はごく限られたものであったが、本発明では、多光子吸収による屈折率変化誘起が生じる材料として、新たにフッ素を構成元素に含む高分子材料を見出したものである。

【0032】この高分子材料中におけるフッ素原子の役割は未だ明確には解明されていないが、一般にフッ素を構成元素に含む高分子においては、炭素原子とフッ素原子との間に非常に強固な結合を有し、また炭素原子間の結合もフッ素原子の影響により強化された構造をもっているため、より安定した結合状態が存在するとしても結合状態が遷移せずに保持される。そして多光子吸収の作用によって一旦フッ素原子と炭素原子との間の結合や、フッ素によって強化された炭素原子間の結合が解離すると、解離前とは異なるより安定した結合状態で炭素-フッ素間結合や炭素間結合が形成され、この結合状態が強固に保持されることとなる。このようにフッ素を構成元素に含む高分子においては多光子吸収によって分子構造の変化が生じやすくなり、この分子構造が変化した部分では電子構造に大きな変化が生じて、これが大きな屈折率変化を誘起するものと推測される。

【0033】また、このようにフッ素を構成元素として含有することにより、母材5が全体として強固な構造を有することとなり、短パルスレーザ光6の照射による母材5の熱損傷に対する耐性が向上して、より安定で効果的な屈折率変化の誘起を行うことができる。

【0034】ここで、母材5を構成する高分子材料の物性と、短パルスレーザ光6の波長との関係としては、母材5が短パルスレーザ光6の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないようにすることが好ましい。母材5に短パルスレーザ光6の波長での吸収や、低次の多光子吸収領域である2光子（半波長域）、3光子（1/3波長域）に光吸



収を有する場合には、この光吸収は欠陥準位や色中心などと呼ばれる熱吸収領域によるものであることが多く、このような光吸収が生じる場合には、多光子吸収の過程において高次の多光子吸収によって原子間の結合の解離が生じる前に、低次の多光子吸収によって短パルスレーザー光6のエネルギーが熱に変換され、母材5に熱損傷が発生するおそれがある。すなわち、母材5が短パルスレーザー光6の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さない場合には、熱損傷が生じることなく、4光子や5光子等の高次の多光子吸収によって原子間の結合の解離を発生させることができ、より安定で効果的な屈折率変化の誘起を行うことができる。

【0035】また、このような熱吸収領域は紫外線領域を超える領域、即ち波長200nmを超える波長域で発生し、紫外線領域以下の領域での光吸収は光エネルギーから熱エネルギーへの変換を伴わない吸収となるので、母材5が短パルスレーザー光6の波長の半波長域及び1/3波長域に光吸収を有する場合であっても、その波長域が波長200nm以下の紫外線領域以下の領域であれば、低次の光吸収による熱損傷は生じないものである。すなわち、母材5が短パルスレーザー光6の波長域に光吸収を有さず、短パルスレーザー光6の波長域から紫外線領域（波長200nm）までの間に光吸収を有さない場合には、熱損傷が生じることなく、より安定で効果的な屈折率変化の誘起を行うことができる。

【0036】ここで、母材5が光吸収を有さない状態というのは、理想的には光吸収が0、即ち透過率100%の状態であるが、母材5の表面の凹凸や湾曲等の性状や母材5の厚み等の影響により、微量の光吸収の発生は避けがたい。しかし、短パルスレーザー光6の波長域における透過率が85～100%であれば母材5が短パルスレーザー光6の波長域において光吸収を有さないとすることができ、より好ましくは短パルスレーザー光6の波長域における透過率が90～100%であると、より確実に熱損傷の発生を防止することができ、更に安定で効果的な屈折率変化の誘起を行うことができる。また、短パルスレーザー光6の波長の半波長域及び1/3波長域において光吸収を有さないとすることができ、あるいは短パルスレーザー光6の波長域から紫外線域までの各波長域において、短パルスレーザー光6の波長域における透過率に対して20%以上の透過率の減少が生じない場合には短パルスレーザー光6の波長域から紫外線域まで光吸収を有さないとすることができるものであり、この場合に安定で効果的な屈折率変化の誘起を行うことができるものである。

【0037】また、短パルスレーザー光6としては、その

パルス幅が $10^{-12}$ 秒以下のものを用いることが好ましい。このパルス幅よりも長いパルス幅のパルスレーザー光を用いると、母材5中においてレーザー光からエネルギーを得て高エネルギー状態にある電子が熱を放出して緩和してしまう過程が起こり易くなって多光子吸収が起こりにくくなり、母材5に熱損傷が生じると共に安定で効果的な屈折率変化の誘起を行うことが困難となるおそれがある。この短パルスレーザー光6のパルス幅の下限は特に制限はされないが、実用上の下限は $10^{-15}$ 秒である。

【0038】また、短パルスレーザー4のエネルギーの強度密度は、母材5中の短パルスレーザー4の集光点8において、 $10^{12} \sim 10^{14} \text{ W/cm}^2$ となるようにすることが好ましい。エネルギーの強度密度がこの範囲に満たないと多光子吸収を起こすための十分なエネルギーが得られにくくなり、またエネルギーの強度密度がこの範囲を超えるとエネルギーの熱変換が生じやすくなって母材5の熱損傷が発生しやすくなる。

【0039】具体的な母材5の材料と短パルスレーザー4との組み合わせは、後述する実施例において示す。

【0040】図1は、本発明における光導波路の製造方法の一形態を示すものである。

【0041】母材5は上記のようにフッ素を含むオレフィンを重ねて形成される合成樹脂の成形体にて構成されているものであり、基板1上にフッ素を含むオレフィンを塗布した後、加熱することにより重合反応を進行させて、約100 $\mu\text{m}$ 程度の薄膜状に形成される。

【0042】この母材5が形成が配置された基板1はステージ9上に固定される。このステージ9は3軸方向（XYZ方向）に連続一定速度で移動可能に形成されている可動台である。

【0043】そして、この母材5に向けて、短パルスレーザー光6を照射する。このとき短パルスレーザー光6は、光源と母材5との間に集光レンズ7を配置することにより、集光レンズ7を通過した後に母材5に照射するものとし、このとき、集光レンズ7にて集光された短パルスレーザー光6の集光点8は、母材5内部の任意の所定箇所に配置されるようにする。

【0044】この短パルスレーザー光6の集光点8では、短パルスレーザー光6のエネルギーの強度密度が十分に高められて、多光子吸収が生じることとなり、屈折率変化が誘起される。この状態でステージ9を一方方向に移動させると、集光点8は母材5内部において母材5に対して相対的に移動し、母材5内における集光点8の軌跡において屈折率変化が誘起されて、連続したコア領域10が形成されるものである。

【0045】ここで、上記の説明では母材5内における集光点8の移動を、ステージ9を移動させて集光点8に対して母材5を移動させることにより行っているが、短パルスレーザー光6及び集光レンズ7を移動させることにより母材5に対して集光点8を移動させても良い。

【0046】また、母材5内における集光点8の移動幅は、集光レンズ7の作動距離等の装置構成によって制限されるが、ステージ9の水平面方向だけでなく、短パルスレーザ光6の光軸方向、即ちステージ9に対して垂直な方向にも移動させることができ、母材5内において集光点8を任意の方向に移動させて、種々の形状を有するコア領域10を形成することができるものである。

【0047】例えば、複数のコア領域10を並列に形成すると、例えば光導波路を信号伝送用途に使用することにより大量の情報を光信号にて一方向に伝送することができる。

【0048】また、母材5内には一方向のコア領域10のみを形成するだけでなく、母材5の横方向、縦方向、厚み方向、斜め方向などの、任意の種々の方向のコア領域10を複数形成することもでき、またコア領域10を一平面上のみに形成するだけでなく、母材5内における複数層の領域にそれぞれ形成して複数のコア領域10が母材5内で積層して形成されるようにするなど、コア領域10を母材5内部における任意の箇所に形成することができる。このようにコア領域10を母材5内に三次元的に形成すると、光信号を任意の複数方向に伝送する複数のコア領域10が母材5内に高密度に設けられた光導波路を形成することができる。

【0049】上記のような本発明の光導波路は、光信号を伝送するための光配線板として形成すると、例えば通信機器間（ボード間）を光接続するために利用することができる。このように光配線板を形成するにあたっては、母材5中に複数のコア領域10を並列に形成すると大量の情報を光信号にて一方向に伝送することができる。またコア領域10は母材5内に任意の形状に形成す

ることができるため、曲線状の軌跡を有するコア領域10を形成することにより、限られたスペース内において任意の方向に光信号を伝送する光回路基板を形成することもできる。

【0050】また、光導波路は、電気配線が形成された配線板と積層一体化することにより、電気・光混載回路基板を構成することができる。この電気・光混載回路基板は、光素子と電気素子とを搭載することによって、電气的処理と光信号処理とが併用される装置をコンパクトに構成することができ、特にコア領域10が母材5内に三次元的に設けられた光導波路を用いると、高集積の電気・光混載回路基板を構成することができる。

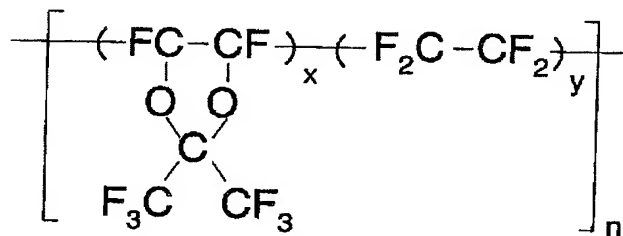
【0051】このような電気・光混載回路基板は、例えば上記の図1に示す光導波路の製造工程において、基板1として銅ポリイミド配線板に回路形成を施して電気配線を形成するなどした配線板を用いるなどして製造することができ、この場合は基板である配線板に光導波路が積層形成された電気・光混載回路基板を得ることができる。

【0052】

【実施例】（実施例1）フッ素を構成元素に含む高分子材料としては、デュポン株式会社製の全フッ素アモルファス高分子テフロンAF（商品名、以下「テフロンAF」という）を用いた。このテフロンAFは下記構造式（a）を有する高分子化合物であり、式中のx及びyの値は $x/y = 65/35 \sim 70/30$ の範囲となっている。

【0053】

【化1】



【0054】本実施例では、まずデュポン株式会社から販売されているテフロンAFの溶剤溶解物を、周囲に側壁を立設したガラス基板上に深さ1～2mmになるように流し込み、このガラス基板をホットプレート上で空気雰囲気下、70℃で10時間加熱し、更に約3℃/分の昇温速度で112℃まで昇温してから、112℃に維持した状態で3時間加熱し、更に約3℃/分の昇温速度で165℃まで昇温した後、165℃に維持した状態で10分間加熱することによって、溶剤を揮発させ、厚み約100μmの母材5を形成した。

【0055】この母材5をガラス基板から剥離させた後、別の清浄なガラス製の基板1上に粘着テープにて固

定し、基板1をステージ9上にセットすることにより母材5を基板1を介してステージ9上に配置した。

【0056】次に、連続発振のアルゴンレーザにて励起されたモードロックTi：サファイアレーザを短パルスレーザ光6の光源として、波長800nm、パルス幅150fs（フェムト秒）、繰り返し周波数20kHz、パルス強度600kW/パルスの短パルスレーザ光6を母材5に向けて照射した。このとき光源と母材5の間には集光レンズ7として20倍の光学顕微鏡用対物レンズを配置して、母材5内部に直径約2μmの集光点8を形成したものであり、このときの集光点8における短パルスレーザ光6のエネルギーの強度密度は約 $2 \times 10^{13}$

W/cmとなった。

【0057】この状態で、ステージ9を一方向に10000μm/sの速度で移動させて、母材5内部にコア領域10を形成し、光導波路1を得た。

【0058】このように形成された光導波路1の、コア領域10の軌跡と直交する断面における屈折率変化を、顕微鏡円偏光解析法により測定した結果を図2に示す。この結果によれば、コア領域10の径は約2μmに形成され、屈折率変化はその中心部において最大となっており、母材5のコア領域10が形成されてない領域（クラッド）に比べて、屈折率が約0.03大きくなっており、コア領域10における屈折率の分布はこの中心部から周囲に向かうに従って屈折率が徐々に減少する、いわゆるGI(Graded Index)型分布をしている。この中心部における屈折率は、屈折率変化前の屈折率(1.314)に対して約2%の上昇率で増大しているものである。

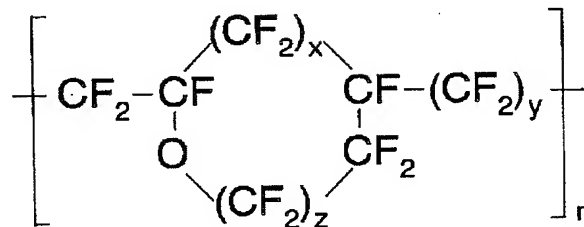
【0059】また、このように形成された光導波路には、熱損傷に起因する空隙の発生などの異常はみられず、熱損傷が起こっていないものであり、本実施例において、短パルスレーザ光6の集光点8でのエネルギーの

強度密度を上記の条件よりも増大させると、光導波路中に若干の熱損傷が生じて空隙が形成された。またステージ9の移動速度をあまりにも遅くした場合は、熱の蓄積に起因すると推定される母材5の溶解が発生した。このステージ9の移動速度、すなわち母材5中における集光点8の移動速度の、母材5が溶解しない範囲の下限値は、レーザ光強度、繰り返し周波数、集光状態等の条件の変化によって変動するものであって特定の値を提示することはできないが、実施例1の条件においては、移動速度が1000μm/s以上であると、母材5の溶解が生じないものであった。

【0060】（実施例2）フッ素を構成元素に含む高分子材料としては、旭硝子株式会社製の全フッ素化アモルファス高分子サイトップ（商品名、以下「サイトップ」という）を用いた。このサイトップは下記構造式(b)を有する高分子化合物であり、式中のxは0又は1、yは0又は1、zは0、1又は2であり、nの値は50000～100000の範囲である。

【0061】

【化2】



【0062】本実施例では、まず旭硝子株式会社から販売されているサイトップの溶剤溶解物を、周囲に側壁を立設したガラス基板上に深さ1～2mmになるように流し込み、このガラス基板を真空容器内に封入して減圧脱泡した後、ホットプレート上で空気雰囲気下、約0.7℃/分の昇温速度で200℃まで昇温してから、200℃に維持した状態で1時間加熱することにより溶剤を揮発させ、厚み約100μmの母材5を形成した。

【0063】この母材5をガラス基板から剥離させた後、別の清浄なガラス製の基板1上に粘着テープにて固定し、基板1をステージ9上にセットすることにより母材5を基板1を介してステージ9上に配置した。

【0064】次に、この母材5に対して、実施例1と同様の条件で短パルスレーザ光6を照射したところ、実施例1の場合と同様に、屈折率が変化したコア領域10が形成されて、光導波路が得られた。

【0065】（比較例）フッ素化したエポキシ樹脂（三井化学株式会社製；「テクモアVG3101」）50重量部と、硬化剤（セントラル硝子株式会社製；「BIS-AF」）32.2重量部と、両者の反応を促進させるための触媒（トリフェニルホスフィン）0.72重量部と、溶剤であるメチルエチルケトン10重量部とを混合

した後、周囲に側壁を立設したガラス基板上に深さ3mmになるように流し込み、このガラス基板をホットプレート上で空気雰囲気下、90℃で1時間加熱した後、150℃で3時間加熱し、更に220℃で3時間加熱することにより、厚み約2mmの母材5を形成した。

【0066】この母材5をガラス基板から剥離させた後、別の清浄なガラス製の基板1上に粘着テープにて固定し、基板1をステージ9上にセットすることにより母材5を基板1を介してステージ9上に配置した。

【0067】次に、この母材5に対して、実施例1と同様の条件で短パルスレーザ光6を照射したところ、コア領域10の形成は確認されず、内部に微細な空隙が形成された。

【0068】また、短パルスレーザ光6のエネルギーの強度密度を徐々に下げていっても、空隙が形成されなくなるだけで、コア領域10が形成されなかった。

【0069】（ラマン分光分析）屈折率変化が何に起因するものかを調査するために、実施例1における母材5に対して、短パルスレーザ光6の照射前後において顕微鏡ラマン分光分析を行い、得られたラマンスペクトルを比較した。この結果を図3に示す。図中のAは、短パルスレーザ光6の照射前におけるスペクトル、Bは短パルス

レーザ光6の照射後におけるスペクトル、Cは両スペクトルの差分をそれぞれ示すものである。また図中にはスペクトルのピークに、ピークの起源となる分子基及びその振動モード（ $\nu$ ：伸縮振動、 $\delta$ ：変角振動）を付しているが、これらは確定されたものではなく、文献（S. Eltayebら、J. Raman Spec. 第27巻、p. 111～126（1996年））を参考に比定されたものである。

【0070】この結果によれば、短パルスレーザ光6の照射によって、 $\nu$  C—C及び $\delta$  C F<sub>2</sub>においてピークの減少がみられた。また $\delta$  C F<sub>3</sub>のピークについてはピーク強度自体には大きな変化はないものの、ややブロードニングすると共に若干高周波側へシフトしており、差分Cによって短パルスレーザ光6の照射後の変化が確認される。また、短パルスレーザ光6の照射後には、新たに $\nu$  C=Oに起因すると推定されるピークも出現している。

【0071】このような結果により、母材5には、短パルスレーザ光6の照射によって、高分子内の結合状態の変化が生じ、これが大きな屈折率の変化を誘起していると考えられる。

【0072】（光吸収スペクトル測定）実施例1、2及び比較例にて用いられた各母材5につき、光吸収スペクトルを測定し、各波長領域での光の透過率を調査した。実施例1、2の結果を図4（a）（b）に、比較例の結果を図5にそれぞれ示す。

【0073】図示の結果によれば、図4（a）に示される実施例1での母材5、及び図4（b）に示される実施例2での母材5では、短パルスレーザ光6の波長領域である800nmでの透過率が90%以上であって、光吸収が生じておらず、またこの800nmの波長領域から紫外線領域である200nmの領域に亘る各波長領域では、短パルスレーザ光6の波長領域における透過率よりも20%以上の透過率の減少は生じなかったものであり、短パルスレーザ光6の波長領域の半波長領域である400nmの領域や、1/3波長領域である267nmの領域における透過率の減少は、20%を超えるものではなかった。

【0074】それに対して、図5に示される比較例での母材5では、短パルスレーザ光6の波長領域である800nmでの透過率が80%近くになって、光吸収が生じており、またより短波長領域となるに従って透過率が急激に減少し、短パルスレーザ光6の波長領域の半波長領域である400nmの領域や、1/3波長領域である267nmの領域における透過率は非常に低いものとなった。

【0075】以上の結果により、実施例1、2のように母材5が短パルスレーザ光6の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザ光6の波長域か

ら紫外線域まで光吸収を有さないものであれば、多光子吸収の作用によって屈折率変化が誘起されてコア領域10が良好に形成されると共に熱損傷が生じなくなり、比較例のように母材5が短パルスレーザ光6の波長域に光吸収を有し、また波長の半波長域や1/3波長域、あるいは短パルスレーザ光6の波長域から紫外線域まで光吸収が生ずる場合には低次の光子吸収により熱変換が生じ、コア領域10が形成されにくくなると共に熱損傷が生じやすくなることが推論される。

【0076】

【発明の効果】本発明の請求項1に係る光導波路は、母材に光波又は電磁波を集束させて照射することにより、この集束照射領域でこの母材の屈折率が変化されてコア領域が形成され、かつこのコア領域が連続して形成された光導波路において、光波又は電磁波として短パルスレーザ光が用いられ、母材がフッ素を構成元素に含む高分子材料からなるため、ビーム直接描画法によって母材内部で複雑な三次元状のコア領域が容易に形成され、三次元光導波回路の形成に適し、更に母材材料としてフッ素を構成元素に含む高分子材料を用いていることから、成形性、取扱性を向上すると共に製造時に紫外線暗室が必要とされるなどといった製造環境の制約がないものである。

【0077】また請求項2の発明は、請求項1において、母材が、フッ素を含むオレフィンを重合して得られる高分子材料と、高分子材料を溶媒に溶解された状態から溶媒を揮発させて成形されたもののうちの、いずれかであるため、母材成形時の成形性が高く、薄膜状のものから厚肉状のものまで任意形状に容易に成形することができるものである。

【0078】また請求項3の発明は、請求項1又は2において、母材が、集束照射領域に照射される短パルスレーザ光の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザ光の波長域から紫外線域まで光吸収を有さないものであるため、コア領域形成時に短パルスレーザ光のエネルギーの熱変換が生じにくくなり、光導波路内に熱損傷が生じることなく、より安定で効果的な屈折率変化が誘起されたコア領域が形成されるものである。

【0079】また請求項4の発明は、請求項1乃至3のいずれかにおいて、コア領域を母材内部に並列に複数設けるため、光導波路を信号伝送用途に使用することにより大量の情報を光信号にて一方向に伝送することができるものである。

【0080】また請求項5の発明は、請求項1乃至3のいずれかにおいて、コア領域を、母材内部に三次元的に設けるため、光信号を任意の複数方向に伝送する複数のコア領域を高密度に形成することができるものである。

【0081】また本発明の請求項6に係る光配線板は、請求項1乃至5のいずれかに記載の光導波路にて構成さ

れているため、通信機器間等の装置間を光接続するために利用することができるものである。

【0082】また本発明の請求項7に係る電気・光混載回路基板は、請求項1乃至5のいずれかに記載の光導波路にて構成されているため、電氣的処理と光信号処理とが併用される装置をコンパクトに構成することができるものである。

【0083】また本発明の請求項8に係る光導波路の製造方法は、フッ素を構成元素に含む高分子材料からなる母材を可動台上に固定し、この母材に向けて集光レンズを通過させた短パルスレーザ光を母材中の任意の箇所に集光点が配置されるように照射し、可動台もしくは短パルスレーザ光の照射位置及び集光レンズの配置位置を移動させることにより母材内部における集光点の配置位置を一定速度で移動させて、母材内部に連続したコア領域を形成するため、ビーム直接描画法によって母材内部に複雑な三次元状のコア領域を容易に形成することができ、三次元光導波回路の形成に適し、更に母材材料としてフッ素を構成元素に含む高分子材料を用いていることから、成形性、取扱性を向上すると共に製造時に紫外線暗室が必要とされるなどといった製造環境の制約がないものである。

【0084】また請求項9の発明は、請求項8において、基板上にフッ素を含むオレフィンを塗布した後、重合反応を進行させて基板上にフッ素を構成元素に含む高分子材料の塗膜からなる母材を形成する工程と、フッ素を構成元素に含む高分子材料の溶媒溶解物から溶媒を揮発させて母材を形成する工程のうちの、いずれかの工程を有するため、母材の成形性が高く、薄膜状のものから厚肉状のものまで任意形状の光導波路を容易に成形することができるものである。

【0085】また請求項10の発明は、請求項8又は9において、母材が、母材に照射される短パルスレーザ光の波長域に光吸収を有さず、かつその波長の半波長域及び1/3波長域に光吸収を有さないか、あるいは短パルスレーザ光の波長域から紫外線域まで光吸収を有さないものであるため、コア領域形成時に短パルスレーザ光のエネルギーの熱変換が生じにくくなり、光導波路内に熱損傷が生じることなく、より安定で効果的な屈折率変化が誘起されたコア領域を形成することができるものである。

る。

【0086】また請求項11の発明は、請求項8乃至10のいずれかにおいて、短パルスレーザ光として、パルス幅が $10^{-12}$ 秒よりも短いものを用いるため、コア領域形成時に短パルスレーザ光のエネルギーの熱変換が生じにくくなり、光導波路内に熱損傷が生じることなく、より安定で効果的な屈折率変化が誘起されたコア領域を形成することができるものである。

【0087】また請求項12の発明は、請求項8乃至11のいずれかにおいて、母材中の集光点における短パルスレーザ光の強度密度を $10^{12} \sim 10^{14} \text{ W/cm}^2$ となるようにするため、コア領域形成時に短パルスレーザ光のエネルギーの熱変換が生じにくくなると共に屈折率変化の誘起が安定して生じ、より安定で効果的な屈折率変化が誘起されたコア領域を形成することができるものである。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態の一例を示す概念図である。

【図2】実施例1の光導波路の断面の屈折率変化を顕微鏡偏光解析法に測定した結果を示すグラフである。

【図3】実施例1における短パルスレーザ光照射前の母材と、短パルスレーザ光照射後の母材に対して、ラマン分光測定を行った結果を示すグラフであり、Aは短パルスレーザ光照射前の母材のスペクトル、Bは短パルスレーザ光の照射後の母材のスペクトル、Cのは両スペクトルの差分である。

【図4】(a)は実施例1、(b)は実施例2における各母材の、光透過スペクトルの測定結果を示すグラフである。

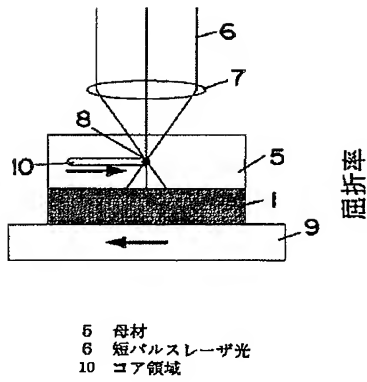
【図5】比較例における母材の、光透過スペクトルの測定結果を示すグラフである。

【図6】(a)乃至(h)は、フォトリソグラフィー法による従来の光導波路の各製造工程を示す断面図である。

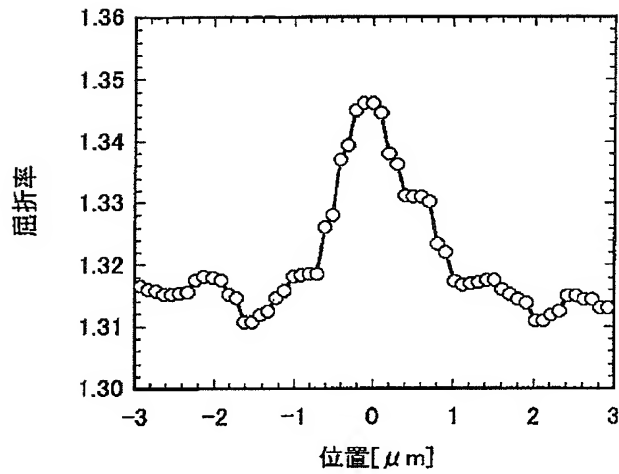
#### 【符号の説明】

- 5 母材
- 6 短パルスレーザ光
- 8 集光点
- 10 コア領域

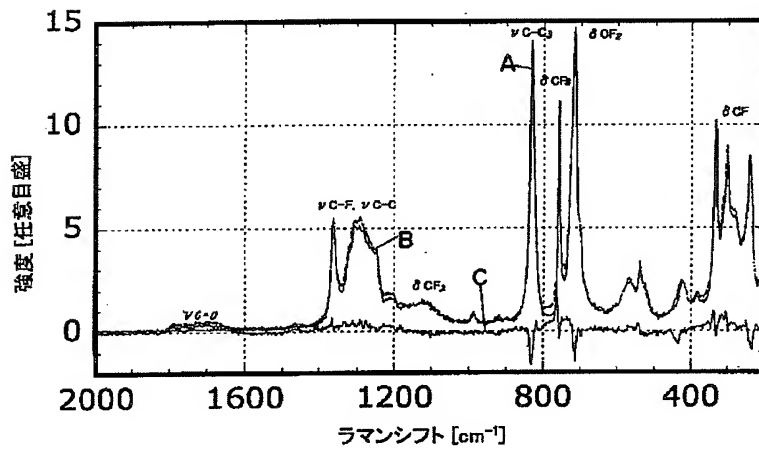
【図1】



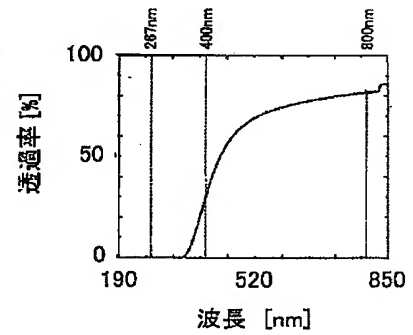
【図2】



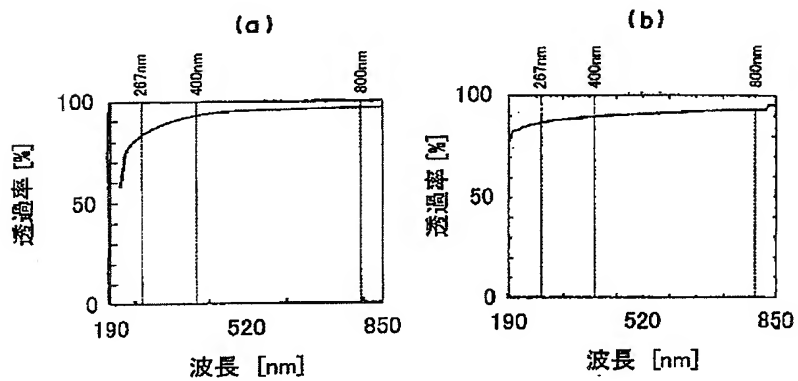
【図3】



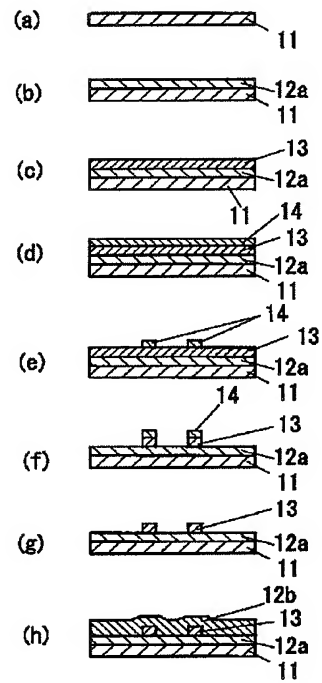
【図5】



【図4】



【図6】



フロントページの続き

F ターム(参考) 2H047 KA04 KB09 PA02 PA03 PA11  
 PA22 PA28 QA05 TA43  
 4E068 DA00 DB07  
 5E338 AA00 BB75 CC10 EE60



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **57049288 A**(43) Date of publication of application: **23.03.82**

(51) Int. Cl.

**H01S 3/18**  
**G02B 5/174**  
**H01L 27/15**  
**// H01L 27/14**

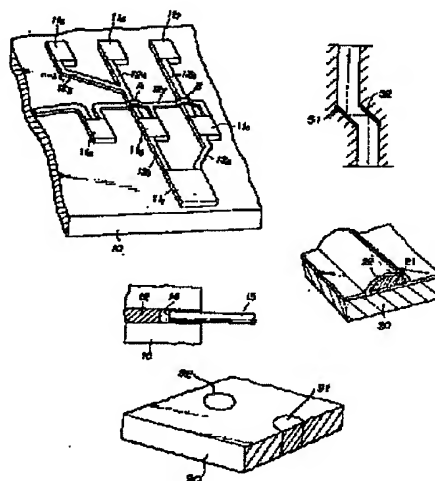
(21) Application number: **55125151**(22) Date of filing: **09.09.80**(71) Applicant: **TOSHIBA CORP**(72) Inventor: **SAITO TAMIO**  
**KISHI KEIJI****(54) PHOTO HYBRID INTEGRATED CIRCUIT****(57) Abstract:**

**PURPOSE:** To make it possible to process optical signal at a high reliability through reducing the loss of light, by providing a circuit wherein a low-temperature glass material or a transparent organic material in the connecting part between a photo cable and a photo active element or a photo wave guide path which are formed on a common substrate.

**CONSTITUTION:** A photo active element 11 and a photo wave guide path 12 are formed on a substrate 10 and are connected to a photo cable 13 by means of a low-loss binder such as a low temperature glass or a transparent organic material. The light wave guide path 12 is formed by covering a core 21 of a glass or the like with a cladding layer 22 of a material having a smaller refraction index than the glass or forming a cavity with such a material and, as desired, providing mirrors 51 and 52 to reduce the loss at the branching portion or the refracting portion. The optical coupling is improved by aligning the levels of the end surfaces of the photo active element 11 and the light wave guide path 12. The obverse and reverse sides of the substrate 90 is photo-coupled to each other through coupling light wave guide paths 91 and 92 which are formed by filling

apertures formed in the substrate 90 with a glass. According to this arrangement, it is possible to form a photo hybrid integrated circuit having a high reliability.

COPYRIGHT: (C)1982,JPO&amp;Japio





⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57—49288

⑤ Int. Cl.<sup>3</sup>  
H 01 S 3/18  
G 02 B 5/174  
H 01 L 27/15  
// H 01 L 27/14

識別記号  
庁内整理番号  
7377—5F  
8106—2H  
7739—5F  
7021—5F

⑬ 公開 昭和57年(1982)3月23日

発明の数 1  
審査請求 未請求

(全 5 頁)

⑭ 光混成集積回路

⑮ 特 願 昭55—125151  
⑯ 出 願 昭55(1980)9月9日  
⑰ 発 明 者 斎藤民雄  
川崎市幸区小向東芝町1番地東  
京芝浦電気株式会社総合研究所  
内

⑱ 発 明 者 岸敬二  
川崎市幸区小向東芝町1番地東  
京芝浦電気株式会社総合研究所  
内  
⑲ 出 願 人 東京芝浦電気株式会社  
川崎市幸区堀川町72番地  
⑳ 代 理 人 弁理士 鈴江武彦 外2名

明 細 書

1. 発明の名称

光混成集積回路

2. 特許請求の範囲

- (1) 所定の基板に、複数の光能動素子と共に、これらの光能動素子相互間またはこれらの光能動素子と基板外部との間で光信号の伝送を行う複数の光導波路を集積してなり、かつ前記光導波路または光能動素子と基板外部の光ケーブルとの結合部に低温ガラス材または透明有機材料を介在させたことを特徴とする光混成集積回路。
- (2) 複数の光導波路は相互に立体交差する部分を有する特許請求の範囲第1項記載の光混成集積回路。
- (3) 光導波路は光透過性絶縁体からなるコア層とその周囲をおおうこれより屈折率の小さいクラッド層とからなる特許請求の範囲第1項記載の光混成集積回路。
- (4) 光導波路は光透過性絶縁体からなり、光の

進行方向に直交する断面内で中央部から周辺にいくにつれて連続的に屈折率が小さくなっている特許請求の範囲第1項記載の光混成集積回路。

- (5) 光導波路はガラス粉末を溶融してまたは板ガラスをエッチングして所定パターンに形成したものである特許請求の範囲第1項記載の光混成集積回路。

3. 発明の詳細な説明

この発明は、一枚の基板上に複数の光能動素子と複数の光導波路とを集積してなる光混成集積回路に関する。

従来より、トランジスタやダイオード等の半導体機能素子をコンデンサや抵抗等の受動素子と共に一枚の基板上に集積した混成集積回路が知られている。この種の混成集積回路は、半導体技術や実装技術の進歩によりますます高密度化、高性能化が進められている。

しかしながら、従来の混成集積回路は電気信号を扱うために避けられない次のような問題が

ある。第1に、絶縁耐圧や信号のリーク、電磁誘導や静電結合による外部ノイズの混入や信号同志の相互干渉を常に考慮しながら設計しなければならない。これらの問題は、混成集積回路の高密度化、小型化を進めるにつれてますます大きくなる。第2に、混成集積回路の高性能化を進めるためには、各素子間の信号伝送や外部との信号伝送を行うための導体膜として高価なAu、Ag、Pt等の金属材料を使用しなければならない。これは装置の価格の点でも、また貴重な天然資源がますます少なくなるという意味でも好ましくない。

この発明は上記の点に鑑み、一枚の基板上で光信号を用いて送信、受信、変調、伝送等の信号処理を行うようにした光混成集積回路を提供するものである。

この発明に係る光混成集積回路は、所定の基板に、複数の光導波路と、これらの光導波路を介して光信号の授受が行われる複数の光能動素子とを集積してなり、かつ前記光導波路または

光能動素子と基板外部の光ケーブルとの結合部に低温ガラス材または透明有機材料を介在させたことを特徴としている。

この発明に係る光混成集積回路の基本構成を第1図(a)、(b)に示す。図において、10は例えばアルミナ等からなる基板、11(11<sub>1</sub>, 11<sub>2</sub>, ...)は光能動素子、12(12<sub>1</sub>, 12<sub>2</sub>, ...)は各光能動素子11の間で光信号の伝送を行う光導波路である。光能動素子11は、半導体レーザや発光ダイオード等の発光素子、KDPやボツケルス素子等の光変調素子、アバランシェ・ダイオードやフォト・ダイオード、光トリガサイリスタ等の受光素子、その他光遅延素子等を含む。光導波路12は、多数になる場合図示のように立体交差部A、Bを有するように基板10上に配設される。光能動素子11にバイアス電流や電圧を供給するための導体配線は省略したが、光導波路12を絶縁体のみで形成すれば、光導波路12と導体配線を立体交差させて配設することが容易にできる。

基板10上の光能動素子11や光導波路12と基板外部の光ケーブルとの結合部には、低損失の結合材として低温ガラス材や透明有機材料を介在させる。第1図(b)はその構成例で、基板10上に形成された光導波路12に対してグラスファイバ等の光ケーブル13を結合材14を介して結合させている。このような結合材は基板10上の光能動素子11と光導波路12の結合部にも介在させることが望ましい。

光導波路12は例えば第2図(a)、(b)に示すように、基板20上にガラス等の光透過性絶縁体からなるコア層21と、その周囲をおおうクラッド層22より屈折率の小さいクラッド層22とから構成される。第2図(a)のような光導波路は、ガラス粉末、例えばスクリーン印刷可能なガラスペーストを所定パターンに塗布し溶融して形成され、同図(b)のような光導波路は板ガラスを所定パターンにエッチングして形成される。クラッド層22は必ずしも光透過性絶縁体である必要はなく、金属などでもよい。また空洞の光

導波路を構成することもできる。更に第3図に示すように、別途作られたグラスファイバ31(31<sub>1</sub>, 31<sub>2</sub>, ...)を編んで立体交差する光導波路を基板30上に構成することもできる。

第1図から明らかなように光導波路12は、分岐、合波を行うための分岐部や光路を曲げるための屈曲部を有する。これらの分岐部や屈曲部では光の損失をできる限り小さくすることが必要である。例えば屈曲部については、第4図(a)、(b)に示すように斜面41~43を形成して、伝播される光信号の光路壁面への入射角をできるだけ大きくすることが望ましい。更にこれらの屈曲部に第5図(a)、(b)に示すように横傍的にミラー51~53を設けることにより、光の損失をなくすることができる。

光能動素子11と光導波路12の結合部で良好な光学的結合を行わせるためには、まず光能動素子11の活性層の位置と光導波路12の端面での中心位置を考慮して、両者のレベル合せを行うことが重要である。第6図はその結合部

の構造の一例を示している。61は例えば半導体レーザチップであり、その一方の電極面が基板60上に配設された導体膜62に導電性エポキシ樹脂等の接着剤63により接着され、他方の電極面はボンディングワイヤ64により別の導体膜65に接続されている。66, 67はそれぞれ光導波路のコア層、クラッド層である。半導体レーザチップ61の活性層68の高さと光導波路のコア層66の高さを合わせるために、必要に応じて基板1をエッチングする等の加工が行われる。

第7図は別の結合部の構造例で、71は受光素子であつて、その受光面72を立てて基板70上にマウントし、光導波路73はその端部にテーパをつけて広い放射端面として受光面72に対向させている。これにより受光素子71と光導波路73の光学的結合を大きくすることができる。フィラメンタリな大きい発光面をもつ発光素子を細い光導波路に結合する場合にも、同様に光導波路の入射端面を広げることが有効で

ある。

第8図は光導波路と光能動素子の光学的結合をより大きくする構造で、基板80上に形成される光導波路81の内部に光能動素子82を埋込んでいる。この構造は、光能動素子82が広い受光面をもつ受光素子や広い発光面をもつ発光素子であつて、これを面積の小さい端面をもつ光導波路と結合させる場合に有効である。

以上では光導波路を基板の一方の面にのみ設ける例を示したが、基板の両面に光導波路を設けてもよく、こうすれば光導波路の立体交差がより容易になり、またより高密度化を図ることもできる。基板の両面に光導波路を設ける場合に表面と裏面の間で光学的結合をとるためには、例えば第9図のように、基板90に光透過性絶縁体を埋込んで結合用光導波路91, 92を形成することが有効である。

この発明によれば、光能動素子へのバイアスを除いて電気信号を用いず、光信号により送信、受信、変調、伝送等の信号処理を行うから、電

氣的な混成集積回路におけるような絶縁耐圧や信号リークの問題が少なく、また電磁誘導や静電結合による外部ノイズの混入や信号同志の相互干渉もなくなり、従つて高密度化の設計が容易になる、また、光導波路はガラス等の地球上に無尽蔵にある材料を用いて形成でき、電氣的な混成集積回路に比べて貴金属の使用量が極めて少なくて済むため、価格の点でも資源保護の点でも有利である。またこの発明によれば、少くとも基板上の光能動素子または光導波路と基板外部の光ケーブルとの結合部に低温ガラス材や透明有機材料からなる結合材を介在させることによつて、光の損失を少なくして信頼性の高い光信号処理を行うことができる。

#### 4. 図面の簡単な説明

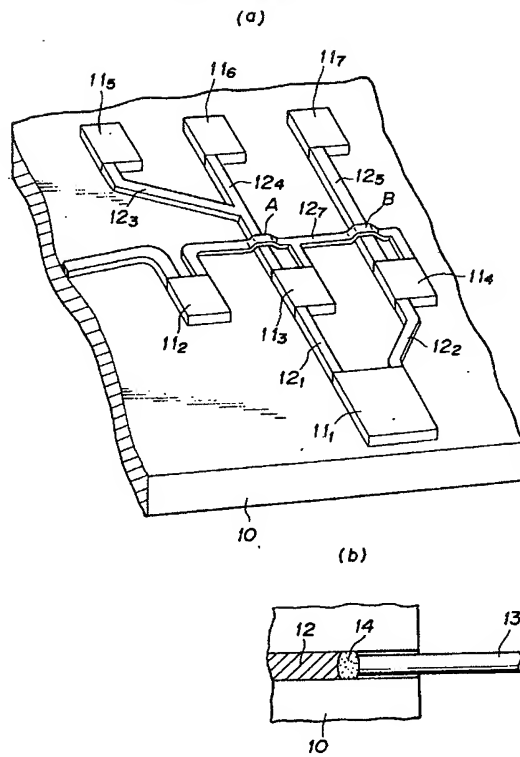
第1図(a), (b)はこの発明に係る光混成集積回路の基本構成を示す図、第2図(a), (b)および第3図は光導波路の構成例を示す斜視図、第4図(a), (b)および第5図(a), (b)は光導波路の屈曲部の構造を模式的に示す図、第6図(a), (b)は光導

波路と光能動素子の結合部の構造例を示す斜視図とそのA-A'断面図、第7図(a), (b)は光導波路と光能動素子の結合部の他の構造例を示す平面図とそのB-B'断面図、第8図(a), (b)は光導波路と光能動素子の結合部の更に他の構造例を示す平面図とそのC-C'断面図、第9図は基板の表裏間で光信号の結合を行う結合用光導波路が埋込まれた基板を示す斜視図である。

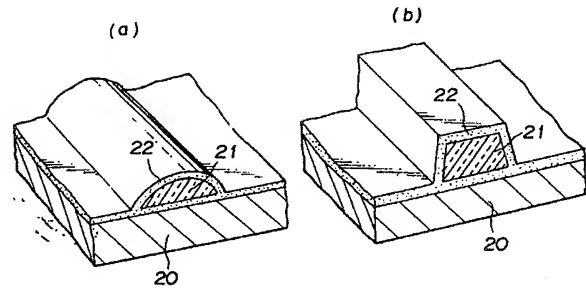
10…基板、11(11<sub>1</sub>, 11<sub>2</sub>, …)…光能動素子、12(12<sub>1</sub>, 12<sub>2</sub>, …)…光導波路、13…光ケーブル、14…結合材。

出願人 代理人 弁理士 鈴 江 武 彦

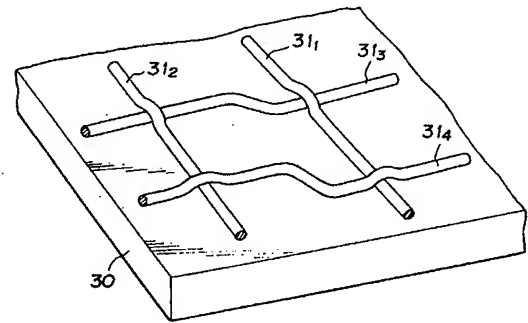
第 1 圖



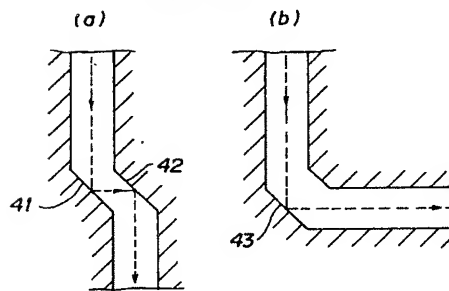
第 2 圖



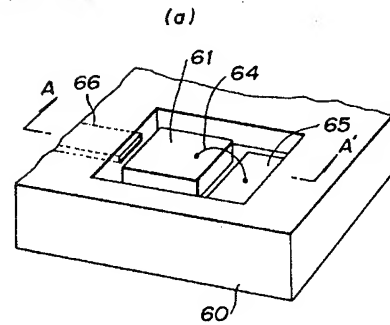
第 3 圖



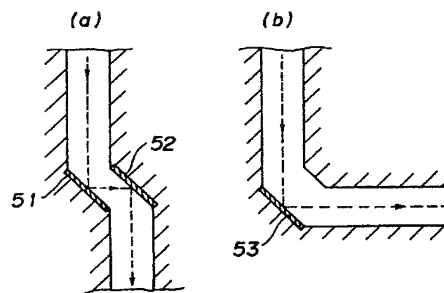
第 4 圖

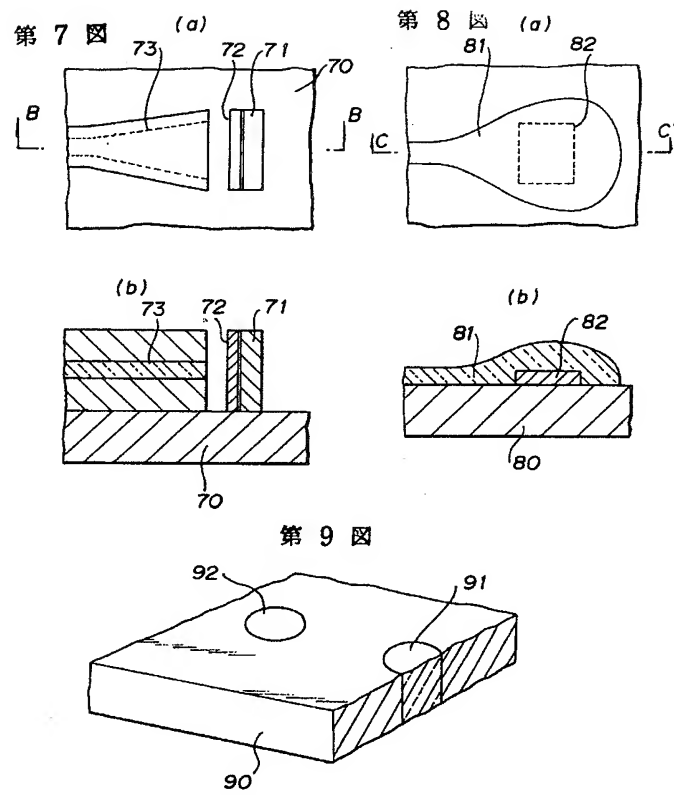


第 6 圖



第 5 圖







## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000114581 A**(43) Date of publication of application: **21.04.00**

(51) Int. Cl.

**H01L 31/12**(21) Application number: **11287380**(22) Date of filing: **07.10.99**(30) Priority: **09.10.98 US 98 103726**  
**20.04.99 US 99 295431**(71) Applicant: **FUJITSU LTD**(72) Inventor: **YOSHIMURA TETSUZO**  
**TAKAHASHI YASUHIITO**  
**INAO MASAOKI**  
**MICHAEL G LEE**  
**WILLIAM CHO**  
**BEILIN SOLOMON I**  
**WEN CHO VINCENT WANG**  
**JAMES J ROMAN**  
**THOMAS J MASSINGIL**(54) **MULTILAYERED PHOTOELECTRON  
SUBSTRATE WITH ELECTRICAL  
INTERCOUPLING AND OPTICAL  
INTERCOUPLING, AND MANUFACTURE  
THEREOF**

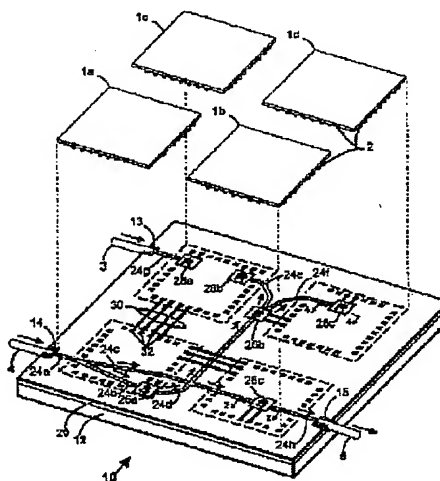
(57) Abstract:

**PROBLEM TO BE SOLVED:** To reduce losses in optical connections and to improve optical coupling efficiency by forming a polymer waveguide integrally with an optical switch and a light receiving element.

**SOLUTION:** An intercoupling substrate 10 includes both inter-chip connections and intra-chip connections for signals from one or more IC chips 1a to 1d using both optical links and electrical paths. The substrate 10 includes a base substrate 12 and an activated layer 20. The layer 20 includes optical waveguides 24a to 24b, photoelectron switching devices 26a to 26c, light receiving devices 28a to 28c, electrical paths 30, and electrical connection pads 32 for the chips 1. The waveguides 24 and the devices 26 and 28 are preferably embedded in the layer 20. Signals between chips are electrically propagated through the paths 30, or optically propagated through the

waveguides 24. When a signal is propagated through a waveguide 24 by means of light, the devices 26 and 28 perform a conversion between an optical representation and an electrical representation of the signal.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-114581  
(P2000-114581A)

(43) 公開日 平成12年4月21日 (2000.4.21)

(51) Int.Cl.<sup>7</sup>  
H 0 1 L 31/12

識別記号

F I  
H 0 1 L 31/12

デマコト\* (参考)  
A

審査請求 未請求 請求項の数17 O L (全 70 頁)

(21) 出願番号 特願平11-287380  
(22) 出願日 平成11年10月7日 (1999.10.7)  
(31) 優先権主張番号 1 0 3 7 2 6  
(32) 優先日 平成10年10月9日 (1998.10.9)  
(33) 優先権主張国 米国 (U S)  
(31) 優先権主張番号 2 9 5 4 3 1  
(32) 優先日 平成11年4月20日 (1999.4.20)  
(33) 優先権主張国 米国 (U S)

(71) 出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区小田中4丁目1番  
1号  
(72) 発明者 吉村 徹三  
アメリカ合衆国, カリフォルニア 94087,  
サニーヴェイル, イー・エル・カミノ・ロ  
ード 965番 936号  
(74) 代理人 100070150  
弁理士 伊東 忠彦 (外1名)

最終頁に続く

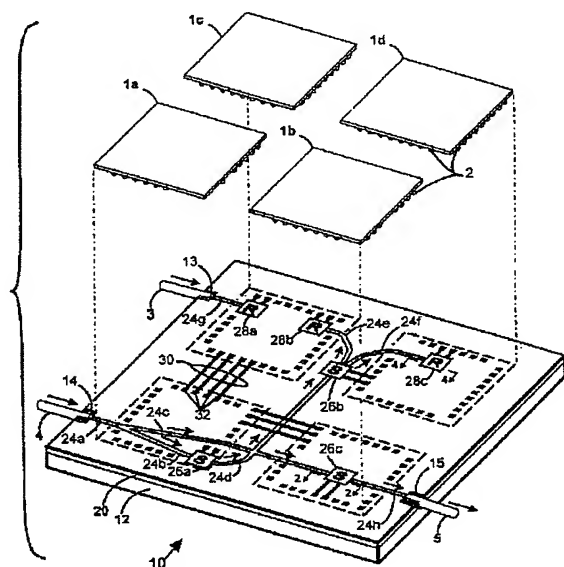
(54) 【発明の名称】 電氣的相互連結及び光學的相互連結を具備した多層光電子基板並びにその製造方法

(57) 【要約】

【課題】 本発明は、ドライバ回路及び増幅器回路を用いることなく、電気相互連結及び光相互連結を実現する光電子基板の提供を目的とする。

【解決手段】 本発明による基板は、ポリマー導波路が中に形成されている第1の層と、ポリマー導波路が中に形成されている第2の層と、第1の層内に形成され、第1の層内の第1の導波路と光学的に結合された第1の縦型光カップラーと、第2の層内に形成され、第2の層内の第2の導波路と光学的に結合された第2の縦型光カップラーとを含み、第1の導波路と第2の導波路の間で光が結合されるように、第1の縦型光カップラーは第2の縦型光カップラーの隣に配置されている。

本発明による光電子マルチチップモジュールの第1実施例の構成図



## 【特許請求の範囲】

【請求項 1】 ポリマー導波路が中に形成されている第 1 の層と、  
 ポリマー導波路が中に形成されている第 2 の層と、  
 上記第 1 の層内に形成され、上記第 1 の層内の第 1 の導波路と光学的に結合された第 1 の縦型光カップラーと、  
 上記第 2 の層内に形成され、上記第 2 の層内の第 2 の導波路と光学的に結合された第 2 の縦型光カップラーとを含み、  
 上記第 1 の導波路と上記第 2 の導波路の間で光が結合されるように、上記第 1 の縦型光カップラーは上記第 2 の縦型光カップラーの隣に配置されていることを特徴とする光学的相互連結及び電気的相互連結を具備した基板。

【請求項 2】 ポリマー導波路が中に形成されている少なくとも 1 層のポリマー層と、  
 複数の光電子デバイスが一体的に形成されている少なくとも 1 層のポリマー層とを有し、  
 上記層が積層構造を形成するように互いに層状化されていることを特徴とする光学的相互連結及び電気的相互連結を具備した基板。

【請求項 3】 複数の電子集積回路デバイスが形成されている少なくとも 1 層のポリマー層と、  
 複数の光電子デバイスが一体的に形成されている少なくとも 1 層のポリマー層とを有し、  
 上記層が積層構造を形成するように互いに層状化されていることを特徴とする光学的相互連結及び電気的相互連結を具備した基板。

【請求項 4】 複数の電子集積回路デバイスが形成されている複数のポリマー層を有し、  
 上記層が積層構造を形成するように互いに層状化されていることを特徴とする光学的相互連結及び電気的相互連結を具備した基板。

【請求項 5】 垂直向きの光スイッチデバイス、及び、  
 上記光スイッチデバイスの出力に設けられたマイクロレンズを具備する第 1 のボードと、  
 垂直向きの受光素子デバイス、及び、上記受光素子デバイスの入力に設けられたマイクロレンズを具備する第 2 のボードとを有し、  
 上記第 1 のボードと上記第 2 のボードは、対応したスイッチデバイスと受光素子デバイスが揃うように対向して配置されていることを特徴とする基板。

【請求項 6】 チップを実装する上面、並びに、光信号を内部及び外部に結合するため少なくとも 1 本の導波路が設けられた下側膜層を具備した第 1 の光電子マルチチップモジュールと、  
 チップを実装する上面、並びに、光信号を内部及び外部に結合するため少なくとも 1 本の導波路が設けられた下側膜層を具備した第 2 の光電子マルチチップモジュールと、  
 上記第 1 の光電子マルチチップモジュール及び上記第 2

の光電子マルチチップモジュールの下面の付近に配置され、上記第 1 及び第 2 の光電子マルチチップモジュールの間で光信号を結合する光導波路層を具備した少なくとも 1 層の受動膜とを有することを特徴とする複数のチップ間で情報を通信する光学的相互連結システム。

【請求項 7】 受動ポリマー導波路を具備した基板、電子光素子がポリマー膜に埋め込まれた基板、電気素子が埋め込まれた基板、及び、受動ポリマー導波路と埋め込まれた電気素子と埋め込まれた電子光素子とを具備した基板よりなる群から別個に選択された少なくとも一つの基板と、

上記少なくとも一つの基板内で光信号を伝搬させる光導波路手段と、

上記少なくとも一つの基板内で光信号を発生させる光信号源手段と、

上記少なくとも一つの基板内で光信号を検出する光検出手段とを有することを特徴とする少なくとも二つの電気回路端子の間で光信号を通信する電子光モジュール。

【請求項 8】 受動ポリマー導波路を具備した基板、電子光素子がポリマー膜に埋め込まれた基板、電気素子が埋め込まれた基板、及び、受動ポリマー導波路と埋め込まれた電気素子と埋め込まれた電子光素子とを具備した基板よりなる群から別個に選択された少なくとも一つの基板と、

上記少なくとも一つの基板内で光信号を伝搬させる光導波路手段と、

上記少なくとも一つの基板内の光パワー又は光信号を切り換える上記少なくとも一つの基板内の光スイッチ手段とを有することを特徴とする少なくとも二つの電気回路端子の間で光信号を通信する電子光モジュール。

【請求項 9】 少なくとも一つの電気的ビアが中に形成された導波路層、集積回路チップ層、及び、光電子層を別々に製作する工程と、

少なくとも一つの電気的接続が二つの異なる層の間で行われ、一方の層の導波路の端が隣接した層の光電子デバイスと揃えられるように、上記層を一体的に層状化する工程とを有することを特徴とする基板の製造方法。

【請求項 10】 上面及び下面を有するベース層と、  
 上面、下面、上記上面と上記下面との間に設けられた少なくとも一つの側面、第 1 の電気的端子、及び、第 2 の電気的端子を有し、上記電気的端子の中の少なくとも一方が上記上面に設けられている光電気デバイスと、  
 上記ベース層の上記上面に形成され、上記光電気デバイスの側面に接して終端する端部を有する光導波路コアとを含むことを特徴とする光学的相互連結及び電気的相互連結を有する基板。

【請求項 11】 第 1 のポリマー層と、  
 上記ポリマー層に埋め込まれた複数の V C S E L 素子と、  
 上記ポリマー層に埋め込まれた複数の受光素子とを含む



基板。

【請求項 12】 第 1 の面、及び、上記第 1 の面と対向した第 2 の面を有し、導波路が中に一体的に形成されているポリマー基板と、

上記基板内に配置され、上記第 1 の面及び上記第 2 の面と上記導波路との間で光信号を結合する複数の光カップラーと、

上記基板内に設けられたバイア接続部を含む電子光基板。

【請求項 13】 (a) クラッド材料の層を形成する工程と、

(b) 光電子デバイスの少なくとも一部分を含むミニチップを上記クラッド材料の層に配置し、接着する工程と、

(c) コア材料が上記ミニチップに接着するように上記クラッド材料の層及び上記ミニチップの上にコア材料の層を形成する工程と、

(d) 上記ミニチップ内で終端する導波路を上記コア材料内に画成する工程と、

(e) 表面の上にクラッド材料の層を形成する工程とを含む、基板の製造方法。

【請求項 14】 (a) クラッド材料の層を形成する工程と、

(b) 上記クラッド材料の層の上にコア材料の層を形成する工程と、

(c) 上記コア材料の層内に光導波路を画成する工程と、

(d) 表面の上にクラッド材料の層を形成する工程と、

(e) 上記表面をより平坦化するため上記クラッド材料を研磨する工程とを含む、基板用の導波路の製造方法。

【請求項 15】 (a) ポリマー下側クラッド層を第 1 の基板に堆積させる工程と、

(b) ポリマーコア層を上記下側クラッド層に堆積させる工程と、

(c) マスク層を上記コア層の表面に堆積させる工程と、

(d) アパーチャを形成するため上記マスク層をパターニングする工程と、

(e) 少なくとも一つの側壁が 45° の傾斜角で傾斜している側壁を有する少なくとも一つのトレンチを上記アパーチャ内に形成する工程と、

(f) 上記マスク層を除去する工程と、

(g) 45° で傾斜した上記側壁の少なくとも一部分と、上記トレンチの底の平坦な部分とを金属化する工程と、

(h) 上記トレンチの底の平坦な部分の金属層の高さまで基板を下方にエッチングすることにより、VCSEL が挿入されるべき領域で基板の一部分を除去する工程と、

(i) VCSEL ビームが上記コア層に結合され、VC

SEL の電氣的接点層が上記トレンチの底の上記金属層の一部分と接触するように、VCSEL の発光窓を上記金属層の下側に向けて VCSEL を配置する工程と、

(j) 金属面が上記 VCSEL への電氣的接点を与えるように上記 VCSEL を上記金属層に接合する工程とを含む、光電子基板の製造方法。

【請求項 16】 (a) 取り外し可能な基板を設置する工程と、

(b) 金属層を上記基板の表面に堆積させる工程と、

(c) 上記金属層を接点パッド及び電極にパターニングする工程と、

(d) 薄膜デバイスの金属接点面を堆積された接点パッドに配置する工程と、

(e) 上記薄膜デバイスを上記金属接点面に接合する工程と、

(f) 合成複合構造体を形成するため、上記薄膜デバイスを 1 層以上のポリマー層で被覆する工程と、

(g) 上記複合構造体を研磨する工程と、

(h) 表面接点を平坦化された上記複合構造体の上に形成する工程と、

(i) 上記取り外し可能な基板を除去する工程とを含む、ポリマー膜に埋め込まれた光電子デバイスの製造方法。

【請求項 17】 (a) 第 1 の基板を設置する工程と、

(b) 粘着性バッファ層を上記第 1 の基板の表面に形成する工程と、

(c) 下面及び上面を有する複数の薄膜デバイスの下面を上記バッファ層に取り付ける工程と、

(d) 上記バッファ層に取り付けられる下面及び上面を有する複合構造体を形成するため、上記薄膜デバイスを 1 層以上のポリマー層で被覆する工程と、

(e) 上記複合構造体を研磨する工程と、

(f) 少なくとも一つの上部電極を少なくとも一つの薄膜デバイスに形成し、少なくとも一つの表面接点を上記研磨された複合構造体の上面に形成する工程と、

(g) 第 2 の基板を上記複合構造体の露出した上面に取り付ける工程と、

(h) 上記第 1 の基板を取り除く工程と、

(i) 少なくとも一つの電極を上記少なくとも一つの薄膜デバイスの下面に形成し、少なくとも一つの表面接点を上記複合構造体の下面に形成する工程とを含む、ポリマー膜に埋め込まれた光電子デバイスの製造方法。

#### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】 本発明は、デジタル及び／又はアナログ電子システムを接続するため使用される光電子（オプトエレクトロニクス）基板、並びに、この電子システムを製造するための方法に関する。特に、本発明は、電気（的）相互連結及び光（学的）相互連結の両方を有するオプトエレクトロニクス基板、並びに、その製

造方法に関する。

【0002】また、本発明は、MCM（マルチチップモジュール）などに適用される。

【0003】

【従来の技術】相互連結基板上に実装された処理システムのクロックレート及びI/Oカウント数の増加と共に、このような処理システムの相互連結ボトルネック、ノイズ、信号減衰、電気接続における同期可能な接続長の問題が生ずる。光相互連結には、低RC遅延、低信号減衰、予測可能な遅延、低電力、低ノイズ、及び、オープン及びショートに対する高い許容性という利点がある。しかし、光相互連結を高速デジタル/アナログシステムで使用するのを阻止する重大な障害がある。従来は、光相互接続内の光信号と、電子チップによって発生、使用される電気信号との間で変換を行うため、巨大なドライバチップ及び増幅器チップが要求される。長い距離に亘って電気信号を光学的に伝搬させるためには、発光デバイスと、発光デバイスを切り換える電気パワーを発生させるドライバチップとが光接続の一方の端で必要とされる。光接続の受信端において、光検出デバイス及び増幅器が光信号を電気形式に変換するため必要とされる。増幅器が必要とされる理由は、光パワーが通常の光学路内の非常に大きい損失に起因して光検出デバイス側で小さくなるからである。

【0004】

【発明が解決しようとする課題】ドライバ及び増幅器の部品は、回路基板上でスペースを必要とするので、マルチチップモジュールのような基板内で多数の光接続を使用する際に障壁となる。實際上、これらの部品のために必要な面積、並びに、発光デバイス及び光検出デバイスのために必要な面積は、電気接続しか含まないモジュール基板よりもモジュール基板のサイズを大きくさせる。これらの余分な部品及びそれらの組立は製造コストも上昇させる。また、通常の光接続は、電子-光（EO）変換及び光電子（OE）変換に起因してより長い遅延を有し、電気モジュールだけで構成されたモジュールに対し有意な速度的な利点は得られない。

【0005】本発明は、上記従来技術の問題点を解決する光接続構造体及び光接続を製造する方法の提供を目的とする。

【0006】

【課題を解決するための手段】上記本発明の目的を達成するため、請求項1に記載された本発明による光学的相互連結及び電氣的相互連結を具備した基板は、ポリマー導波路が中に形成されている第1の層と、ポリマー導波路が中に形成されている第2の層と、上記第1の層内に形成され、上記第1の層内の第1の導波路と光学的に結合された第1の縦型光カップラーと、上記第2の層内に形成され、上記第2の層内の第2の導波路と光学的に結合された第2の縦型光カップラーとを含み、上記第1の

導波路と上記第2の導波路の間で光が結合されるように、上記第1の縦型光カップラーは上記第2の縦型光カップラーの隣に配置されている。

【0007】請求項2に記載された本発明による光学的相互連結及び電氣的相互連結を具備した基板は、ポリマー導波路が中に形成されている少なくとも1層のポリマー層と、複数の光電子デバイスが一体的に形成されている少なくとも1層のポリマー層とを有し、上記層が積層構造を形成するように互いに層状化されている。請求項3に記載された本発明による光学的相互連結及び電氣的相互連結を具備した基板は、複数の電子集積回路デバイスが形成されている少なくとも1層のポリマー層と、複数の光電子デバイスが一体的に形成されている少なくとも1層のポリマー層とを有し、上記層が積層構造を形成するように互いに層状化されている。

【0008】請求項4に記載された本発明による光学的相互連結及び電氣的相互連結を具備した基板は、複数の電子集積回路デバイスが形成されている複数のポリマー層を有し、上記層が積層構造を形成するように互いに層状化されている。請求項5に記載された本発明による基板は、垂直向きの光スイッチデバイスと、上記光スイッチデバイスの出力に設けられたマイクロレンズとを具備する第1のボードと、垂直向きの受光素子デバイスと、上記受光素子デバイスの入力に設けられたマイクロレンズとを具備する第2のボードとを有し、上記第1のボードと上記第2のボードは、対応したスイッチデバイスと受光素子デバイスが揃うように対向して配置されている。

【0009】請求項6に記載された本発明による複数のチップ間で情報を通信する光学的相互連結システムは、チップを実装する上面、並びに、光信号を内部及び外部に結合するため少なくとも1本の導波路が設けられた下側膜層を具備した第1の光電子マルチチップモジュールと、チップを実装する上面、並びに、光信号を内部及び外部に結合するため少なくとも1本の導波路が設けられた下側膜層を具備した第2の光電子マルチチップモジュールと、上記第1の光電子マルチチップモジュール及び上記第2の光電子マルチチップモジュールの下面の付近に配置され、上記第1及び第2の光電子マルチチップモジュールの間で光信号を結合する光導波路層を具備した少なくとも1層の受動膜とを有する。

【0010】請求項7に記載された本発明による少なくとも二つの電気回路端子の間で光信号を通信する電子光モジュールは、受動ポリマー導波路を具備した基板、電子光素子がポリマー膜に埋め込まれた基板、電気素子が埋め込まれた基板、及び、受動ポリマー導波路と埋め込まれた電気素子と埋め込まれた電子光素子とを具備した基板よりなる群から別個に選択された少なくとも一つの基板と、上記少なくとも一つの基板内で光信号を伝搬させる光導波路手段と、上記少なくとも一つの基板内で光

信号を発生させる光信号源手段と、上記少なくとも一つの基板内で光信号を検出する光検出手段とを有する。

【0011】請求項8に記載された本発明による少なくとも二つの電気回路端子の間で光信号を通信する電子光モジュールは、受動ポリマー導波路を具備した基板、電子光素子がポリマー膜に埋め込まれた基板、電気素子が埋め込まれた基板、及び、受動ポリマー導波路と埋め込まれた電気素子と埋め込まれた電子光素子とを具備した基板よりなる群から別個に選択された少なくとも一つの基板と、上記少なくとも一つの基板内で光信号を伝搬させる光導波路手段と、上記少なくとも一つの基板内の光パワー又は光信号を切り換える上記少なくとも一つの基板内の光スイッチ手段とを有する。

【0012】請求項9に記載された本発明による基板の製造方法は、少なくとも一つの電氣的ビアが中に形成された導波路層、集積回路チップ層、及び、光電子層を別々に製作する工程と、少なくとも一つの電氣的接続が二つの異なる層の間で行われ、一方の層の導波路の端が隣接した層の光電子デバイスと揃えられるように、上記層を一体的に層状化する工程とを有する。

【0013】請求項10に記載された本発明による光学的相互連結及び電氣的相互連結を有する基板は、上面及び下面を有するベース層と、上面、下面、上記上面と上記下面との間に設けられた少なくとも一つの側面、第1の電氣的端子、及び、第2の電氣的端子を有し、上記電氣的端子の中の少なくとも一方が上記上面に設けられている光電気デバイスと、上記ベース層の上記上面に形成され、上記光電気デバイスの側面に接して終端する端部を有する光導波路コアとを含む。

【0014】請求項11に記載された本発明による基板は、第1のポリマー層と、上記ポリマー層に埋め込まれた複数のVCSSEL素子と、上記ポリマー層に埋め込まれた複数の受光素子とを含む。請求項12に記載された本発明による電子光基板は、第1の面、及び、上記第1の面と対向した第2の面を有し、導波路が中に一体的に形成されているポリマー基板と、上記基板内に配置され、上記第1の面及び上記第2の面と上記導波路との間で光信号を結合する複数の光カップラーと、上記基板内に設けられたバイア接続部とを含む。

【0015】請求項13に記載された本発明による基板の製造方法は、(a)クラッド材料の層を形成する工程と、(b)光電子デバイスの少なくとも一部分を含むミニチップを上記クラッド材料の層に配置し、接着する工程と、(c)コア材料が上記ミニチップに接着するように上記クラッド材料の層及び上記ミニチップの上にコア材料の層を形成する工程と、(d)上記ミニチップ内で終端する導波路を上記コア材料内に画成する工程と、(e)表面の上にクラッド材料の層を形成する工程とを含む。

【0016】請求項14に記載された本発明による基板

用の導波路の製造方法は、(a)クラッド材料の層を形成する工程と、(b)上記クラッド材料の層の上にコア材料の層を形成する工程と、(c)上記コア材料の層内に光導波路を画成する工程と、(d)表面の上にクラッド材料の層を形成する工程と、(e)上記表面をより平坦化するため上記クラッド材料を研磨する工程とを含む。

【0017】請求項15に記載された本発明による光電子基板の製造方法は、(a)ポリマー下側クラッド層を第1の基板に堆積させる工程と、(b)ポリマーコア層を上記下側クラッド層に堆積させる工程と、(c)マスク層を上記コア層の表面に堆積させる工程と、(d)アパーチャを形成するため上記マスク層をパターンニングする工程と、(e)少なくとも一つの側壁が45°の傾斜角で傾斜している側壁を有する少なくとも一つのトレンチを上記アパーチャ内に形成する工程と、(f)上記マスク層を除去する工程と、(g)45°で傾斜した上記側壁の少なくとも一部分と、上記トレンチの底の平坦な部分とを金属化する工程と、(h)上記トレンチの底の平坦な部分の金属層の高さまで基板を下方にエッチングすることにより、VCSSELが挿入されるべき領域で基板の一部分を除去する工程と、(i)VCSSELビームが上記コア層に結合され、VCSSELの電氣的接点層が上記トレンチの底の上記金属層の一部分と接触するように、VCSSELの発光窓を上記金属層の下側に向けてVCSSELを配置する工程と、(j)金属面が上記VCSSELへの電氣的接点を与えるように上記VCSSELを上記金属層に接合する工程とを含む。

【0018】請求項16に記載された本発明によるポリマー膜に埋め込まれた光電子デバイスの製造方法は、

(a)取り外し可能な基板を設置する工程と、(b)金属層を上記基板の表面に堆積させる工程と、(c)上記金属層を接点パッド及び電極にパターンニングする工程と、(d)薄膜デバイスの金属接点面を堆積された接点パッドに配置する工程と、(e)上記薄膜デバイスを上記金属接点面に接合する工程と、(f)合成複合構造体を形成するため、上記薄膜デバイスを1層以上のポリマー層で被覆する工程と、(g)上記複合構造体を研磨する工程と、(h)表面接点を平坦化された上記複合構造体の上に形成する工程と、(i)上記取り外し可能な基板を除去する工程とを含む。

【0019】請求項17に記載された本発明によるポリマー膜に埋め込まれた光電子デバイスの製造方法は、

(a)第1の基板を設置する工程と、(b)粘性性バッファ層を上記第1の基板の表面に形成する工程と、(c)下面及び上面を有する複数の薄膜デバイスの下面を上記バッファ層に取り付けける工程と、(d)上記バッファ層に取り付けられる下面及び上面を有する複合構造体を形成するため、上記薄膜デバイスを1層以上のポリマー層で被覆する工程と、(e)上記複合構造体を研磨

する工程と、(f)少なくとも一つの上部電極を少なくとも一つの薄膜デバイスに形成し、少なくとも一つの表面接点を上記研磨された複合構造体の上面に形成する工程と、(g)第2の基板を上記複合構造体の露出した上面に取り付ける工程と、(h)上記第1の基板を取り除く工程と、(i)少なくとも一つの電極を上記少なくとも一つの薄膜デバイスの下面に形成し、少なくとも一つの表面接点を上記複合構造体の下面に形成する工程とを含む。

【0020】上記の本発明の一面によれば、嵩の大きいドライバ及び増幅器の必要性が無くなるので、面積の要求条件が著しく軽減される。発光源の代わりに、外部光源及び光スイッチデバイス（例えば、変調器）が使用される。光スイッチデバイスはICチップの出力にตอบสนองし、動作のドライバチップを必要としない。発光源を用いる場合と比較して、光変調器を使用する実現例における光信号のパワーは、外部光源のサイズ及びパワーを増加することによって著しく増大される。外部光源は、変調する必要が無いので、このような形で容易に増加させることが可能である。例えば、外部光源は、簡単な連続波(CW)又は光パワーのパルス列源として実現され得る。さらに、光接続の損失は削減される。したがって、受光素子でのパワーは増大され、増幅器を省略できるようになる。ポリマー導波路を光スイッチ及び受光素子と一体的に形成することにより光接続の損失は低減され、光カップリング効率が上昇する。また、本発明の作製方法によれば、短い光接続を作製することが可能である。受光素子に対する光パワーは、外部光パワーを使用することによって増大される。さらに、本発明の光導波路集積化方法は、VCSEL及びLD（レーザダイオード）放出デバイスへの非常に効率の良い光接続を行うことが可能であり、これにより、これらのデバイスは外部源に加えて光パワーの発生源として使用され得る。

【0021】本発明の別の面は、デバイス及び／又は材料の光電子層への集積化を実現し、チップ実装のための面積を増加し、光電子デバイスと光導波路との間で光アライメントの難しさを取り除く。光電子デバイスは、本発明によるウェーハ処理技術を用いて導波路層に埋め込まれ得る。本発明による方法は、光電子デバイス（例えば、変調器、VCSEL、受光素子、光スイッチ、レーザダイオード(LD)、ドライバチップ、増幅器チップなど）を、1 $\mu$ m乃至250 $\mu$ mのオーダーの超薄膜ポリマー層内で光導波路と集積化することを可能にさせる。

【0022】本発明の他の面は、ラミネーション（層状化）若しくはビルドアップ（積層化）のような製造プロセスによって、上記光電子層を順番に積み重ねて一つに接合することにより、光電子基板を提供する。光電子層は、受光素子、光スイッチ、発光部品、ドライバチップ、増幅器チップなどのための余分な場所を必要とする

ことなく、通常の電気基板の表面の上の重ね合わせることも可能である。實際上、多数の光電子層は、必要とされるすべての受光素子、光スイッチ、発光デバイス、ドライバチップ、増幅器チップなどを提供するため積層することができる。本発明は、これらの光電子層を形成する数通りの作製方法と、数種類の基板構造体とを提供する。

【0023】本発明の更に別の面は、積層された構造体の機能を単層の光電子膜よりも改良することができる2層以上の光電子膜を積層する方法である。各光電子層は、Z接続法による電気層を含む単層構造体、或いは、多層構造体により構成される。各光電子膜上の光電子層及び電気層は、別個に最適化される。積層光電子膜の好ましい実施例には、フレキシブル相互連結部、光電子介挿部、膜光電子・マルチチップモジュール、両面パッケージング、裏面接続、及び、膜光リンクモジュール(FOLM)が含まれる。また、積層膜は、単層膜よりも多様な製造プロセスを使用することが可能なる。特に、積層膜は、処理された層を裏返しに反転することによって両面処理を可能にさせる。

【0024】上記の特徴は、基板の必要面積を増加させることなく、大規模光相互連結を電気基板に追加することができる有利な効果がある。これらの特徴は、また、光相互連結の光カップリング効率を改良することができる。これらの特徴は、光並列リンクモジュールに適用することができる。本発明において、マルチチップモジュールの例が原則として示されている。しかし、本発明の同じ特徴及び局面は、電気バックプレーン、印刷回路基板(PCB)、チップサイズパッケージ(CSP)、及び、その他の基板に適用可能である。

#### 【0025】

【発明の実施の形態】図1には、本発明による光電子相互連結基板10の第1実施例の拡大斜視図が示されている。相互連結基板10は、光リンク及び電気経路の両方を用いて、1個若しくは複数のICチップ1a-1dからの信号のチップ間接続及びチップ内接続の両方を含む相互連結を行う光電子マルチチップモジュール(OE-MCM)基板の形式をなす。基板10は、ベース基板12と活性層20とを含む。活性層は、光導波路24a-24hと、光電子スイッチングデバイス26a-26cと、受光デバイス28a-28cと、電気経路30と、ICチップ1用の電気接続パッド32とを含む。ICチップは、活性層20にフリップチップ式に組み付けられ、複数の任意のタイプの通常のコネクタ2によって活性層20の接続パッド32に電気接続される。一例として、図1に示されるように、コネクタ2ははんだバンプにより構成される。光導波路24及び光電子デバイス26及び28は、活性層20に組み込まれ、好ましくは、活性層20に埋め込まれるので、活性層20の上面は実質的に平坦である（例えば、小さい孔、溝、バンプなど

を除いて1平方cmの面積に対し±10 $\mu$ mの範囲内で表面均一性がある)。

【0026】チップの間の信号は、電気経路30によって電氣的に伝搬され、或いは、導波路24によって光学的に伝搬される。信号が導波路24を光によって(光学的に)伝搬されるとき、光電子デバイス26及び28は、信号の光表現と電気表現との間で変換を実行する。光が信号を伝搬させるため使用される一例として、光パワー源は、光ファイバ4によって光電子マルチチップモジュール10に導かれ、光導波路24aに接続される。光パワー源は、チップ1によって形成された回路又はシステムの動作中に連続的な光エネルギー源を供給し、或いは、光パルスのパルス列を供給する。ファイバ4と導波路24との間のカップリングは、光ファイバ通信技術では周知の構造を有する標準的なV溝コネクタ14によって達成される。また、導波路モードが伝搬する層のコア領域内に45°の鏡、格子などを組み込み、コアが鏡若しくは格子と整列されるように各ファイバを位置決めすることによって層の表面で、2次元ファイバアレイ及びファイバイメージアレイを含む光ファイバを導波路に接続することが可能である。光源は、導波路24に沿って伝搬し、(例えば、光が別の段で分割される場合、若しくは、各分路の光が別の段でもう一度分割される場合に50%対50%の比率、又は、一方の分路内の光が別の段で更に分割される場合に33%対67%の比率のような予め選択された比率で通常のY字形分路により二つの導波路4b及び24cの間で分割される。導波路24b内の光は、光電子スイッチ26aに配送され、光電子スイッチ26は、スイッチに供給される電気信号に依存して導波路24d上に選択的に配送される。電気信号は2個の接続パッド32を介してスイッチ22aに供給され、次に、はんだパンブコネクタ2を介してチップ1a上の回路に接続される。このようにして、チップ1a上の回路からの電気出力信号は、スイッチ26aによって導波路上24dで光表現に変換される。

【0027】導波路24dは、スイッチ26aから、同様の接続パッド32及びコネクタ2を介してチップ1dの回路に接続された電気入力とを有する第2の電子光スイッチ26bに経路が設けられる。スイッチ26bは、導波路24dに接続された1個の光入力と、チップ1d上の回路と接続された1個の電気入力とを有する。スイッチ26bは、導波路24e及び24fにそれぞれ接続された2個の光出力を有する。スイッチ26bへの電気入力に依存して、スイッチ26bは、その光入力側の光を何れかの光出力に配送する。スイッチ26bの構成の一例は、図2及び3を参照して説明される。導波路24e及び24f上の光信号は、それぞれ、2個の受光デバイス28b及び28cに供給される。受光デバイス28b及び28cは、それぞれの光信号を対応した電気表現に変換し、対応した接続パッド32及びコネクタ2を介し

て、その電気表現をICチップ1c及び1d上の入力回路にそれぞれ供給する。スイッチ26bは、この状況では常に使用され、若しくは、必要であるとは限らない。このような場合に、基板は経路切換用スイッチを含まず、導波路24dの出力は受信器28b若しくは28c、又は、両方の受信器に直結される。

【0028】類似した態様で、導波路24c上の光パワー源は、ICチップ1bからの電気出力信号によって制御される光電子スイッチ26cに配送される。変調された光出力は、スイッチ26cの光出力から光ファイバ5で終端する導波路24h上に配送され、光電子マルチチップモジュール基板10から送出される。通常のV溝コネクタ15は、ファイバ5を導波路24hに接続するため使用される。上述の通り、導波路モードが伝搬する層のコア領域内に45°の鏡、格子などを組み込み、コアが鏡若しくは格子と整列されるように各ファイバを位置決めすることによって、光ファイバを層の表面で導波路に接続することも可能である。スイッチ26cへの入力を供給する導波路24cを再度参照すると、導波路24cは導波路24dと略直角に交差することがわかる。この交差は、通常の光導波路の交差であり、その結果として、導波路24cから導波路24dに交差する光の量、及び、逆に導波路24dから導波路24cに交差する光の量は最小限に抑えられる。

【0029】受光デバイスは、光電子マルチチップモジュール10の外部から光信号を受信するため使用される。その一例として示された受光素子28aは、光ファイバ3から導波路24gを介して光信号を受信する。通常のV溝コネクタ13はファイバ3を導波路24gに接続するため使用される。上記の通り、45°の鏡、格子などを使用してもよい。受光デバイス28aの電気出力は、接続パッド32及びコネクタ2を介してICチップ1c上の入力回路に供給される。

【0030】図示されていないが、光導波路はチップのある端子から同じチップの別の端子に経路を設定し、これにより、チップ内光相互連結を設けることができる。図1に示された導波路24、デバイス26及び28、電気経路30、相互接続パッド32、ファイバ3-5、及び、チップ1の数は、視覚的な分かり易さのため小さい値に維持される。チップ及びファイバは除外される可能性があるが、典型的な光電子マルチチップモジュール基板10は、図示された部品の数よりも多数の部品を収容する。また、部品のサイズは視覚的な分かり易さのため誇張されている。典型的な導波路24の幅は1 $\mu$ m乃至50 $\mu$ mのオーダーであり、典型的なICチップの一辺の長さは1cm乃至4cmである。典型的なデバイス26及び28の幅は、1 $\mu$ m乃至50 $\mu$ mのオーダーであり、この幅は横方向の表面の二辺の大きさの中の短い方の長さである。典型的なデバイス26及び28の長さは、1 $\mu$ m乃至5000 $\mu$ mのオーダーであり、この長

さは横方向表面の二辺の大きさの中の長い方である。典型的なデバイス26及び28の厚さ、すなわち、縦方向の大きさは、 $1\mu\text{m}$ 乃至 $20\mu\text{m}$ に収まる。典型的に、自由空間光接続アプリケーションではサイズの大きい方のデバイスが使用される。図1では、各デバイスは対応したICチップから2本の電気接続が設けられているが、活性層20は、内部に接地面（又は電源面）を含み、デバイス26若しくは28は一方の電気端子がこの面に接続され、もう一方の電気端子は対応したICの出力若しくは入力に接続される。ファイバ3-5の代わりに、アレイファイバ、膜導波路、或いは、イメージングガイドが使用され得る。

【0031】図2には、光電子スイッチ26cの付近の活性層20の部分断面図が示され、図3には、導波路24c及び24hと共に光電子スイッチ26cの上面図が示されている。図2を参照するに、活性層20は、約 $5\mu\text{m}$ の厚さのコア材料のパターン化された層24により構成され、そこから個別の導波路24a-24gが形成される。導波路層は、（ベース基板12がクラッド層として適当ではない場合に選択的に使用される）付加的なクラッド層21の上に形成され、第2のクラッド層23によって被覆される。クラッド層は、導波路24の側面及び上面の上に延在する。従来技術において知られているように、光導波路は、2種類の屈折率（ $n_1$ 及び $n_2$ ）を有するコア材料及びクラッド材料と称される2タイプの材料から作られる。コア材料はクラッド材料よりも高い屈折率を有する。クラッド層21及び23は、コア層24の屈折率よりも低い屈折率の範囲内で異なる屈折率を有する。クラッド層は、例えば、日立ケミカル社製のフッ素化ポリイミドOP1-N1005から製作することができ、コア層は、例えば、日立ケミカル社製のフッ素化ポリイミドOP1-N3405から製作することができる。紫外線硬化可能なエポキシ導波路材料も低温処理に使用できる。ベース層が適切なクラッド層として機能し得る場合、クラッド層21は省くことができる。

【0032】スイッチ26cは活性層20に埋め込まれ、その下面はベース基板12の上面と対向する。多数の異種類の光電子スイッチデバイスを使用することができる。かかる光電子スイッチデバイスの中には、例えば、内部全反射スイッチ、マッハツェンダーモジュラー、デジタルスイッチ、格子型スイッチ、電子吸収（EA）光変調器、半導体光ゲートスイッチなどが含まれる。図2に例示されたスイッチデバイスは内部全反射スイッチであり、電界が印加されたときに屈折率が変化する電子光（EO）材料626の本体部により構成される。図3を参照するに、電子光材料626の本体部は、導波路24cと第2の出力導波路24iとの間の通過セクションと、出力導波路24hへの通過セクションの起点となる分路セクションとを有するY字形本体部に形成

される。材料626は、入力導波路24cと出力導波路24h及び24iとの間の経路に設けられ、クラッド層21とクラッド層23の間に収容される。デバイスの電気端子としても機能する2個の対向電極27によって電界が印加される。図2の断面図には図示されない短い電気経路は、電極27を夫々の接続パッド32に接続する。接続パッド32は、図2に図示されていないが、平面の裏側での位置が破線で示されている。電極27間に電位差が無い場合、光は導波路24cから導波路24iまで通過セクションに沿って進行する。電極27間に電位差が加えられたとき、電子光材料626の一部は、屈折率に変化し、このため、光の伝搬方向は、光の主要部分が出力導波路24hの中に入るように変化する。より詳細には、光は、電極27の間にある電子光材料626のセクションで屈折率の低いセクションに達するので、分路セクションへ反射される。電子光材料626は、本願出願人によって譲受され、参考のため引用される米国特許第5,444,811号に記載されているような電子光ポリマーを含む有機材料によって構成される。電子光材料626は、例えば、 $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{Al}_y\text{Ga}_{1-y}\text{As}$ のようなIII-V属の化合物から作られる多数の量子井戸デバイス及び量子ドットにより構成される。逆向き電圧バイアスを加えたとき、これらのデバイスは、印加されたバイアスの関数として屈折率を変化させることができる。

【0033】一般的に、活性層20は、積層技術を用いて形成される。以下の説明で、積層技術とは、導波管及び/又は電子光デバイスが埋め込まれた膜を形成するための、膜層堆積工程、電子光デバイスの埋設工程、並びに、ビア及びコンタクト層の形成の任意の組合せを意味する。一例として、クラッド層21は、最初にベース基板12上に形成され、次に光コア層24の形成及びパターンニングが行われ、次にクラッド層23が形成され、続いて、電気経路30及び相互連結パッド32が形成される。光電子デバイス26及び28は、個別に形成され、クラッド層21の形成中若しくは形成後、かつ、クラッド層24の形成後に活性層20に組み込まれる。場合によっては、光電子デバイスは、層21-24の形成中に同時に形成することができる。例えば、図2のスイッチ26cの下部電極は、クラッド層21の形成前に形成される。クラッド層21の形成後に、矩形状の電子光材料がスイッチ26cが配置されるべき場所に形成される。次に、表面が層24のためのコア材料によって被覆され、硬化される。この表面は、電子光材料626の上部を露出させるため平坦化される。コア層及び矩形状の電子光材料626は、共に、導波路24c及び24h、並びに、電子光材料626の最終的なY字形分路形状のパターンを形成するため、例えば、従来のフォトリソ層若しくはマスク層のパターンニングと、エッチングとを用いてパターンニングされる。クラッド層23と、上部



電極27及びパッド32の金属層は次に形成される。

【0034】図4の(a)は、受光素子デバイス28cの付近の活性層20の部分断面図であり、同図の(b)は、導波路24fと共に受光素子デバイス28cを示す上面図である。スイッチ26cと同様に、受光素子デバイス28cは活性層20に埋め込まれ、その下面はベース基板12の上面と対向する。多数の異なる種類の重厚素子デバイスを使用することができる。図4の(a)及び(b)に示された例示的な受光素子デバイスは、半導体材料の本体部628若しくはミニチップと、本体部の表面に形成された2個の電極27とにより構成される。視覚的な見やすさのため、2個の単純な直線状電極が図示されている。本発明の実施例で使用される典型的なMSM受光素子デバイスは、正孔-電子収集効率を高めるため、組み合わせられた電極を有する。本例の受光素子デバイス28cは、別個に構成され、クラッド層21の上部に配置され、導波路24a-24iを形成する前にクラッド層21に接着される。本体部628の材料は電極27間に電圧を発生させ、及び/又は、電極27間に電流を発生させ、及び/又は、電極27間の導電性に変化を生じさせる。例えば、本体部628は、材料内に形成されたpn接合と、一方の電極27に電気接続されたp型ドーフト領域と、他方の電極27に電気接続されたn型ドーフト領域とを含む半導体材料により構成される。pn接合は光が照射されたとき電流を発生し、この電流は従来の受光素子技術で公知の通常の検出回路によって検出される。或いは、別の例では、本体部228は、材料内に形成されたpin接合及びnip接合を有し、夫々の電極27に電気接続されたドーフト領域を具備した半導体材料により構成される。真性(i)半導体領域に光が照射されるとき、電子及び正孔の密度は増加し、領域の伝導性は増大する。これにより、従来の受光素子技術において公知である通常の検出回路によって検出可能な電極27間の導電性に変化する。また、2個のオーム性接点を備えた真性半導体の簡単な本体部を使用してもよい。バイポーラフォトトランジスタ及び電界効果フォトトランジスタのようなより複雑な受光素子デバイスを使用してもよい。これらのデバイスの構造は従来技術において公知であり、本発明の実施例に関して、光子捕獲領域を半導体材料のミニチップの一方若しくはそれ以上の側面に配置するため適合され得る。図4の

(a)において、受光素子層の厚さは、導波路のコア層の厚さと殆ど同じになるように表示されている。しかし、より一般的には、受光素子の効率的な光吸収を実現するため、受光素子の厚さをコア層の厚さよりも大きくする方が好ましい。

【0035】上記の通り、本例による受光素子デバイス28cは、別個に製作され、クラッド層21の上部に設けられ、導波路24a-24iが形成される前にクラッド層の上部に接着される。クラッド層21が、最初に液

体形式で塗布され、次に硬化されるポリマー材料によって構成される場合、受光素子デバイス28cは、層21が液状若しくは粘着性状態にあるときに層21に設定し、硬化プロセス中に層21にしっかりと接着させてもよい。クラッド層21が積層により構成される場合、或いは、硬化、若しくは、非粘着性層である場合、ポリマー粘着性の本体部が配置前に受光素子デバイス28cの裏面に貼付され、次いで、デバイス28cを層21に接着させるため硬化される。正しい位置に設置された後、導波路24a-24i及び上部クラッド層23は、順番に形成され、パイアは受光素子デバイス28cの電極27まで形成される。上部メタライゼーション層は、図4の(b)に実線で示されているように経路30及びパッド32を得るため形成される。

【0036】図4の(a)のデバイスは、組み合わせられた電極として示されているように指状の電極である。指状の電極の一方は、デバイスのチップの下面に形成される。本例の場合、下部電極への接点は、電極の一部を、ベース基板の表面(或いは、硬化層21の上)に形成された電気経路に拡散ボンディングすることにより作製される。高温アンダーフィル材料は、好ましくは、拡散ボンディングされる部品の下側のエアポケットを充填するため塗布される。エアポケットを充填するためコア材料を使用してもよい。

【0037】本発明で使用される受光素子は、組み合わせられたタイプの素子には限定されない。例えば、サンドイッチ形の電極構造を使用してもよい。また、受光素子の下面、すなわち、光が入射する表面は光を受容する窓を備えた電極を含み、受光素子の上面は第2の電極を含む。図5の(a)及び(b)は、本発明による受光素子の別の好ましい実施例28c'を示し、図6の(a)及び(b)は、本発明による受光素子の別の好ましい実施例28c''を示す図である。これらの実施例は縦型受光素子に対する実施例であるが、この配置及び考察は横型受光素子にも同様に適用される。周知の通り、受光素子から電圧信号を出力するため負荷抵抗が必要である。図5の(a)及び(b)に示されるように、負荷抵抗29は電子光・受光素子628に一体化される。或いは、前置増幅器を、例えば、抵抗29の場所で電子光・受光素子628に組み込んでもよい。この場合、上側パッド32は、受光素子の裏側電極ではなく、増幅器出力に接続され得る。受光素子の裏側電極は増幅器入力に接続してもよい。図6の(a)及び(b)には、例えば、300nmの厚さと、3ミクロンの幅と、500ミクロンの全長とを備えた曲がりくねったN i C r膜を含む別の負荷抵抗29'が示されている。受光素子は、増幅器インピーダンス整合用抵抗又は負荷抵抗のような適当な電気回路が適当なデバイス動作のために必要とされる場合の一例であるが、より一般的には、適当な抵抗、コンデンサ、ドライバ、或いは、その他の回路が他の電気、若し

くは、レーザダイオードのような光電子デバイスを電源（又は、グランド、若しくは、他の電気及び／又は光電子デバイス）に接続するため必要とされる。図示された本発明の実施例の場合には、デバイス1個当たり2個の電極だけが示されている。しかし、一般的には、各デバイスは、非埋め込み型デバイスと類似した方法で複数の電源及び／又は信号電極を有する。

【0038】図7は、本発明による光電子相互連結基板10'の第2実施例の拡大斜視図である。相互連結基板10'は図1に示された基板10と類似し、1個乃至複数のICチップ1a-1dからの信号を光リンク及び電気経路の両方を用いて相互連結する光電子マルチチップモジュール(OE-MCM)基板の形をなす。図1の基板10と図7の基板10'において共通した素子には共通の参照番号が付けられている。一つの相違点として、基板10'は、基板10の光電子スイッチデバイス26a及び26bの代わりに発光デバイス36a及び36bを使用する。発光デバイス36は、基板10の光ファイバ4によって供給されるような外部光源を必要としないので、基板10'に光ファイバ4は必要とされない。発光デバイス36には、発光ダイオード(LED)、レーザダイオード(LD)、縦型共振表面放出レーザ(VCSSEL)、量子井戸若しくは量子ドットデバイス(順方向バイアス条件下)、又は、他の発光素子が含まれる。

【0039】図8は本発明による発光デバイス36bの第1実施例の部分断面図であり、図9は導波路24hと関連した発光デバイス36bの上面図である。スイッチ26cと同様に、発光デバイス28cは活性層20に埋め込まれ、その下面はベース基板12の表面と対向する。発光デバイス36bは、半導体のような発光材料の本体部636若しくはミニチップと、本体部636の上面及び下面に形成された2個の電極27とを含む。発光デバイス36bは、1個以上の側面から発光し、半導体材料内に形成された発光ダイオード若しくはレーザダイオードにより構成される。本例の発光デバイス36bは、別個に構成され、クラッド層21の上若しくは内部に設けられた電極の上に配置され、はんだ又は金属拡散プロセスを含む上記の粘着工程などによって導波路24a-24iを形成する前にクラッド層に接着される。これらの受光デバイスの作製法は従来技術において周知あり、本発明に関して、光子放出領域を半導体材料のミニチップの一方側に配置するため適合され得る。

【0040】作製中に、受光デバイス36bのクラッド層21への配置と、導波路24hのパターニングは、ベース基板12上のアライメントマークを用いて行われる。製作中に、装置36b又は光導波路24hのパターンは、アライメントマークに関して多少調整不良になるので、受光デバイス36bの光出力と導波路24hの光入力との間に調整不良が生ずる。このような調整不良を考慮するため、導波路24hの光入力は、図9に示され

るようにフレア型、すなわち、外向きにテーパが付けられる。調整不良がある場合、このテーパによって受光デバイス36bからの光が光導波路24hに入射されることが保証される。

【0041】この調整不良の可能性は、経路30から電極27にバイア接点を作製する場合にも問題になる。これは、バイア寸法に付加的な許容範囲を指定することによって(例えば、利用されるリソグラフィ及びエッチング工程によって制約される最小寸法よりも大きい寸法を使用することによって)解決される。或いは、バイア領域内で経路30及び電極27の形を延長し、延長された形状を90°の角度で交差させるように配置してもよい。

【0042】図10には本発明による発光デバイス36b'の第2実施例の部分断面図が示され、図11には導波路24hと共に発光デバイス36b'の上面図が示されている。発光デバイス36b'は、半導体ミニチップ(又はダイ)636に形成された縦型共振表面放出レーザ(VCSSEL)638を含む。上記の発光デバイスの第1実施例で、光がミニチップの側面から発生されていたのとは異なり、VCSSEL素子638は、ミニチップ636の上面に対し垂直向きの光を発生させる。基板636はコア層24の下側にあり、鏡639は、素子638の垂直光ビームを導波路24hに反射するため、すなわち、水平方向に沿って反射させるため、VCSSEL素子638の正面に配置される。鏡639の表面は、好ましくは、素子の光ビームに対し45°の角度をなす。光導波路24hの一端は、VCSSEL素子638の上にあり、基板表面の法線ベクトルに関して(好ましくは45°の角度で)傾斜角が設けられる。法線ベクトルは、ベース基板12の上面に垂直なベクトルである。傾斜は、基板表面の法線ベクトルに関して45°の角度で傾けられたレーザを用いるレーザ研磨によって実現される。反応性イオンエッチング(RIE)を使用しても構わない。感光材料が使用される場合には、傾斜したリソグラフ露光を使用してもよい。鏡639は、例えば、反射金属又は反射材料をこの領域の上に堆積させることによって、傾斜した表面上に構築される。反射金属の例には、銀(Ag)、アルミニウム(Al)、金(Au)、銅(Cu)、クロム(Cr)、タングステン(W)、チタン(Ti)などが含まれ、反射材料の例には、二酸化チタン(TiO<sub>2</sub>)、二酸化珪素(SiO<sub>2</sub>)、アルミナ(酸化アルミニウムAl<sub>2</sub>O<sub>3</sub>)、酸化亜鉛(ZnO)、酸化クロム(Cr<sub>2</sub>O<sub>3</sub>)のような材料により構成された多層誘電体被覆物が含まれる。鏡639の角度は、コア層とクラッド層の屈折率の差に依存して45°から僅かな量だけ変化する。屈折率差が $\Delta n = 0.02$ である場合に、 $\pm 3^\circ$ の最大角度ばらつきが許容される。屈折率差 $\Delta n$ が与えられた場合、当業者は最大角度ばらつきを容易に計算することができる。本例で使用さ



れるように、角度 $45^\circ$ 若しくは約 $45^\circ$ の角度は、対応した $\Delta n$ の値に対する角度許容範囲内のすべての角度を包含することを意図し、 $\Delta n$ の値が0.02のときには、上記の $\pm 3^\circ$ の角度許容範囲を有する $42^\circ$ から $48^\circ$ までの角度が包含される。鏡639の代わりに、光格子を使用してもよい。光格子は、交互に替わる屈折率 $n_1$ と $n_2$ を有する材料層の系列によって構成され、基板法線ベクトルに対し $45^\circ$ の角度で形成される。このような光格子は、導波路24hの端に一組の離間した切り欠き部を形成し、この切り欠き部を異なる屈折率を有する光材料で充填することにより作製される。 $45^\circ$ の角度の切り欠き部の組は、感光性光材料を使用し、接近して配置された高強度光と低強度光の交互の領域を有する干渉パターンを発生させる光デバイスの中に露光照射を通過させることにより最も容易に獲得される。干渉パターンは、基板の法線ベクトルに対し約 $45^\circ$ の角度で傾斜され、格子が形成されるべき領域上に集められる。鏡を用いる場合と同様に、小さい角度のばらつきは許容され、この許容範囲は光学技術の当業者によって屈折率から計算され得る。格子については、図23乃至26に示されたデバイスを参照して詳細に後述される異方性エッチング法によって形成される。

【0043】図10に示されるように、発光デバイス36b'は、クラッド層21の下にある材料層25bに埋め込まれる。発光デバイス36b'がベース基板12に確実に装着するように、粘着性層25aが材料層25bを形成する前にベース基板12の上に形成される。層25a及び25bは、クラッド層21若しくはコア層24の材料を含む適当なポリマー性材料、通常のポリイミド材料、及び、紫外線硬化可能エポキシ材料により構成できる。同じ材料で構成する方が好ましいが、異なる材料でも構わない。発光デバイス36b'の電極27は、他の部品デバイスと共に、デバイスの下面に配置され、或いは、両面に配置されても構わない（いわゆる、対向電極）。この場合、下部電極は、ベース基板の表面に形成された電気経路に拡散ボンディングされる（或いは、硬化層25aに形成される）。高温アンダーフィル材料は、好ましくは、拡散ボンディングされた部品の下にあるエアポケットを充填するため塗布される。また、層25bの材料でエアギャップを埋めてもよい。VCSELが使用される場合に、縦型受光素子は、類似したプロセスを用いて埋め込まれ、図10及び11に示された構造と類似した構造を有する。

【0044】次に、基板10及び10'のための活性基板20を作製する方法の実施例について図12乃至19を参照して説明する。図12乃至19は、作製中の活性基板20の層の断面図である。図示された断面図において、光電子スイッチデバイス26及び受光素子デバイス28は互いに隣り合って形成され、図19に示されるように、光導波路は光電子スイッチデバイス26の光出力

から受光素子デバイス28の光入力に経路が作られる。

【0045】図12を参照するに、スイッチデバイス26の下部電極27は、従来技術において公知の通常の堆積及び光リソグラフ工程によって、ベース基板12の上面に形成される。電極27の形成に加えて、更なる処理工程のためのアライメントマークが形成され、或いは、これらのアライメントマークは電極27を形成する前にベース基板12の表面でエッチングされる。次の工程として、クラッド層21が、例えば、フッ素ポリマーをベース基板12の上にスピニングコーティングすることにより形成される。部品28を装着するため、例えば、日立ケミカル社製のフッ素化ポリイミドOPIN1005、ポリイミド、或いは、非溶剤（非気体）エポキシ材料のような粘着能力のある材料が層21として選択される。層21の厚さは、次の硬化工程による収縮後に、 $1\mu\text{m}$ から $20\mu\text{m}$ の範囲に収まる。

【0046】受光素子デバイス28のような個別の光電子部品は、好ましくは、層21のフッ素化用溶媒が層21から完全に蒸発される前に、層21の上に配置され、層21に接着される。エポキシ材料のような非溶媒ベースの材料を層21のため使用してもよい。一般的に、エポキシ材料がポリイミド材料よりも低い温度で分解することは、後続の層の材料を選択するときに考慮されるべきである。層21は、フッ素化溶媒が存在するならばフッ素化溶媒を除去し、ポリマー材料の選択的な一部の架橋を行うため、ソフトなベーキング処理を施される。層21は、次に、例えば、熱、照射、時間若しくはこれらの組合せに晒すような材料組成に適当な工程によって硬化される。溶媒の蒸発は、個々の部品28の下にある溶媒の横型拡散を受容するように徐々に行われる。ある種のクラッド材料を用いることにより、個々の部品が配置される前に層21の表面を粘着性にさせるため、部分的なソフトベーキング工程が行われ得る。部分的なソフトベーキングは、セット部品（例えば、部品28）の下にあるフッ素化溶媒を横方向に拡散させるため必要な時間を短縮する。

【0047】配置された各部品（例えば、部品28）の裏面は、部品が層21のポリマー材料に接着し易くなるように接着工程の前にクロムで被覆される。ある種の場合に、クロム膜は部品の下部電極を形成するようパターンニングされる。市販されている表面実装用機器、フリップチップボンディング用機器、或いは、カスタム用途アライナは、部品を配置するため使用できる。アライメントマークは、部品を配置する目的のため、個々の部品（例えば、部品28）及び／又はベース基板12の上に設けられる。或いは、個別の部品にアライメントマークを付ける代わりに、幾つかの部品、若しくは、部品が配置される基板部の幾つかのポイントにアライメントマークを作成してもよい。表面実装用機器、フリップチップ用機器、若しくは、カスタム用途アライナは、 $\pm 2\mu\text{m}$

乃至±5 μmの範囲内で部品を配置することができる。

【0048】上記の通り、個々の部品（例えば、部品28）の厚さは、好ましくは、非常に薄く、例えば、1 μm乃至20 μmのオーダーである。このように薄い光電子部品は、文献：Yablontich, "Vapor Phase Epitaxial Liff Process of GaAs", the Fall Materials Research Symposiumに記載されている気相エピタキシャルリフトオフプロセスを用いて製作される。液相エピタキシャルリフトオフ又は研磨のような他のプロセスも使用できる。エピタキシャルリフトオフ（ELO）プロセスは、GaAs（ガリウム砒素）とAlAs（アルミニウム砒素）との間、或いは、GaAsとAl<sub>x</sub>Ga<sub>1-x</sub>As（アルミニウム・ガリウム・砒素）との間のエッチレートの違いが非常に大きい点が有利である。GaAs基板から始めて、AlAsの層がエピタキシャル成長（例えば、MBE（分子線エピタキシャル成長）、OMVPEなど）によって上面に形成される。GaAsとAl<sub>x</sub>Ga<sub>1-x</sub>Asの層は、次に、エピタキシャル成長によってAlAs層に形成される。光電子デバイスは、電極及び上部パッシベーション層と共に上部GaAs層に形成される。本発明の実施例の場合には、後述のように研磨ストップ層がパッシベーション層の上部及び電極に形成される。この時点までに、電極は必ずしも必要ではない。電極は、デバイスがクラッド層21に取り付けられた後の工程で形成され、被覆されたポリマー膜23及び24が硬化されてもよい。次に、デバイスを個別の部品若しくは個別のアレイチップ（複数のデバイスを収容するチップ）に分離させるため、深いトレンチが上部GaAs層に形成される。このようなアレイチップは、多数の信号が一括してグループ化され、光スイッチデバイス（又はエミッタ）のバンクから受光素子のバンクに配送される光パスを実現する際に有用である。支持用基板として、マイラー（Mylar®）のようなポリマー膜、ガラス、或いは、水晶が、アレイチップを含むGaAs部品の上面に層状にされる。基板の全体は、AlAs層を横方向に食刻加工するフッ化水素酸エッチングを受け、GaAs及びAl<sub>x</sub>Ga<sub>1-x</sub>As部品（例えば、ミニチップ）が、（ポリマーが支持用基板として使用されているとき）ポリマー膜に装着されたままGaAs基板から解離される。これらの部品は、ポリマー膜から切り取られ、或いは、使用されるまでポリマー膜に保持される。ポリマー膜に保持される場合、層21は、層状ポリマー膜よりも粘着性の強い接着力が得られるポイントまでソフトベーク処理され、部品が粘着性層21に押しつけられたとき、部品は、層状ポリマー膜が引き離されたときに層21上に保持され、ポリマー膜から離れる。代替策として、担体膜に装着されたままのエピタキシャルデバイスの露出した下面に金属を堆積させてもよい。対応した金属パッドが硬化層21の上に形成され、エピタキシャルデバイスは、拡散ボンディング、AuSn

nボンディング、AuInSnボンディング、AuInボンディング、Pdボンディング又は他の類似したボンディングプロセスによって対応した金属パッドに取り付けられる。寸法的な安定性は、ガラスのような硬い基板が支持用基板のために使用される場合に改良される。

【0049】類似したエピタキシャルリフトオフプロセスは、AlAs層の代わりに中間SiGe（シリコンゲルマニウム）層を使用するシリコン（Si）基板のため、SiGeとシリコン（Si）との間で差異を生ずる腐食液を使用することにより開発される。これにより、シリコンチップに対し高歩留まりのエピタキシャルリフトオフプロセスを実現することができる。

【0050】次の処理工程では、コア材料の層が個々の部品（例えば、部品28）の上に形成され、得られた表面は、より平坦な表面を得るため研磨工程に渡される。好ましい作成法の実施例では、研磨工程は、個々の部品（例えば、部品28）の電極の上に重なるコア材料の部分を除去し、電極27の上面を露出させる。この目的のため、電極27は、好ましくは、一般的に必要とされる高さよりも高い初期高さを有し、研磨工程によって磨かれて低くなる。また、電極27は、好ましくは、2層以上の金属サブレイヤからなる複合構造を有し、一方のサブレイヤは、タングステンのような研磨ストップ材料により構成される。図12に示された例の場合に、電極27は、銅の下部サブレイヤ27xと、タングステンの中間サブレイヤ27yと、銅の上部サブレイヤ27zとを含む。タングステンサブレイヤ27yは、0.1 μm乃至1 μmの範囲の厚さを有し、銅サブレイヤ27x及び27zは、2 μm乃至20 μmの範囲の厚さを有する。ポリマー硬化中に、銅の拡散を減少させるため、銅の上面は拡散バリア層（例えば、チタン若しくはニッケル層）によって覆われる。金Auのような他の金属を銅Cuの代わりに使用してもよい。ポリマー硬化中の金属拡散を減少させるため、ニッケル層若しくはチタン層のような拡散障壁層が使用される。研磨剤としてアルミナ粒子を含むスラリの場合、銅はタングステンよりも速い速度で研磨される。

【0051】層21が硬化された後、或いは、層21がソフトベーク処理されてから硬化されるまでの時間に、層21は下部電極27へのビアを形成するためパターンニングされる。このパターンニングは、バイアアパーチャをレーザ穴あけ加工し、次に、例えば、銅のような導電性材料でアパーチャを充填することにより実現される。バイアの位置は図12において「バイア」として示されている。レーザ穴あけ加工の代わりに、バイアアパーチャは、層21に形成されるべきアパーチャに対応したアパーチャを用いて写真リソグラフィ的にパターンニングされた厚いフォトレジスト層を貫通するエッチングによって形成される。層21が硬化された場合、ドライエッチングの方が好ましく、ウェットエッチングは、一般的

に、ソフトベーク処理され、硬化されていない層21と共に使用される。後述の通り、層21内のパイアは更に後の工程で形成してもよい。

【0052】層21内のパイアアパーチャは、導電性材料（例えば、銅）のスパッタリング、化学気相堆積（CVD）法及び導電性材料のめっきを含む多数の従来の堆積法によって導電性材料を充填してもよい。無電解めっき、直接めっき（電解めっき）及び化学気相堆積は、基板全体に材料を堆積させることなくパイアアパーチャを充填するため使用される。無電解めっきは、非常に時間がかかる。他の方法は、表面全体に亘って導電性材料を堆積させ、望ましくない領域内の材料をエッチング処理で除去する。このような材料の一般的な堆積を行う前に、次のエッチング処理によってこれらの部品、特に、金属電極が損傷されないように、配置された部品（例えば、部品28）をフォトレジスト材料の保護パッチで被覆することが推奨される。電解めっきが使用される場合に、導電性シード層は、めっき電流用の導電性パスを作成するため最初に層21上でスパッタリングされる。シード層は、一般的に、薄いクロム粘着性層（例えば、200オングストローム）と、次のより厚い銅層（例えば、2 $\mu$ m）とにより構成される。余分な導電性材料は、充填されたパイアアパーチャの上にマスク用キャップを使用する通常の化学エッチングによって除去される。マスク用キャップは、フォトレジストの層を新たに堆積された銅層の上に被覆し、次に、フォトレジスト層をパターン露光し、現像することによって簡単に形成され得る。余分な銅（及び、すべてのシード層）がエッチング処理で除去された後、マスク用キャップは適切なストリッパ若しくは溶媒によって除去される。上記のパイア形成工程は、本例で説明される他の誘電体層及びポリマー層にパイアを形成するためにも使用される。

【0053】図13を参照するに、スイッチデバイス26用の電子光材料626は、層21と個別の部品（例えば、部品28）の上に形成される。電子光材料626の層は、材料の一部（本体部）をスイッチデバイス26が形成されている場所に残しておくようにパターンニングされる。この残された部分は、典型的に、材料の経過部分であり、スイッチデバイス26のために使用される電子光材料626の本体部の最終的なパターンとは異なる。例えば、この残された部分は、（ベース基板12の上面から見た場合に）略矩形状の部分であり、スイッチデバイス26のために実際に使用される電子光材料626の本体部を取り囲む（図20を参照のこと）。次の工程は、典型的に、この電子光材料の部分の最終的なパターンニングを行う（図21を参照のこと）。この電子光材料626の層の中間的なパターンニングは、任意の数の従来のパターンニング技術によって行われる。電子光材料626は、写真画像形成可能である場合に、パターンニングされ、化学線照射に露光され、現像される。写真画像形

成が可能ではない場合に、フォトレジスト層は電子光材料626の層の上に形成され、フォトレジストは、保持されるべき電子光材料626の経過部分を被覆するエッチマスクを残すようにパターンニングされる。ウェット及びドライの両方のエッチング工程は、不必要な部分を除去するため使用することができ、ドライエッチング工程は非等方性であり、より鋭い垂直壁を与えるので、ドライエッチングの方が好ましい。プラズマドライエッチング技術を使用してもよく、フォトレジスト層は、その厚さの一部がエッチングプロセスの最後まで保持される限り、ドライエッチングプロセス中に失われる。

【0054】図13では、好ましくは、実現可能なパターンニング方法の更なる実施例が使用される。具体的には、厚さが0.1 $\mu$ m乃至1 $\mu$ mのタングステン層は電子光材料626の層の上に形成され、このタングステン層は、保持されるべき電子光材料626の部分のためタングステンエッチマスク627を残すようにパターンニングされる。このパターンニングは、タングステン層627上にフォトレジスト層を形成し、不要なタングステンを露光すべくフォトレジスト層をパターンニング、現像し、例えば、過酸化水素溶液を用いて不要なタングステンをエッチングすることによって行われる。図14には、電子光材料626の層のパターンエッチングの結果が示されている。タングステンエッチマスク627は、後続の研磨工程において、電子光材料626の保持された部分を保護する研磨ストップ層として使用されるので、二つの目的のため役立つ。タングステンの代わりに他の材料を使用してもよく、かつ、本発明の作成方法はタングステンの使用には限定されないことが認められる。例えば、他の金属、堆積した二酸化珪素、及び、堆積した窒化珪素を使用してもよい。エッチマスクは、必要に応じて、電子光材料の電子光係数を増強するためポーリング用電極として使用される。

【0055】スピコーティング、CVD、又は、MLDによって電子光材料626の一部を形成する代わりに、電気光特性若しくは電子吸収特性を有する半導体材料のチップを配置してもよい。例えば、AlGaAsとGaAsの交互の層（又は、InGaAlAs（インジウム-ガリウム-アルミニウム-砒素）、若しくは、InGaAsP（インジウム-ガリウム-砒素-リン）など）を含む多数の量子井戸デバイスは、印加された電位差の関数として反射率を変化させる。これらのチップは、上記のエピタキシャルリフトオフプロセスによって作成してもよく、部品28が層21に配置されるときに同時に層21に配置してもよい（同時配置でも順次配置でも構わない）。この可能な例は、図12において、材料626'からなるチップとして破線で示される。本例の場合、図13に示されるポリマー性電子光材料626の層を被覆する工程は、同一活性基板10上で材料626と材料626'を共に使用する場合を除いて、被覆さ

れた材料626を画成、硬化させる工程と共に省くことができる。研磨ストップ層627は、好ましくは、配置される前に、好ましくは、チップ626'の上に形成される。層627は、チップ626'の最終的な形状を画成するためパターニングされ、半導体チップは、コア層が形成される前に、パターニングされた層627の下にはない半導体の一部を除去するようエッチングされる。このチップ626'の処理は、図14乃至21に関して説明される工程に対して同一である。

【0056】図15を参照するに、次の工程では、光コア材料の層24をクラッド層21と個別の部品（例えば、部品28）と材料626の電子光部（又は電子吸収部）の上に形成する。この目的のため、スピコート工程が使用され、コア材料は、溶媒を用いてフッ素化された（粘性流体状の）ポリマー材料により構成される。この点に関して、上述の通り、フッ素化コア材料は、例えば、日立ケミカル社製のフッ素化ポリイミドOPIN3405により構成される。低温処理の場合、紫外線硬化可能なエポキシは有用である。層24は、次に、フッ素化溶媒を除去するためソフトベーキング工程で処理され、次に、その材料組成に適した硬化工程、例えば、熱、照射、時間若しくはこれらの組合せの工程で処理される。コア材料、クラッド材料、及び、電子光材料のソフトベーキング並びに硬化処理のためのガイドラインは、製造元によって与えられる。層24の厚さは、好ましくは、部品ミニチップ（例えば、部品628）の厚さ、若しくは、電子光材料626の一部の厚さのいずれか小さい方の90%以上であり、より好ましくは、ミニチップ及び電子光材料626の一部よりも厚い。最初に形成され硬化された層24の典型的な厚さは、30µm未満であり、より典型的には、3µm乃至20µmの範囲内に収まる。

【0057】図16を参照するに、基板の表面は表面がより平坦化するよう研磨される。研磨工程は、電子部品26及び28と重なる層24の部分を除去するが、光導波路が画成される下にある領域内の材料を保持する。研磨工程は、屢々、特に、最初に形成され硬化された層の厚さが光電子デバイスの厚さよりも大きいときに、下にある領域内の層24の厚さを小さくさせる。

【0058】平面性は、局在化領域に広がり、領域内の表面トポロジーの中間高さ若しくは平均高さを通る平坦な（若しくは、徐々に湾曲する）幾何学的平面に対して定義される。この平面性は、幾何学的平面からの表面トポロジーのばらつきの測定量である。この測定量は、多様な方法で数学的に定義され、最も典型的（最も簡便な）測定量は、局在化領域内における幾何学的平面からの高さのばらつきの最大値である。場合によっては、下にあるベース基板12は僅かに湾曲した表面を有し、完全に平坦ではない。この場合、平面性の概念は、着目中の局在化領域内で下にある基板の輪郭を追跡する湾曲し

た表面を有する幾何学的平面を使用することによって適用される。本発明の実施例では、一般的に、1辺が2cmの表面積（すなわち、4cm<sup>2</sup>）に亘って幾何学的平面からの高さのばらつきの最大値が0.5µmを超えないことが求められる。

【0059】良好な局所平面性を得るため、柔らかい研磨用パッド、若しくは、硬い外側パッドと柔らかい下側パッドとを含む2重パッド構造を使用してもよい。研磨パッドの選択は当業者の技術で公知である。上記の通り、タングステン研磨ストップ層は、種々の部品を保護するためその部品上で使用される。この点に関して、研磨ストップ層としてのタングステンの有効性は、リン酸をスラリーに添加することによって高められ、銅及び最もポリマー性材料の研磨速度に大きい影響を与えない。この目的のため、スラリーのpHを2と4の間の値まで低下させる量のリン酸が添加される。最後に、研磨工程では、電子光材料626の中の幾つかの「ダミー」部分が、上に重なる研磨ストップ層627と共に、光導波路若しくは光電子デバイスが存在しない領域でベース基板12の表面上に分布されることに注意する必要がある。このようなダミー部分は図21の左下隅に示されている。ダミー部分は、決して活性部品として使用されないが、研磨ストップ層627の総表面積を増加させることにより研磨工程の「ディッシュリング」現象を低下させるため機能する。ここで、「ディッシュリング」とは、付近の研磨ストップ領域若しくは高いスポットの不足に起因した研磨動作によって、局在化された窪みが表面に形成される状況を表わし、ディッシュリング効果は硬いパッドよりも柔らかいパッドの方が大きい。

【0060】図16に示されるように、次の製造工程では、先に層21を通して下部電極27まで作成されたバイアに達するまで層24を通るバイアが形成される。このバイアは、例えば、レーザ若しくはプラズマエッチ処理を用いてバイアアパーチャをエッチングし、次に、層21内のバイアの形成に関して説明した上記のいずれかの充填工程を使用して導電性材料でアパーチャを充填することにより形成される。先の層21内のバイアの形成は、層24内のバイアが形成されるまで遅らせてもよく、層21及び層24のバイアは単一のバイア形成処理によって同時に形成しても構わないことがわかる。また、層24が研磨される前、若しくは、層24が硬化される前に、層24内でバイアを形成することが可能である。

【0061】図17を参照するに、次の工程は、選択的であり、余分な導電性材料を層24に形成されたバイアの上面から除去する第2の研磨工程を含む。この研磨段階は、比較的簡単であり、余剰物をすべて除去する必要はない。次の工程として、研磨ストップ層627と、選択的に研磨ストップ層27yは、この層を適当な腐食液に晒すことによって除去される。タングステン研磨スト

ップ層は、過酸化水素水によって容易に除去されるので、銅製のパイア或いは殆どのポリマー性層に損傷を加えない。次の工程では、光導波路が層24に画成される。これは、各導波路の両側に沿って存在し、光入力として使用されない光電子デバイスの側面の境界を定める層24の部分624を除去することにより行われる。図20にはコア層24の部分624が除去される前の活性基板20の上面図が示され、図21には3個の光導波路24j-241を画成するため部分624が除去された後の活性基板20の上面図が示されている。層24の除去された部分の下にある層21の部分は図21に示されている。この工程の一部として、電子光材料626の区画は、スイッチデバイス26の最終的なY型分路形状が得られるように2回パターニングされる。層24及び電子光材料626の一部のパターニングは、維持されるべき層24及び電子光材料の一部の上に設けられたパターニングされたエッチマスクを使用するドライエッチング処理と同時に進めてもよい。ウェットエッチング処理を使用しても構わない。一般的に、電子光導波路セクション626の幅と、導波路24j-241の幅は、必ずしも一致しない。ガリウム砒素(GaAs)のような第III-IV族の化合物がセクション626として使用される場合のように、電子光導波路セクション626の屈折率がコア層24の屈折率よりも実質的な量だけ大きいとき、電子光導波路セクションの幅を拡大若しくは縮小し、導波路24i-241と当たる場所でそのセクションの幅の寸法を徐々に細くすることが望ましい。これにより、屈折率の異なる二つの材料内で伝搬する光のビーム幅が適当な寸法に保たれるので、二つの異なる材料の間の境界での反射が減少する。

【0062】次の工程として、クラッド材料の層23が層24と下部クラッド層21の露出した領域の上に形成される。これにより、光導波路24j-241の側面はクラッド材料で覆われる。この処置の結果が図18に示されている。クラッド材料は、除去された部分624の上部まで完全ではないが実質的に全部に亘って充填される。層24の除去された部分624の上に重なる層23の表面には小さい窪みがある。これらの窪みは、一般的に、少しずつ滑らかに形成されるので、金属ラインは破断することなく窪みの上に形成される。窪みのサイズを小さくするか、若しくは、窪みを除去したい場合、以下の工程が行われる。再度、図16及び17を参照するに、研磨ストップ層は部分624の除去中に正しい位置に保たれ、クラッド材料の第1の層23が表面の上に形成されるときに正しい位置に保たれる。この第1の層は、次に、平坦化され、研磨ストップ層が露出されるように研磨される。次に、この研磨ストップ層は除去され、クラッド材料の第2の層が基板の上に形成される。

【0063】光導波路を画成する工程では、以下の更なる変形例を実施してもよいと認められる。第1の変形と

して、電子光材料626の第1のパターニングがその材料に対する最終的なパターニング処理画像を使用する場合、電子光材料626の一部をパターニングする第2のパターニング工程は無しで済ませてもよい。Y分路の形状の寸法は調整不良の可能性を考慮して拡大される。2工程のパターニングを用いる利点は、電子光材料626と層24の両方をパターニングするため第2のエッチング工程を使用することにより、スイッチデバイス26のY分路形状と光導波路24j-241との間で完全なアライメントが達成されることである。

【0064】第1の変形例と共に使用される第2の変形例として、光を限定可能な(すなわち、光反射性の)コア材料を使用してもよい。このような材料は、一般的に365nm乃至400nmの範囲の波長を有する光である化学線照射により変更される初期屈折率を有する。本例の場合に、最初に堆積される材料は低屈折率を有するので、初期にはクラッド層として作用する。この層は、次に、導波路が配置されるべき領域で屈折率を高めることにより光導波路を定義するため照射でパターン露光される。このパターン露光は、導波路の側面をクラッド材料で自動的に包囲させる。活性基板20が完成し、相互連結デバイスとして使用されるとき、光導波路は、一般的に、光導波路を画成するため使用された光よりも短い波長を有する光(一般的に、600nm乃至1.6μmの範囲の光)を伝搬する。層24が形成される前に電子光材料626が最終的な形状にパターニングされたとき、光を限定可能なコア材料を層24のため容易に使用することができる。しかし、導波路が光を限定するようにされた後に電子光材料626をパターニングするため、余分な処理工程が追加される。また、一部の電子光材料は、光を限定可能な特性を備えるため組成が変更される場合がある。光を限定可能な電子光材料の例は、McFarland 他に発行された“Method for Forming Optical ly Active Waveguides”という発明の名称の米国特許第5,541,039号に記載されている。一般的に、材料が光を限定できるようにすることは、化学線照射への露光量に応じて屈折率を変化させる方法を見つけることにより実現される。この変化は、化学線照射に露光される量に応じて材料の化学的変化及び/又は濃度変化を生じさせることにより実現される。

【0065】図15に示されたコア層被覆工程において、選択的なクラッド層をコア層の上に被覆することができる。コア層が(部分的若しくは完全に)効果された後、選択的クラッド層は被覆され、次いで、柔らかい完全な硬化が行われる。コア層の厚さが光電子デバイスの(上部電極を含む)高さよりも少しだけ低いとき、研磨された表面はクラッド層内に含まれ得る。この場合、選択的クラッド層は、研磨工程が行われる前に、コア層の上に形成される。この2層によるアプローチは、コアと層の間の境界面の平坦さを改良し、光学的損失を低下さ

せる。また、光学的な場の強度はクラッド層の方で僅かに小さいので、コアとクラッド層の境界にCMP表面を形成する場合よりもインタフェース散乱損失が低減される。コア層の厚さは、上部金属を除く光電子デバイス／材料の厚さと同じ程度、若しくは、それ以下になるよう選択される。本例の場合、上部金属の厚さを調節することにより、光クラッド層の厚さが調節され得る。別のアプローチは、コア層若しくは上部クラッド層のいずれの層でもCMP処理を行わない方法である。

【0066】光照射によって硬化された受光素子材料を使用する場合、CMP処理を行う必要はない。図15に示された工程の後に、導波路パターンニングは、コア層が適切な厚さで、すなわち、上部層を除く光電子デバイス／材料の高さと同程度、若しくは、その高さ未満まで被覆されている場合に、パターンニングされた光照射によって簡単に行える。更なるプレーナー化層及び処理工程は、必要であるならば、オーバークラッド層が形成された後に適用される。

【0067】図19を参照するに、最後の工程で、クラッド層23を通過するバイアが形成され、スイッチ26用の上部電極27、電気経路30、及び、相互連結パッド32が形成される。バイアアパーチャは、硬化する必要があるならば層23が硬化される前後の何れかに、多数の通常の方法で層23内に形成される。このような方法には、レーザ穴あけ加工、及び、フォトリソグラフィに画成されたエッチマスクを使用するウェットエッチング若しくはドライエッチングが含まれる。バイアアパーチャが形成された後、バイアは上記の従来の何れかの充填方法を使用して導電性材料で充填される。材料は、好ましくは導電性材料であり、例えば、銅は最も好ましい金属の中の一つである。処理工程を削減するため、スパッタ堆積法、若しくは、スパッタリングされたシード層を利用する一様な電気めっき法を使用して、層23の表面全体を導電性材料で被覆することが好ましい。一様な被覆を行うことにより、フォトリソグラフィに画成されたエッチマスクを使用するエッチング工程によって、電気経路30及びパッド32を画成するため後続のエッチング工程を使用することができる。エッチマスクは、エッチング工程中バイアを保護するためバイアを覆う。或いは、シード層を層23の表面全体と、バイアアパーチャの上にスパッタリングしてもよい。通常フォトリソグラフィ的な工程によって、バイア、経路、パッドが形成されるべきではない領域の上にめっき用マスクを形成することができる。その結果として、露光されたシード層の一部分は、バイア、経路及びパッドの場所の上に重なり、露光された部分は、バイア、経路及びパッドを形成するようめっきされる。めっき後、めっき用マスクは除去され、めっき用マスクによって予め被覆されていたシード層の部分を除去するため簡単な一様なエッチングが行われる。従来技術において公知の如く、ポリ

マー層の上に金属層を形成するとき、金属層を形成する前に、最初に粘着層をポリマー層の上にスパッタリングすることが望ましい。200オングストローム乃至400オングストロームの厚さのクロム層がこの目的のため使用される。粘着層は金属材料とポリマー材料の両方に良く接合する。

【0068】幾つかの処理工程を追加することにより、図10に示されたVCSELデバイス36b'を上記製造工程に組み入れる。第一に、クラッド層21が形成される前に、粘着層25aがベース基板12の上に形成され、VCSELデバイスが層25aに接着する。エピタキシャルリフトオフを含むVCSELデバイスの上面は、層25aに接着される前に、0.1µm乃至1µmのタングステンのような研磨ストップ層で被覆される。層25aはソフトベーク処理され、硬化される。上述の如くデバイスを層25aに接着させるのではなく、金属層がVCSELデバイスの下面に堆積され、デバイスは、種々の金属ボンディングプロセスによって基板12の表面に形成された金属パッドに粘着させられる。次に、材料層25bは層25aの上に形成される。材料層25bがフッ素化ポリマー材料を含む場合、ソフトベーク処理され、硬化される。このプロセス基板は、VCSELデバイスの上に重なる層25bの部分を除去するため研磨される。(タングステンの)研磨ストップ層は、研磨工程中にVCSELデバイスを保護する。研磨工程後、研磨ストップ層は除去される。製造工程は、上記のクラッド層21の形成から始まる手順を進める。図10に示された鏡639は、層24が形成された後にいつでも形成することができ、通常は層23が形成された後に形成される。既に詳述したように、鏡は、放出層638の上に重なる領域で層24を45°の角度で切断し、反射金属若しくは屈折金属の層を形成することにより得られる。また、金属形成されたVCSELの代わりに、非金属被膜化VCSEL(すなわち、電極を含まないVCSEL)を使用してもよい。電極形成及び他の半導体製造プロセスは、上側クラッド層が上側及び下側処理によって形成された後に行われ得る。この場合、CMPストップ層として、金属層25bの表面に被覆されたタングステン(W)層がVCSEL上の電極の代わりに使用される。VCSELと鏡を一体化するため使用された同一の基本処理工程が縦型受光素子を製造するため使用されるので、好ましくは、上記の例で縦型受光素子が製造される。

【0069】上記作製例において、個々の構成部品は、表向きの配置でクラッド層21(又は、VCSELデバイスに対する層25a)に接着される。しかし、これらの個別の構成部品は、以下の変更を加えることによって裏返しの向きで配置してもよい。部品28の場合に、層27は部品28からの接続パッドを含むようにパターンニングされ、部品28は金属拡散ボンディングによって接



続パッドに接続された電極を有する。その前に、クラッド層21は下部層27の接点を露出させるようにパターンニングされる。部品28がこのように接合されると、エアポケットを防止するための高温アンダーフィル材料は部品28の下に設ける必要がなくなる。バイアは、部品28の電気接続を完成させるため層27内の経路まで作成される。このようなバイアの形成については既に説明した通りである。

【0070】部品28を裏返して基板に配置することは、部品28が上記エピタキシャルリフトオフ工程によって形成された場合に以下の利点がある。すなわち、GaAsウェーハから部品を除去するため使用されるAlGaAsエッチング工程は、部品がクラッド層21上に裏返しに配置されるまで遅延される。基板412上の配置後、AlAsエッチング工程は、バルクGaAs基板を、部品を收容するエピタキシャル層から分離するため実行される。かくして、GaAsバルク基板は配置工程中に光電子部品を支持する機能を提供するので、そのためにポリマー膜、ガラス基板、或いは、その他の基板を用いる必要がなくなる。GaAsウェーハ全体は、クラッド層21に裏返しに配置され、或いは、GaAs基板は、最初に、個別の部品を互いに分離するためダイシングされても構わないことがわかる。別の利点は、デバイスが導波路形成プロセスの後に埋め込まれ得ることである。これにより、金属拡散の量とデバイス劣化とが低減される。VCSELデバイスの場合に、これらの工程は、層25aと、層25bの下に形成された金属層とを用いて行われる。

【0071】薄膜デバイス統合体を導波路と一体化する別の処理は、図83乃至90に記載されている。図83に示されるように、エピタキシャル導波路光電子層は、GaAs基板上で成長し、メタライゼーション処理され、複数の光電子デバイス620を画成するためパターンニングされる。GaAs導波路コア層は、屈折率が急激に変化するが、好ましくは、スポットサイズ変換レーザダイオードのため使用されるような徐々に小さくなる（例えば、光の伝搬方向に沿ってコア状をなす）屈折率を有するpin導波路コア層を有する。エピタキシャル膜は、多数の量子化井戸若しくは量子化ドット構造を使用することによって、電子吸収性光変調器、電子光学光変調器、受光素子、光ゲートデバイス、光スイッチ、波長フィルタ、チューナブルフィルタ、波長変換器などを構成する。金属接点層は、Au接触層と共に表面上に堆積され、必要に応じて、タングステンの表面膜が後の処理工程のためCMP工程を停止させる。上部電極及びエピタキシャル層は、次に、通常のパターンニング技術を用いてパターンニングされる。

【0072】図84に示されるように、デバイス620を含むエピタキシャル薄膜は、エピタキシャルリフトオフによって支持用トランスファー基板（ガラス、推奨、

マイラー、或いは、その他の基板）に移される。エピタキシャルリフトオフ膜と支持用基板との間の粘着は、例えば、ベアライン(Vaseline)若しくはブラックワックス、又は、エポキシ、ポリイミド、ボンディングシート、熱可塑性物質、或いは、導電性接着剤のような接着剤によって行われる。

【0073】図85に示されるように、半導体基板がリフトオフされた後、エピタキシャルリフトオフデバイス620は、ガラス、水晶、Si、Al、AlN、或いは、他の様々な基板材料から作られた基板12に設けられた下側クラッド層21の上に移される。エピタキシャルリフトオフデバイス620は、ファンデルワールス力及び粘着性ボンディングを含む従来より公知のメカニズムを利用して、下側クラッド層21に取り付けられる。金属パッドがクラッド層の上に形成された場合、拡散ボンディング、はんだボンディング、トランジエントリキッドボンディング(TLB)、配線相互連結技術(WIT)は、エピタキシャルリフトオフデバイス620を取り付けるため使用され得る。本例の場合に、エピタキシャルリフトオフデバイスの表面は、図91乃至98に関して説明される例に示されるように金属で被覆される。

【0074】エピタキシャルリフトオフ区画のpin型導波路に光学的に結合される3次元導波路を形成するため、コア層24及びクラッド層23は、図86に示されるように、上記の液体ポリマー被覆工程を使用して連続的に形成される。コアの厚さをpin型半導体膜の厚さと同等若しくは半導体膜の厚さ未満に調整し、pinコア層への強い光結合を実現することが望ましい。しかし、エピタキシャルリフトオフ区画のエッジ付近でのコアの厚さの僅かな非一様性及び／又は変動は、光伝搬の効率を著しくは劣化させない。CVD、MLD、蒸着ポリメタライゼーションのような気相堆積法を用いることにより、変動の強度（すなわち、非一様性）は低減され得る。必要に応じて、堆積したコア層24の表面は、表面の滑らかさ及び一様性を高めるためCMPによって平坦化される。CMPは、エピタキシャルリフトオフデバイス620の上部のタングステン(W)膜によって停止される。

【0075】図86に示されるように、上側クラッド層23はコア層24の上に被覆され得る。これにより幾つかの利点が得られる。一つの利点は、コア層を光電子デバイスの高さとは一致させるか、或いは、僅かに厚くすることができ、設計の自由度が大きくなることである。また、クラッド層23は光散乱の損失が抑えられたより均一な境界面を有する表面まで研磨されるので、導波路損失は少なくなる。例えば、コア層24の上に堆積された比較的厚いクラッド層は、光学的に滑らかな表面まで逆向きに容易に研磨することができる。また、光学的な場の強度は典型的にコア層24よりもクラッド層23の方で小さいので、クラッド内の研磨表面における光損失

は、CMP研磨表面がコア／クラッドの境界面にある場合よりも減少される。コア層24が硬化された後、選択的な上側クラッド層23は被覆され、次に、ソフトかつ十分に硬化される。コア層24の部分的な硬化は、コアとクラッド層の間の粘着強度を増加させるので望ましい。

【0076】図87に示されるように、コア層24は、細長い導波路の形にパターニングされ、次に、図88に示されるように別のクラッド層23'が細長い導波路の周辺に形成される。パイア及び電極27は、図89に示されるように電子光デバイス620まで形成され、次に、下側クラッド層12が別の基板に移され、図81に示されるように下部電極27及びパイアを作製するため裏面処理が行われる。しかし、基板及び下側クラッド層21のメタライゼーションが薄膜デバイスの取付前に行われる場合、基板除去及び裏面処理は不要である。活性層は、基板を除去する前に別の層若しくは基板に取り付けられる。これは、寸法上の安定性を得るために好適である。必要に応じて、バッファポリマー層613が基板とクラッド層との間に介挿され、メタライゼーションは、図91乃至98による実施例で行われるようにバッファ層613及びクラッド層まで施される。図91乃至98に示された実施例の場合に、デバイスの分割は、エピタキシャルリフトオフ及び金属被覆の後に行われる。

【0077】図91乃至98には、デバイスの電極による光散乱を減少させるためコア層の厚さがデバイスの厚さよりも厚くされる別の実施例が示されている。エピタキシャルリフトオフデバイス620'は、図93に示されるように、基板12に形成されたパッドに取り付けられ、基板12はバッファ層613と誘電体スペース層614の上に形成される。スペーサ層614は、クラッド層21と同じ材料から作製してもよい。クラッド層21は正しい位置にあるデバイス620'を用いて形成され、次に、コア層24が形成される。得られた構造体は図94に示されている。一部の歪みがエピタキシャルリフトオフデバイス620'のエッジ周辺に配置された短い領域内でコア層24に生じる。このためある種の光学的損失が生じるが、全体的な光損失は散乱長さが短いために小さい。図91乃至98に示された実施例では、これを取り扱うため、CVD、MLD、蒸着メタライゼーション、或いは、他の気相堆積法は、コア層の滑らかさが改良されるようにコア及び下側クラッド層を形成するため使用される。

【0078】次に、図95に示される如く、コア層24は上記のいずれかの方法を用いてパターニングされ、次に、図96に示される如く、クラッド層23が被覆される。図97には、既に説明したように形成されたパイア及び電極が示されている。デバイスは基板12から除去され、図98に示されるように適当な部品に取り付けら

れる。デバイスは、適当な部品に取り付けられた後、基板12から取り外される。

【0079】図83乃至90、及び、図91乃至98に関して説明したように、活性デバイスのエピタキシャルリフトオフ区画のコアの厚さは、好ましくは、他の部分の厚さよりも厚い。これにより、高い電界強度が低い動作電圧で得られる。さらに、図74に示されるようにエピタキシャルリフトオフ光コアの幅が縮小される場合、容量が低減される。この結果として、高速デバイス動作が容易に得られる。

【0080】図90及び図98には、エピタキシャルリフトオフ電極に接続されたパイアが示されているが、他の接続方法を使用してもよい。特に、エピタキシャルリフトオフ電極に接続された電極を直接形成することも可能である。上記のプロセスには多数の変形例が考えられる。図86乃至88をもう一度参照するに、光照射によって硬化された感光材料が使用される場合、CMPは必ずしも必要ではない。その結果として、コア層が被覆された後、コア層が適当な厚さで被覆されている場合、パターン露光によって導波路パターニングが容易に行われ得る。平坦化は、必要であれば上側クラッド層が形成された後に実施される。メタライゼーションのシーケンスも変更される。例えば、CMPの前に、 $\sim 3000$  Å のオングストローム厚さのタングステン膜をクラッド表面に堆積させることにより、CMPはタングステン膜をCMPストップ層として用いて行われ得る。この場合、Au上のタングステン膜は不要である。また、図83乃至98に示されたプロセスに対し、薄膜デバイスの電極は、上側クラッド層の形成後に作製され得、本例ではエピタキシャル層である薄膜デバイスは、クラッド層21に取り付けた後にパターニングされ得る。これによって、コア及びクラッド層の硬化中に生ずる金属拡散問題が回避される。これらの工程については、図66乃至77、及び、図12乃至21を参照して後述される。

【0081】上記実施例では一つのエピタキシャルリフトオフ技術について説明しているが、本発明は、基板上に堆積若しくは形成され、基板から選択的にリフトオフされる任意の光学的材料若しくはデバイスに適用されることに注意する必要がある。エピタキシャルリフトオフは、 $Al_{1-x}Ga_xAs$  エッチストップを含む  $GaAs$  基板エッチング、若しくは、 $AlAs$  エッチング可能層を用いることによって実現され得る。しかし、半導体基板は  $GaAs$  だけに限定されない。 $InGaAsP$  に関連したエピタキシャル膜を  $\sim 1.3 \mu m$  乃至  $\sim 1.5 \mu m$  の波長のアプリケーションに使用することができる。他の材料がリフトオフされてもよい。例えば、 $TiO_2$ 、 $WO_3$ 、 $SiN_x$ 、 $Si$  などのような高屈折率の膜を、 $Si$ 、金属、若しくは、ポリマーのような基板上に堆積させ、基板を選択的にエッチングで除去し、これらの膜を本発明による形で埋め込むことが可能である。



したがって、本発明の教示は、広い範囲の薄膜材料及びデバイスに適用され得る。一例として、希金属ドーパガラス膜が埋め込まれた場合、光増幅器として作用する。ルミネセンス膜、光屈折膜、非線形光学膜のような有機若しくは無機機能膜を埋め込んでもよい。高屈折率材料により構成された光遅延線は同様に埋め込まれる。したがって、本発明は、複数の光学部品を光学的に集積化する汎用的な方法を提供することができる。例えば、抵抗、コンデンサ、増幅器チップ、ドライバチップを埋め込んでもよい。シリコンチップ上に製作された電子素子の場合に、研磨は、エピタキシャルリフトオフの代わりにチップの厚さを減少させるため効果的である。エピタキシャルリフトオフ膜の装着には、多数の材料と、金属拡散、AuSnボンディング、Pbボンディング、或いは、はんだプロセス、WIT、TLBなどのプロセス、並びに、接着プロセスが含まれる。

【0082】本発明の説明中に記載されたすべてのプロセス及び構造体は、移された薄膜の複数のスイッチ部品をネットワーク構造のポリマー導波路によって接続することにより、クロスバー(XBAR)スイッチング用の導波路スイッチングを含むマトリックス光スイッチに適用される。スイッチング素子は、内部全反射スイッチ、マッハ・ツェンダーススイッチ、デジタルスイッチ、指向性カップラー、及び、半導体光増幅器、導波路フィルタ若しくはチューナブルフィルタに基づく光ゲートデバイスを含む。本発明の方法は、マトリックス光スイッチ機能を備えた活性基板を実現するため使用され得る。

【0083】上位の活性基板の作製方法は、より複雑な光電子相互連結システムを作製するため多様な形に拡張される。例えば、図22では、上記活性基板20がバックプレーン(若しくは、マザーボード)100に水平方向に取り付けられている。バックプレーン100は、活性基板20と類似した構造を有する専用の光基板120を含み、光基板は上記の活性基板の作製方法によって作製できる。別の例では、活性基板20は、図32及び33に示されるように、バックプレーン(若しくは、マザーボード)210に垂直方向に取り付けられる。さらに別の例では、活性基板は、図36乃至38、図80、及び、図118乃至120に示されるように、集積回路チップを含む介在層を間に挟んで互いに積み重ねられる。

【0084】本発明による第1のマルチチップモジュールシステムの構成が示された図22を参照して、活性基板20のバックプレーン(若しくは、マザーボード)100への水平方向の取付について説明する。バックプレーン100は、図23からわかるように、下側クラッド層121と、パターンニングされ限定されたコア層124と、上側クラッド層123とを用いて内部に形成された複数の光導波路124a-124hを有する活性基板層120を含む。説明の便宜上、しかも、一般性を失わないように、本例におけるバックプレーン100は、4個

の同じMCM(マルチチップモジュール)タイプの活性基板20を収容し、各活性基板は4個のICチップを搭載する。光導波路124の経路を示すため、図22における4個の活性基板の中の2個の活性基板20は取り外されているので図示されない。バックプレーン100は、MCM活性基板20との間で光信号を送受信する複数の垂直型光カップラー154、156、160を含み、上記の各MCM活性基板20は、V字溝型光コネクタ13乃至15が対応した垂直型光カップラー44及び48で置き換えられている。これらの変更については、バックプレーン(又は、マザーボード)100の一般的な説明の後に説明する。

【0085】図22において、左上及び右上のMCM基板20の下側にある導波路及び垂直型カップラーの位置は、左下及び右下のMCM基板20の下側にある導波路及び垂直型カップラーの位置と同じである。これらによって、基板20が実装されているとき(左上及び右上の位置)と、基板20が実装されていないとき(左下及び右下の位置)とにおけるバックプレーン100が図示される。

【0086】バックプレーン100用の光源は、図7乃至11に例示された何れかの発光デバイス136である発光デバイス136により発生される。発光デバイス136の出力は導波路124aに接続され、導波路124aは左上のMCM基板20に隣接した場所まで経路が作られる。この場所から、導波路124aは約90°だけ曲げられ、左上のMCM基板20の下に配線され、右上のMCM基板20の下を通過するように延長される。発光デバイス136と左上のMCM基板20との間で、導波路124aは水平ビームスプリッタ164を通過する。水平ビームスプリッタ164は、光の一部(例えば、50%)を、導波路124aと直交した導波路124bに分配する。この水平ビームスプリッタ164の構造は、バックプレーン100の一般的な説明の後に詳述する。導波路124bは、左下のMCM基板20が配置される場所に導かれ、さらに、右下のMCM基板20が配置される場所まで経路が作られる。各MCM基板の場所の下側で、導波路124bは、光の一部をMCM基板20の上向きに進行させる垂直ビームスプリッタ154を通過し、その場所で導波路124bは、受信用縦型カップラー44(図23を参照のこと)を用いて導波路24aに接続される。垂直ビームスプリッタ154及び受信用縦型カップラー44の構造は、バックプレーン100の一般的な説明の後で詳述する。

【0087】導波路124cは、左下のMCM基板20と右下のMCM基板20との間で光信号を伝達する。左下のMCM基板から光信号を受信するため、バックプレーン100は、MCM基板の導波路24hの終端の下側に受信用縦型カップラー160を含む。左下のMCM基板20からの光信号は、送信用縦型カップラー48によ

ってバックプレーン100に向かって垂直に伝達される。この光は、バックプレーン100の受信用縦型カップラー160によって受信され、受信用縦型カップラー160はこの光を90°だけ曲げて、導波路124cの方に進める。導波路124cは、光信号を、右下のMCM基板20の下側にある送信用縦型カップラー156に伝達する。カップラー156は、光信号を90°曲げて、右下のMCM基板20の受信用縦型カップラー44の中へ垂直上向きに進ませる。カップラー44は、光を受容して90°だけ曲げ、基板20の導波路24gの中へ水平方向に進行させる。縦型カップラー44、48、156及び160の構造は、バックプレーン100の一般的な説明の後で詳述する。導波路124eは導波路124cと同様に構成され、縦型カップラーと同じ構造を使用して同様の形で左上のMCM基板20から右上のMCM基板20に光信号を伝達する。

【0088】導波路124dは、通常のV溝コネクタ112によって、一方の端で光ファイバ102に接続され、外部ソースからのファイバ102上の光信号を受信する。導波路124dは、もう一方の端で第2の受信用縦型カップラー156に接続され、第2の縦型カップラー156は、光信号を左下のMCM基板20の受信用縦型カップラー44の中へ上方に進行させる。この縦型カップラー44は、光信号を左下のMCM基板20の導波路24gに進行させる。光導波路124f自体は、V溝コネクタ113を介して一方の端で光ファイバ103に接続され、もう一方の端で第3の縦型カップラー156に接続される。導波路124fは光ファイバ103から外部信号を受信する。

【0089】導波路124gは、一方の端で第2の受信用縦型カップラー160に接続される。この受信用縦型カップラー160は、右下のMCM基板20から光信号を受信し、導波路124gの中に進める。導波路124gのもう一方の端は、通常のV溝コネクタ114によって光ファイバ104に接続され、導波路124g内の光信号はバックプレーン100の出力信号として伝達される。光導波路124hは、同様に（図22には図示されないが、右上のMCM基板20の下にある）第3の受信用縦型カップラー160に接続され、V溝コネクタ115を介して光ファイバ105に接続される。導波路124hは、右上のMCM基板から光ファイバ105へ出力信号を伝達する。

【0090】電源電圧は、図22に示されるように、導電性パッド151及び152によってバックプレーン100からMCM活性基板20に伝達される。電源は、活性基板120内の導電性層によってバックプレーン100に分配される。活性MCM基板20は、パッド151及び152への接続のための対応した電源パッドを含むように増大される。バックプレーン（マザーボード）100は、MCMモジュールの間で電気信号を伝達するた

めの電気経路を有する。電気経路は、それぞれの接続パッドまで形成されたパイアを用いて誘電的に絶縁された層内に形成される。

【0091】MCMモジュール若しくはバックプレーンとの間に光信号を伝達するため光ファイバを使用する代わりに、「膜導波路アレイ」、或いは、簡単に「導波路アレイ」と称されるアレイを使用してもよい。このような導波路は、クラッド材料によって囲まれた複数の光導波路を有するポリマー材料の薄い可撓性シートにより構成され、通常は、一端若しくは両端に縦型カップラーを具備する。導波路アレイの一方のエッジは、エッジ内の縦型カップラーが層120内の対応した縦型カップラーと整列されるように活性層120の領域に接着される。ファイバアレイ若しくはイメージングガイドも有効である。光電源136が光電子MCM基板側に配置されてもよく、或いは、光電源は外部光源によって供給されても構わない。光電源が外部光源によって供給される場合、バックプレーン120の活性基板は、導波路、鏡、及び、格子反射器だけを有し、光電子デバイスを含まない。

【0092】バックプレーン（マザーボード）100の構造の一般的な説明に続いて、バックプレーン100並びにMCM基板20のビームスプリッタ及び縦型カップラーについて、図23乃至27を参照して説明する。これらの図面から、下にあるベース基板12は活性基板20から除去され、バックプレーン100と活性基板20との間の光信号の光カップリングが改良されていることがわかる。ベース基板12は、例えば、アルミニウム若しくはシリコン、ガラス、或いは、他の除去可能な基板材料により構成され、エッチング若しくは他の除去方法を用いて除去される。他のエッチング可能な金属及び材料を使用してもよい。この場合、保護用エッチングストッパ層がベース基板12と活性基板20の間に介挿される。さらに、ベース基板12を活性基板20から分離するため、Arjavalingam他に発行された米国特許第5,258,236号に記載されているような基板解離技術を使用してもよい。これらの方法は、典型的に、透明基板と、透明基板を通して当てられたレーザビームによって消耗され得るポリマー解離層と、活性基板20をレーザビームから保護するためポリマー解離層の上に形成された反射金属層とを使用する。別のアプローチは、基板12として厚いアルミニウム上部層を備えたシリコンウェーハを使用し、（活性基板20の上面に保護被膜が設けられた）ウェーハの側面から横方向にアルミニウム層をエッチングする。

【0093】図23には、バックプレーン100の縦型ビームスプリッタ154及び基板20の受信用縦型カップラー44の領域におけるバックプレーン（マザーボード）100と左上のMCM基板20の断面図が示されている。バックプレーン100は、ベース基板12と、一

方の電源の電位 ( $V_c$  若しくはグランド) を供給する導電性層151と、下側クラッド121と、コア層124と、上側クラッド層123と、第2の電源の電位 (グランド若しくは  $V_c$ ) を供給する第2の導電性層152とにより構成される。層121、123及び125は、既に説明したように、それぞれ、層21、23及び24と同じ材料によって構成してもよい。また、ある種の場合には、層21、23及び24よりも熱的安定性は低い

(例えば、エポキシ、アクリレートなどのように高い処理温度に耐えることができない) が、光伝搬損失が低減された材料を層121、123及び124に使用してもよい。縦型ビームスプリッタ154は導波路124bのパス内に形成され、従来技術において公知の如く多様な構造を有する光格子構造155を形成する。格子155は、導波路124bの屈折率とは異なる (大きい若しくは小さい) 屈折率を有する光材料の繰り返し構造を有する。入射光が格子155の材料に当たるとき、光の一部は、格子155の表面から垂直方向に反射され、一部は格子155を通過する。このとき、反射部分と透過部分の比率は、格子155とコア材料124の屈折率の差と、格子内の繰り返しの回数とに依存する。入射光と反射光との間に  $90^\circ$  の角度差を実現するため、少なくとも格子155の表面の一部分は、光導波路124bのパスに対して  $45^\circ$  付近の角度をなす。格子155は表面からの反射の位相が略一致するように離されるので、個々の格子からの反射は、活性基板20に伝達される光ビームを構築するため構造的に加算される。この格子の間隔は、一般的に、材料124及び155で測定されるように光の1波長のオーダーである。Lebby 他に発行された米国特許第5, 116, 461号には、このような格子構造を製作するためポリマー材料に  $45^\circ$  のトレンチをエッチングする方法が開示されている。エッチングされた構造体は、形成された後に、異なる屈折率を有する材料が充填される。上方に反射された僅かな光の量は、格子の数と、屈折率の差との関数であり、当業者に公知の光分析を用いて計算される。

【0094】任意の数の既知の格子構造体を使用することができ、格子155は導波路124bの全高に亘って広がる必要はない。導波路124bが感光性コア材料から作られるとき、その中で格子部155に対応する部分は、ホログラフィック手段によって発生されるような干渉パターンを用いる光照射によって除去される。同様な形で、このような照射は、光屈折コア材料と共に使用される。また、米国特許第4, 806, 454号に記載されているような他のタイプの繰り返し格子構造体を使用してもよい。或いは、格子を使用する代わりに、(例えば、厚さ及び/又は組成が制御された反射率を実現するように選択される) 半透明鏡、又は、多層誘電体フィルタは、光の一部を上方に向けて垂直に反射する同じ機能を実現するため使用され得る。

【0095】格子155から垂直方向に反射された光の一部分は、光学式接着剤材料153のボールを基板20まで通過する。光学式接着剤は、コア材料124及び24の屈折率とかなり接近した (例えば、空気の屈折率  $n=1$  よりも遙かに近い屈折率) を有する。光学式接着剤は、反射される波の大きさを減少させることにより、バックプレーン100と活性基板20との間の伝送効率を高める。例示的な接着剤は、文献: ノリオ ムラタ, "Adhesives for Optical Devices", 第48回エレクトロニック・コンポーネント・アンド・テクノロジー・カンファレンス (ECTC, May 1998) に記載されている。ポリイミド材料を使用してもよい。或いは、特開平9-157352号、特開平8-320422号、特開平7-077637号、及び、欧州公開特許EP-689, 067-Aに開示されている光屈折性化合物に基づく光屈折性接着剤を形成してもよい。欧州特許出願EP-689, 067号明細書に開示された自己集光ビーム効果 (SOLNET) は、基板の間に設けられた光学式接着剤の本体内に垂直導波路を形成するため使用してもよい。このプロセスにおいて、光ビームが最初に通過する材料の一部は、光ビームによって高められた屈折率を有するので、この材料の一部からコア材料が作られ、この材料の残りの部分はクラッド材料として作用する。これにより、セルフアライメント型垂直光導波路が作製される。光の初期ビームは、一つの導波路を通じて供給され、或いは、光接合の一方側から送られた書き込み光ビームの外部印加によって与えられる。さらに、両方の導波路からの光、若しくは、光接合の両方の側からのビームを与えることが有効である。

【0096】これらの選択可能な範囲に加えて、基板の間に材料が存在しない場合よりも光カップリングを高めるため、導波路の屈折率に非常に近い屈折率を有する多数の従来のボンディングシート、又は、アンダーフィル材料を使用してもよい。活性基板20の縦型カップラー44は、図9を参照して説明したようなVCSELデバイスの出力に接続された光導波路と同じように構成される。光パイア45は、レーザ穴あけ加工、レーザ溶融、又は、(好ましくは、硬化された後に行われる) プラズマエッチングを用いて層25a、25b及びクラッド層21の中にアパーチャを形成し、これらのアパーチャを、層24が形成されるときに一般的なコア材料で充填することにより形成される。次に、鏡構造は、上記の通り導波路にベベル表面を形成し、反射金属若しくは反射材料の層をベベル表面の上に形成することにより作製される。層25a及び25bの光吸収係数が十分に小さいときのようにある種の場合には、光学的なパイアは不要である。反射防止 (AR) 膜が光の反射を減少させるため基板の表面に堆積される場合がある。

【0097】図24には、光導波路124eが縦型カップラー156と接する領域におけるバックプレーン (マ

ザーボード) 100と右上のMCM基板20の断面図が示されている。縦型カップラー156は、材料層の一部157のベベル構造エッジに形成された反射金属の層158を含む。このベベル構造は、(材料層に対し45°傾けられた角度を有するレーザを用いる)レーザ溶融、(例えば、米国特許第5,116,461号に記載されているように、45°の角度でチルトしたレーザを用いる)レーザ補助プラズマエッチング、若しくは、傾けられた基板を使用するリソグラフィック露光によって形成される。ベベル構造の切り口を形成する好ましいレーザ溶融方法は、図99乃至110を参照して詳述される。

【0098】縦型カップラー156は、正常な位置に形成され、図12乃至19を参照して説明した活性基板20を形成する処理ステップに組み込むことも可能である。このようなステップは、他の光カップラーの説明後に例示的に説明する。図25には、活性基板20の光導波路24hがバックプレーン100の受信用縦型カップラー160の上にある送信用縦型カップ48内で終端する領域におけるバックプレーン100及び左上のMCM活性基板20の断面図が示されている。送信用縦型カップラー48は、鏡層46の向きを除いて図24に示された受信用縦型カップラー44と同じ構成を有する。受信用縦型カップラー160は、鏡層158の向きを除いて図24に示された送信用縦型カップラー156と同じ構成を有する。バックプレーン側のカップラー156及び158を使用する代わりに、バックプレーン側のカップラー44及び48を使用しても構わないことに注意する必要がある。

【0099】また、縦型ビームスプリッタ154の格子構造は、適切な向きの格子155と共に、任意の縦型カップラー156、160、44及び48の代わりに使用できる点に注意する必要がある。これらの構造において、反射光は、屈折率に大きい差がある材料を選択することにより、伝送された光に関して増大される。或いは、全反射を実現するため、鏡をビームスプリッタ54の代わりに使用してもよい。

【0100】図26には、横型ビームスプリッタ164の上面図が示され、図27にはその断面図が示されている。この横型ビームスプリッタ164の構造は、番号165で示されるように格子が異なる向きに配置されている点を除いて縦型ビームスプリッタ154の構造と類似している。格子165は、コア層124の表面に対して傾けられていないので、格子155よりも簡単に製作することができる。金属、フォトレジストマスク(プラズマエッチングだけ)、又は、誘電体多層鏡(レーザ溶融だけ)を用いてコア層124の簡単な非等方性プラズマエッチング若しくはレーザ溶融が格子165用のアパーチャを形成するため使用される。

【0101】次に、図99乃至108を参照して、シャ

ドウマスクに45°のチルト角度で衝突する傾斜したレーザを用いてベベル構造カット部を形成する好ましいレーザ溶融方法について説明する。この好ましいベベルカット方法によれば、任意の好ましい導波路方向に整列させたベベル構造鏡が製造される。また、この好ましいベベルカット方法は、異なるベベルカット方向を同じウェーハ上にパターン化することができる。

【0102】第1ステップにおいて、図99に示されるように、金属若しくは誘電体消耗マスク層810はポリマー導波路基板20の上に堆積される。ポリマー導波路基板20は、クラッド層及びコアサブレイヤを有し、選択的に他の成分を含む場合がある。消耗マスク層810はアパーチャ811を用いてリソグラフィ式にパターンニングされ、最終的にすべての鏡が形成される。必要なリソグラフィ式のパターンニングステップ数を減少させるため、付加的な金属シャドウマスク820-1、820-2、820-3及び820-4は、特定のカット方向で除去されるアパーチャを選択するため使用される。シャドウマスク820は、好ましくは、ブロック、又は、アパーチャ811の暗い部分である。好ましくは、シャドウマスク820は、特定の消耗ステップで除去されるべきリソグラフィ式アパーチャ811よりも僅かに大きいアパーチャ821を含む。シャドウマスク820は、ウェーハ表面と直接的に接触するか、若しくは、ウェーハ表面の僅かに上方に配置される。

【0103】第1のベベルカットステップにおいて、金属シャドウマスク820-1は、リソグラフィ式にパターンニングされたアパーチャ811の望ましい部分を保護するためウェーハ上に配置される。図100を参照するに、基板20とレーザ830は、照射された各リソグラフィ式アパーチャ811の一方のエッジがエキシマレーザビーム830によるポリマー層の露光中に消耗マスク810によって均一に遮蔽され、他方のエッジがカットされるように、相対的に向きを決められる。すなわち、露出した消耗マスクのアパーチャにおいて、トレんチの深さの関数として一定の照度のプロファイルは、平行したパイプ状の領域を形成し、平行したパイプのトレんチの面法線に対する傾きはレーザのチルト角の関数である。屈折及び回折の効果を含む鏡面を形成するため、導波路の底の面法線(すなわち、導波路の上面及び下面)に対し約45°の角度を有するアパーチャ側壁を形成するように基板20及びレーザ830は互いに向きを決められる。レーザビームは、レーザビーム若しくは基板を移動させることにより、又は、両方の移動の組合せによってシャドウマスク及び基板の表面上を走査される。レーザビームが十分に幅広く、基板領域の全体をカバーできる場合、このような移動は不要である。このような走査方法は、「ムービング・ネオン・アブレーション」又はNMA法と呼ばれる。しかし、他のタイプのレーザを使用してもよい。レーザ照射は、図101に84

0-1として示されるように、リソグラフィックマスク層811の遮蔽効果の結果として、遮蔽されていないアパーチャ内で二つの側面上に45°の側壁角度を有する平行したパイプ状のトレンチ840を形成する。但し、同図において、シャドウマスク820-1は除去されている。このプロセスは、基板20の面法線とレーザ830の間の向きを変更し、他のアパーチャを露光するため第2のシャドウマスクを表面の上に配置し、サンプルの向きを別の方向に適切に決めることによって繰り返される。図面中、これらの方向を区別するため、基板のエッジに1乃至4の向きが割り当てられている。例えば、別の二つの側面上にベベル構造カット部を形成するため、サンプルは、図102に示されるようにレーザ830を固定したまま90°回転され、図103に示されるように異なるシャドウマスク830-2を用いて再度露光される。図104には、これにより得られる傾斜したトレンチ840-2が示されている。このプロセスを繰り返すことにより、任意のカット方向及び位置を備えた鏡面が形成される。これは、図105乃至110に示され、二つの付加的なシャドウマスク820-3及び820-4を使用する二つの付加的な消耗ステップは、対応したトレンチ840-3及び840-4で表される。

【0104】同じ消耗プロセスは、同様に垂直側壁を実現するため変更される。ビームを消耗マスクの表面と垂直な向きに定めることにより、遮蔽は生じない。したがって、レーザ光は、図111乃至113に示されるようにアパーチャに直角方向で進入し、シャドウマスク820-4は、傾斜した側壁カット部ではなく、垂直側壁を形成するため使用される。

【0105】図114及び115は、コーナー回転鏡850の上面図及び断面図である。集積光学分野で公知のように、垂直側壁は、図114及び115に示されるように、導波路モードを、同じ活性層から形成され異なる方向に向けられた別の共面導波路に偏向させるため使用される。コーナー回転鏡850を形成する場合には、例えば、45°の反射面を90°の反射角によって導波路モードを水平方向に偏向させるため使用することが有効である。集積光学分野で周知の如く、コーナー回転鏡の効率は、鏡面の垂直度に依存する。鏡は、鏡面が真の垂直から数度しかずれていない場合でも、著しく効率が低下する。したがって、コーナー回転鏡を形成するためRIEが使用されるとしても、レーザ溶融方法は、より滑らかで垂直性のよい鏡面を与える能力があるので、好ましい方法である。

【0106】図114を参照するに、第1の導波路区画851内の光は、45°の鏡面850で第2の直交した導波路852にのちに反射される。鏡は、好ましくは、ウェーハ表面の法線方向にエッチングされた導波路の一部により構成される。エッチングされた表面は、好ましくは、第1の導波路区画851から第2の導波路区画8

52に実質的に完全な光の反射を実現するため、コア層24及びクラッド層23の全域と、層21の一部でエッチングされる。しかし、完全な反射は必要ではない場合、実行反射率が減少されるので、鏡は外側クラッド層で部分的にエッチングされればよい。図115に示されるように、ポリマークラッド層23及びコア層24が除去された後、側壁は反射金属表面853によって被覆され、次に、上側クラッド層が堆積される。この基板は、後で必要に応じて除去される。

【0107】多数の異なるマスク構造体がレーザ溶融プロセスに使用される。金属マスクの他に、反射多層誘電体マスクを使用してもよい。多層誘電体マスクは、エキシマレーザの周波数で低い光吸収率を有する材料を含む。また、多層誘電体の誘電率、すなわち、屈折率、及び、層の厚さは、マスクがエキシマレーザ周波数で光を効率的に反射するよう選択される。一般的に、ポリマー層よりも非常に低いレートで消耗するマスクが使用される。多層誘電体リソグラフィマスクは、非常に薄く、エッジ分解能を高めるので好ましい。レーザ溶融プロセスは、好ましくは、大きい面積を照射するためサンプルに対しビームを変換する手段を含む。この目的のため、ビームを走査させるための可動ステージ若しくは光学系のような一般的な技術が使用される。エキシマレーザは好ましいレーザであり、THG-YAGレーザ又はFHG-YAGレーザのような他の紫外線レーザを使用してもよい。Heのような消耗ガスを担体として使用してもよい。

【0108】多数の同じ原理が反応性イオンエッチング(RIE)プロセスで使用される。RIEマスクは、アパーチャを形成するように基板の表面に堆積され、パターニングされる。付加的なシャドウマスクは、一部のアパーチャをRIEから保護するため使用される。方向性RIEは、傾斜した角度で基板上にイオンを衝突させる。イオンの遮蔽は、マスクによって同様に行われるので、傾斜した側壁が生成される。かくして、図99乃至113に示された上記のプロセスは、レーザビームの代わりにRIEプロセスを用いて繰り返される。

【0109】図116及び117は、45°の導波路鏡を具備した導波路カップラーの別の実施例の上面図及び断面図である。フッ素化ポリイミド、又は、紫外線硬化可能エポキシのような導波路クラッド層21は、最初に、アルミニウム基板のような除去可能な基板上に堆積される。次に、コア層24が堆積される。コア層24は導波路内にパターニングされる。上側クラッド層23はパターニングされたコア層24の上に堆積される。コア層24及びクラッド層23は、次に、鏡/カップラー表面を形成するためRIE若しくはレーザ溶融を用いてパターニングされる。表面は、図107及び108に番号853で示されるように金属被覆される。基板の除去は、膜が別の基板若しくは膜に取り付けられた後に行わ

れる。また、基板が除去される間に、電気コンタクトパッド及びビアの形成のような他の変形例を実施してもよい。選択的なパuffa及びパsshバージョン層を追加してもよい。必要ならば、鏡は、コア層24が上側クラッド層23の堆積前に形成された後に形成してもよい。

【0110】上記の通り、図21乃至27に示されるような縦型カップラー156及び160の製作は、図12乃至19を参照して説明した光スイッチ26を作製する製作工程の中に容易に組み込むことができる。この付加的な工程は図28乃至31に示されている。図28を参照するに、スイッチデバイス26の下部電極27を形成するときに同時に、下部金属パッチ159が縦型カップラーのために形成される。金属パッチ159は、後のレーザ穴あけ加工、レーザ溶融、若しくは、プラズマエッチングプロセスに対する障壁層として機能し、主として、レーザビームが後続のエッチング工程で層121に衝突する場所に設けられる。次に、層626と同じ材料層157が形成され、ベベル構造カット部が作製されるアパーチャを有する上部金属マスク層161が形成される。次に、傾斜したアパーチャ162と、縦型カップラーのためのベベル構造エッジとを形成するため、傾斜したエッチングが行われる。傾斜したエッチングは、既に説明したようなレーザ溶融、図99乃至113を参照して説明したムービング・ネオン・アブレーション(MNA)、傾斜したレーザを用いるレーザ補助プラズマエッチングの工程、又は、傾斜した基板を用いるプラズマエッチング、若しくは、先が細くなるマスクを用いる通常のプラズマエッチングなどによって行ってもよい。層161は、傾斜したトレンチを形成するため層626に衝突するレーザ光が通過するアパーチャを設けることによって、この工程のためのエッチマスクとして機能する。MNAの場合に、第2のマスクが使用され、角度を変えながら繰り返し溶融が行われる。材料が感光性である場合、傾斜したカット部は、基板の表面に対し向きが傾けられた化学放射線を基板に照射し、次に、現像することにより画成される。層161はポータブル等角マスク(PCM)として作用するので、化学放射線への様な露光が行われる。この工程の結果は図28に示されている。

【0111】図28を参照するに、層161が除去され、腐食ストップ/研磨ストップの組合せ層627が上記の工程と同様にして基板の表面上に形成される。続いて、縦型カップラー用の鏡金属158が層627の上に形成され、両方の層は、パターニングされたフォトレジスト層を通る標準的なパターンエッチング工程によって同時に画成される。基板は、次に、既に説明した方法で、ポリマー材料を選択的に非等方性に標準的なプラズマエッチングプロセスで処理される。このようなプラズマエッチングは従来技術において公知である。これらの工程の結果は図29に示されている。次に、図30に示

されるようにコア層124が基板上に形成され、硬化される。最後に、基板は、上記の方法のように化学機械研磨によって研磨される。得られた基板は図31に示されている。典型的に、鏡材料158の最上部は、研磨ストップ層627よりも容易に除去される。基板の処理は、研磨工程の後に、図16に示された既に説明した工程から再開する。選択的な工程として、上側クラッド層123は、ベベル構造区画の上に形成され、コア層124bと同じ材料で充填されたアパーチャを有する。一般的に、光がコア材料から垂直方向に反射される場所でクラッド層123をエッチングする必要はない。その理由は、外に出る光が臨界内部反射角よりも大きい略90°の角度でクラッド層に衝突するからである。しかし、クラッド層の一部が鏡の上方に存在するとき、一部の光は反射され、対応した効率の損失が生じ、反射される光の量は屈折率の差が大きくなると共に増大する。

【0112】CMP研磨表面の境界粗さに関連した光散乱に伴う導波路損失を低減させるプロセスの変形を行うことが望ましい。図30に示されたコア層被膜工程において、選択的なクラッド層は、コア層付近の境界面の平滑さを改良するためコア層の上に被覆され得る。コア層が(部分的若しくは完全に)硬化された後、選択的なクラッド層が被覆され、ソフトかつ完全な硬化が行われる。コア層の厚さが光電子デバイスの高さよりも少しだけ厚いとき、研磨面はコア層の上の選択的なクラッド層内にある。この2層アプローチは、コア層とクラッド層の間の境界の平坦さを改良する。その理由は、選択的なクラッド層は共通平面まで研磨され、光散乱損失を潜在的に減少させるからである。また、研磨面は、クラッド層内のかかなり長い距離(例えば、数千オングストローム以上)続いてもよく、その結果として、光強度は研磨面で削減され、散乱損失を減少させる。したがって、コア層の厚さは、上部金属を除く光電子デバイス又は材料の高さ未満になるように選択することが好ましい。その理由は、選択的なクラッド層の厚さが上部金属の厚さの選択によって定められるからである。或いは、光散乱損失は、CMPプロセスがコア層の形成後ではなく上側クラッド層の形成後に適用される場合に、削減される。別のアプローチは、コア層若しくは上側クラッド層のいずれにもCMPプロセスを適用しない。これにより、平面状ではない表面が得られ、この表面は、必要に応じて、上側クラッド層の上に平坦化層を形成し、次いで、平坦化層上でCMPプロセスを実行することにより平坦化される。

【0113】この製造プロセスは、主要な境界面に光散乱損失を生じさせるCMP研磨工程を省くため更に変更される。光照射によって硬化された感光材料が導波路をパターニングするため使用されるとき、CMPは必要とは限らない。図30に示された工程の後、コア層が適当な厚さの感光材料で被覆されるとき、すなわち、上部金



属を除く光電子デバイス／材料の高さの付近、或いは、高さ未満であるとき、導波路パターンニングは光パターン露光によって実行され得る。パターンニングされた導波路は反射器の45°表面の一部を横切るが、これによって、案内された光を反射する際にその機能が著しく妨げられることはない。更なる平坦化層は、必要に応じて上側クラッド層が形成された後に適用される。

【0114】ベベル構造鏡面を形成する工程は、上部クラッド層がコア層の上に形成された後に実行される。本例の場合、消散する波が反射され得るので、全反射が予測される。すなわち、鏡面は、上側クラッド層及びコア層を介してエッチングすることができ、少なくとも下側クラッド層の一部を通してエッチングすることができるので、全ての光モードが鏡面で遮られ、反射される。集積光学の分野で周知のように、典型的に、光モードパワーの中の一部は、クラッド領域内で消散する「テール」として存在する。かくして、反射モードにおける鏡の効率は、鏡面が上側クラッド層及び下側クラッド層を介して拡がる場合に、多少改良される。

【0115】活性層を含む相互連結基板は、バックプレーン（若しくは、マザーボード）に垂直に実装され、光信号は相互接続基板のエッジで送信・受信され、バックプレーンの表面で受信・送信される。図31及び32には、複数の相互連結基板、すなわち、光電子マルチチップモジュール基板10"がバックプレーン210に垂直向きに実装された構造体200の一実施例が示されている。MCM基板10"は、上記のMCM基板10及び10'と同じ形式で製作されるが、MCM基板10"に入力する信号を伝達する殆どの導波路は、バックプレーン210と接する基板のエッジに繋がれる。バックプレーン210は、ベース基板212と、活性層120"と、活性層120"に形成された複数の導波路224a-224gとを含む。導波路224a-224gは、MCM基板10"の間で光信号を伝達するため使用される。光スイッチデバイス（例えば、変調器）が発光デバイスの代わりに光信号を伝達するため使用されるとき、外部光電源が使用される。外部光電源を設けるため、一例として、MCM基板10"と同じようにバックプレーン210と通信する光電源ボード280が使用される。この場合、導波路224a-224gは、光電源ボード280によって供給される光パワーのソースを伝達する。電源ボードは、複数のレーザダイオードLDを含む。レーザダイオードLDの出力はボード280の導波路に配送され、ボード280の導波路は、バックプレーン210と隣接したボードのエッジに繋がれる。2個以上のレーザダイオードLDの出力は、導波路内でのパワーレベルを増加させ、及び／又は、2個以上の波長の光を同一導波路で加算若しくは乗算するためY字形成器によって結合される。これは、ボード280上の中央の2個のレーザダイオードLDによって示されている。多数の光

の波長は、上記の格子ビームスプリッタと同様に構成された格子フィルタによって互いに分離される。ある種の場合に、格子フィルタは、金属反射層の代わりに、誘電体多層フィルタを形成することにより実現され得る。多重波長信号の逆多重化は、MCM若しくはバックプレーン上で実行される。ボード280は、MCM基板10及び10'と同じように構成される。

【0116】カップラー160のような縦型カップラーは、光信号を、バックプレーン210の導波路224a-224gと、光電子MCM基板の導波路と、電源ボード280との間で光信号を結合するため、基板バックプレーンの活性層120"内に設けられる。図23-24に示されたカップラー154及び156のような他の光カップラーを使用してもよく、鏡がコア層とクラッド層のエッジ部に形成されているカップラ44及び48のような同じタイプのカップラーを使用してもよい。図33には、最前の光電子MCM基板10"がバックプレーン210と隣接する領域でシステム構造体200の断面図が示されている。視覚的な分かり易さのため、図32では、基板10"がバックプレーン210に隣接する様子の詳細は省略されている。図33には、基板10"がバックプレーン210に隣接する様子の詳細が示されている。MCM基板10"の活性層20"は、基板10"がバックプレーン210に接触する場所でエッジに沿ってベース基板12から分離されている。この構造には幾つかの利点がある。第1に、基板10"のベース基板12を、基板10"の端で導波路に損傷を加えることなく、レセプタクル225によって安定して保持することができる。第2に、基板12の上面の電気経路30'を基板のエッジに配線し、レセプタクル225内の通常の電気コネクタ226に機械的に接続することができるようになる。したがって、基板12を通るバイアを形成する必要がなくなる。基板12が多層電気基板により構成される場合、一般的にバイアが設けられる。コネクタ226上の各電気信号は、それぞれのワイヤ227及び接続パッド228とによってバックプレーン210の対応した接続パッド232に送られる。接続パッド228及び232は、一つにはんだ付けされ、電気信号、グランド、電源を伝達し、レセプタクル225をバックプレーン210に取り付けるためにも役立つ。

【0117】第3の利点として、活性層20"を基板12から分離することにより、層20"の導波路を、バックプレーン210の層120"内の縦型カップラー（例えば、カップラー120）とより正確に整列させ得ようになる。基板12は数ミクロンの歪みを含む場合が多く、この歪みによって導波路と縦型カップラーとの間に大きい整列不良が生じる。第2のレセプタクル235は、バックプレーン210の上面に装着され、バックプレーン210内の縦型カップラー（例えば、カップラー160）に対し、より正確な位置に配置される。MCM

基板10"がレセプタクル235に挿入されたとき、活性層20"の可撓性によって、活性層20"は第2のレセプタクル235の中に案内され、縦型カップラーに対してX軸方向に非常に正確にアライメントできるようになる。図32には座標系の定義が示されている。碍子ブリッジ237は、X方向に関して基板12から層20"を離間した状態に保つためMCM基板10"で使用される。Y方向に関して、導波路を縦型カップラーに正確に整列させるため、レセプタクル235は、図33に示されるようにスロット239を含む。スロット239の長辺は、Z方向と平行であり、MCM基板10"は、活性層20"の上面にキー238が設けられ、キー238はスロット239内に寄り添うような形で適合する。Z方向に優れた光結合を得るため、少量の光学的接着剤又は液体屈折材料がレセプタクル235の底に配置され、粘性若しくは粘着性状態まで乾燥され、活性層20"の端は光学的接着剤の層と接触し、その層に接着される。活性層20"のエッジを層123に直に接触させることにより、光学的接着剤は実質的に同程度の良好な光結合を得るために必要がなくなる。必要に応じて、反射防止膜が活性層20"及び123の光結合を高めるため両方の層に塗布される。

【0118】従来の光カップラーは、MCM基板10"からバックプレーン210に導波路を結合するため使用されることが認められる。このタイプの接続は、市販されているコネクタを使用することができるので好都合である。この場合、1本の導波路当たり2つ以上のコネクションが必要になり、カップラーの光学的な挿入損失に起因して光損失が増加する。図33を参照するに、第1の導波路コネクタが活性層20"のエッジ若しくは表面に取り付けられ、一方、第2の導波路コネクタは縦型カップラー160の付近で層123の表面に取り付けられる。第1及び第2のコネクタは一体的に結合してもよい。しかし、導波路とコネクタの境界ごと、並びに、コネクタとコネクタの境界ごと、推移と関連した光損失が存在する。また、光信号及び光電源は、従来のV溝コネクション112若しくは面法線コネクタによって基板10"の活性層20"内の導波路に接続された光ファイバ102、膜導波路、光ファイバレイ、又は、イメージングガイドを介してMCM基板10"に供給されることが認められる。

【0119】図33では、活性層20"及び120"は、それぞれの基板12及び212の上に直に作製される場合を考えて図示されている。しかし、図34の実施例に示されるように、活性層20"及び120"は別々に作製され、それぞれの基板若しくは印刷基板に接着しても構わないことが認められる。このアプローチによれば、電気相互連結と、光相互連結を作製するため異なる技術を使用できる。また、MCM基板10"がバックプレーン120と接触するエッジで活性層20"を基板1

2から容易に分離することができる。図33に示された実施例の場合に、活性層20"は基板12の上に作製され、材料の電気防食用パッチは、活性層20"が形成される前に、層20"が基板12から分離されるべきエッジに沿って基板12の上に配置される。層20"が形成された後、電気防食用パッチはエッジから横方向に食刻される。

【0120】活性基板技術に基づく更なる発明として、ICチップは、活性基板への取り付けのため膜表面にコンタクトパッドが形成された誘電体膜に封止される。これにより、電気相互連結及び光相互連結の両方の相互連結を有する3次元マルチチップモジュールを形成するためICチップ層と活性基板層を交互に積層することが可能になる。

【0121】図35には、活性基板320に取り付けられたチップ層350の略断面図が示されている。本例の場合に、2個のチップ351及び352は誘電体膜に封止され、活性基板320は、VCSELエミッタデバイス336と、受光素子デバイス328とにより構成される。チップ層350は、非等方性導電性膜302によって活性基板320に積層される。このような膜は従来技術において公知である。VCSELエミッタデバイス336はチップ351により制御され、光信号を活性基板320内の縦型カップラー344に送信する。導波路324aは縦型カップラー344に接続される。導波路324aは信号を送信用縦型カップラー348に伝達し、送信用縦型カップラー348は光信号を受光デバイス328の方に進める。受光デバイスの電気出力は第2のチップ352上の回路に接続される。チップ層350及び活性基板320は、対向したコンタクトパッド332を介して電気信号を相互に伝達し、電気経路330及び電気バイアス333を有する。コンタクトパッド332は、非等方性導電性膜302内に分散された導電性材料の球を介して互いに接続される。パッド332により得られる電気接続は、基板の面内のx軸方向或いはy軸方向ではなく、垂直方向の接続を行うので、屢々、z軸接続と呼ばれる。

【0122】視覚的な簡明さのため、活性基板の構造は概略的に示されている。この活性基板の基本的な層構造は上記のマルチチップモジュールシステムの第1の実施例における構造と同じであり、活性基板は既に説明した作製工程によって作製される場合を想定する。また、チップ及びパッドに対する活性部品の相対的なサイズは拡大して表示されている。VCSEL及び受光素子(PD)は拡大されている。ICチップ層の詳細な構造及び作製方法の例を以下に説明する。

【0123】非等方性導電性材料を用いてICチップ層350を活性基板320に接合する代わりに、粘着性ボンディングシートを使用してもよい。層350の電気パッド332を基板320のパッド332に接合するた



め、パッドの場所に（例えば、プレバンディングなどによって）ボンディングシートを通る孔が作られ、導電性ボンディング材料は1組のパッドの上に設けられる。基板320及び層350は、熱と穏やかな圧力とによって一体的に積層される。また、1998年11月13日に出版願され、発明の名称が“Multilayer Laminated Substrates with High Density Interconnects and Methods of Making the Same”であり、本願の出願人に譲受され、発明者がHunt Jiang, Tom Massingill, Mark McCormack, Michael Leeである米国特許出願第09/192,003号明細書に記載された多層積層プロセスを使用してよい。さらに、1998年12月1日に出版願され、発明の名称が“Conductive Composition”であり、本願の出願人に譲受され、発明者がHunt Jiang, Solomon Beilin, Albert Chan, Yasuhito Takahashiである米国特許出願第09/203,126号明細書に記載されたガスを含まないはんだペーストを、ボンディングシートの孔に使用される導電性ボンディング材料に用いてもよい。Ku o-Chuan Liu, Michael G. Leeにより発明され、名称が“Transient Liquid Alloy Bonding”である米国特許出願明細書に記載されたZ接続における2個の金属パッドを一体的に拡散ボンディングは、本願の基板の構造に有用である。パッド332のZ軸接続は、はんだ接合、若しくは、金属拡散接合によって行われ得る。金属拡散接合は、特に、精密なZ接続（すなわち、小さいZ接続）を作製するため有効である。また、Loveに発行され、本願の出願人に譲受された米国特許第5,334,804号に記載された配線相互連結構造（WIT）は、好ましくは、アンダーフィル材料と共に使用される。上記の方法及び材料は、いずれも、種々の基板を既に説明した実施例、並びに、以下に説明する実施例に接合するため使用され得る。アンダーフィル材料は、はんだ接合、金属拡散接合、TLB（Transient Liquid Alloy Bonding）接合、若しくは、WIT接続のためのボンディングシートの代わりに使用できる。

【0124】付加的なICチップ層350及び活性基板層320は、図36に示されるように、互いに重ね合わせられ、付加的な非等方性膜302若しくはボンディングシート、又は、他のZ接続方法によって相互に接続される。積層中の活性基板32は、好ましくは、活性基板を作製するため使用されたベース基板12から、上記の何れかの基板分離方法を用いて分離される。層350及び基板321の中の一部のバイア333は、ランド及び1個以上の電源電圧をすべての層に伝達し、一方のチップ層350から別のチップ層350に電気信号を伝達するため互いに積層される。非等方性シートを利用しないボンディングシート、Hunt他によって開発された多層積層プロセス、又は、他のZ接続方法を使用する利点は、光信号が、非等方性導電性膜で屢々使用される導電性球或いは不透明材料によって遮られることなく、活性

基板320とICチップ層350との間で垂直に伝達されることである。光Z接続は図示されていないが、カップラー344及び348のような導波路カップラーによって容易に実現することができる。

【0125】活性基板320の導波路及び他の活性部品は、図37-38に示されるように別々の層に作製してもよい。本例の場合、活性基板は、導波路層320aと活性部品層320bとに分割される。層320a及び320bは、上記の粘着性ボンディングシート302'、Hunt他による多層積層プロセス、はんだ接合、金属拡散接合、TLB接合、又は、WIT接続によって一つに接合される。はんだ接合、金属拡散接合、TLB接合、又は、WIT接続が使用される場合、従来のアンダーフィルをボンディングシートの代わりに使用してもよい。

【0126】図39乃至42には、発光デバイス（例えば、VCSEL）と、スイッチデバイス（例えば、光変調器）が多層に組み込まれる種々の形態を概略的に表わす図である。図39において、2個の別々の層内の2本の導波路は、対応した導波路の端に取り付けられた送信用縦型カップラー及び受信用縦型カップラーを介して互いに光結合（光学的Z接続）される。光変調器デバイスは、2個の縦型カップラーの間の光学路に設置され、別個の層に収容される。光変調器デバイスは、電子光材料（若しくは、電子吸収（EA）材料）と、本体部の各面に作製された2個の接点とにより構成される。電子光

（若しくは、電子吸収）材料の本体部は、層の製造中にセットされた個別のチップを含み、或いは、本体部は、図12乃至19に示されたスイッチデバイス25の電子光材料に対し行われたように、元の場所に形成してもよい。図41には、下部導波路がエミッタデバイス（例えば、VCSEL）によって置き換えられている点を除いて同じ構造を有する。両方の例において、層は、ボンディングシート及びZ接続方法を使用することなく、積層製作工程によって互いに積層される。しかし、必要ならば、或いは、望ましいならば、3層が別々に製作され、ボンディングシート、アンダーフィルとはんだ接合、金属拡散接合、TLB接合、又は、WIT接続によって一体的に接合される。図40にはその一例が示され、図41に示された層構造と同じ光接続性を提供する。最後に、図42には、光変調器デバイスを介入することなく第2の層の導波路に接続している第1の層のエミッタデバイスが示されている。上記例では、光電子デバイスへの接点は、バイアを使用して下面に配線される。逆に、図35乃至38の例の場合に、上記層の中の少なくとも一部は積層製作プロセスによって互いに積層される。一般的に、本発明の任意の積層構造は積層プロセスによって製作される。

【0127】層が別々に製作され、選択的に組み付けられる例の場合に、光屈折性アンダーフィル材料、又は、光屈折性ボンディングシートを個々の層の間に使用して

もよい。このようなアンダーフィルを用いる場合に、参考のため引用する欧州公開特許出願第EP-689, 067-A号に記載されたSOLNET導波路形成プロセスを使用することにより部品及びアンダーフィルの数層の積層を通る縦型導波路を形成し得る。この欧州特許出願は、本願の出願人に譲受され、特願平6-140502号、特願平6-200974号、特願平6-204922号、特願平7-59240号及び特願平7-61092号に基づく優先権を主張している。このSOLNET導波路形成プロセスの場合に、光ビームは、縦型導波路が形成されるべき場所に集光され、光屈折性材料はこのビームにตอบสนองして屈折率が大きくなる。

【0128】図35乃至42には、図面を見易くするため、1個の発光デバイス(VCSSEL)と、1個の受光デバイス若しくは光変調器(スイッチ)デバイスだけが示されている。本発明の典型的なアプリケーションは、このような電子デバイスを数個又は多数個含む。VCSSEL、受光素子、及び、光スイッチの代わりに、それぞれ、ドライバ集積VCSSEL、ドライバ集積スイッチ(変調器)、及び、増幅器集積受光素子を使用できる。このような場合、既に説明したように電源及びグラウンド用の付加的なパッドが必要である。チップ351及び352は、VCSSELのドライバ及び/又は増幅器である。ICチップは互いに積層できる。例えば、プロセッサチップ用の第1のICチップ層は、ドライバ及び増幅器用の第2のチップ層の上に積層され、第2のICチップ層が積層され、活性基板は、第1のチップ層の出力及び入力第2のICチップ層のドライバ及び増幅器に供給され、第2のチップ層のドライバ及び増幅器が活性基板の光電子デバイスに接続される構造を提供する。この例の場合、ドライバ及び増幅器の接続パッドは第1のICチップ層のパッドと対向するように作製される。また、ドライバ/増幅器薄膜チップを通過するバイアを形成することが可能である。或いは、チップは、周囲のポリマー層にバイアを形成するVCSSEL及び受光素子に対応した小片に分割してもよい。また、膜ではなく、通常のプロセッサ用のダイチップを使用してもよい。この場合、プロセッサダイ/ドライバ増幅器IC層/活性基板のような構造が作製される。図119及び120には、同じ状況が実現され得、チップ層のチップはチップを通過するバイアを備えた薄膜ドライバ/増幅器チップでもよく、或いは、分割された薄膜ドライバ/増幅器チップでもよい。上記のドライバ/増幅器チップは、ドライバ回路、増幅器回路、バイアス回路、温度安定化回路、クロック又は信号スキュー補償回路、同期回路、並びに、その他の適切な回路を含む。したがって、一部の場合に、ドライバ/増幅器チップは「送信器回路/受信器回路」チップと呼ばれる場合がある。図35乃至42、119及び120において、ドライバ/増幅器チップ、及び/又は、プロセッサ/メモリチップを含むチッ

プは、VCSSEL、受光素子、及び、その他の素子のような光電子デバイスと同じ層に共存する。各層の上、又は、層間の境界面上にできる限り広いグラウンド又は電源面を形成することにより、各層内の電気ノイズを低減することができる。

【0129】チップ層内のチップは、バイアを具備した薄膜ドライバ/増幅器チップ、或いは、分割された薄膜ドライバ/増幅器チップである。図35乃至42、119及び120に示された構造は、FOLM及びOE-MCMを含む本発明のすべての実施例に適用され得る。また、視覚的な分かり易さのため、これらの図に示されている導波路は分岐を含まないが、典型的なアプリケーションは、前に説明した図に示されている通り分岐型の導波路を含む。接続密度が高い場合には、導波路は多層構造でもよい。一般的に、本発明のすべての実施例において、接続密度が高い場合に、多層導波路が必要に応じて使用される。

【0130】多層構造は、積層プロセス、若しくは、z接続プロセスによって製造され得る。一部のアプリケーションでは、スイッチデバイス(例えば、変調器)及び/又は発光デバイス(例えば、VCSSEL)からの導波路は、複数の導波路を担う外部光ファイバ、ファイバアレイ、ファイバイメージガイド、或いは、外部薄膜に接続される。ファイバアレイ、ファイバイメージガイド、或いは、外部薄膜は、「膜導波路アレイ」、若しくは、簡単に「導波路アレイ」のように称される。これらの光ファイバ及び導波路アレイは、図35乃至42に示された積層部品によって作られるシステムから外に光信号を伝達する。同様な形で、これらの外部光ファイバ、ファイバアレイ、ファイバイメージガイド、及び、導波路アレイは、活性層の受光デバイスに光信号を伝達する。いずれの場合も、光ファイバ、ファイバアレイ、ファイバイメージガイド、又は、導波路アレイは、内部導波路、縦型カップラー若しくはビームスプリッタに直接的に光結合された場所でシステム層に取り付けられる。積層されたスタックの寸法を超える一方の側面にタブ部を有するように層320、320a、320b若しくは350を形成し、外部導波路アレイをこの拡張されたタブに取り付けることによって、導波路アレイはこれらの層の中のいずれか一つの層に接続される。面法線接続は、下部層及び上部層で使用される。この構造による更なる利点は、層320、320a、320b、350の間の占有されていないギャップが構造体の中を流れる冷却用ガス若しくは液体のチャネルとして使用されることである。

【0131】ICチップ層350を作製する方法の一例が図43乃至50に示されている。図43を参照するに、ICチップ層350を通るバイアは、最初に暫定的な基板412を取り、この暫定的な基板の上面にバイアポストを形成することにより形成される。暫定的な基板

の取り付け及び除去は、上記のいずれの方法を使用して行ってもよい（例えば、Arjavalingham他に発行された米国特許第5,258,236号を参照のこと）。バイアポストは、電気めっき、スパッタリング、或いは、その他の方法によって形成される。電気めっきによる形成法の場合、暫定的なシード層は、従来技術において公知の如く、基板412の表面にスパッタリングされ、次に、厚いフォトレジスト層が基板面に形成され、リソグラフィパターン露光及びパターン現像によってパターンニングされる。これによりバイアアパーチャが形成され、導電性材料が通常の電気めっき法によってバイアアパーチャ内にめっきされる。現時点では、銅が好ましい材料であるが、他の金属を使用しても構わない。導電性材料は、最終的な構造に必要とされる厚さ（若しくは高さ）よりも多量にめっきする方が好ましい。スパッタリング法の場合、厚い導電性材料の層が基板の全面にスパッタリングされる。次に、フォトレジストがスパッタリングされた層の上に形成され、パターン露光され、バイアが形成される場所の上にフォトレジストの部分を残すように現像される。残りの露光されたフォトレジスト層の部分は食刻される。エッチングの後、残りのフォトレジストが除去される。

【0132】バイア形成プロセスの次の工程として、フォトレジスト層が除去され、めっきシード層が除去される。ICチップ層350を形成する基本的な方法に対する変形例として、シード層を維持し、層350の底面に電気経路を形成するため後の処理工程で使用してもよい。シード層は、ICチップ層350の底面に電気経路330及び相互連結パッド332を画成するため、この方法を一般的な工程でパターンニングしてもよい。シード層を一般的な工程でパターンニングする場合、シード層は、例えば、一様な電気めっき工程を用いて付加的な導電性材料を堆積させることによって比較的厚くされる。バイアポストがフォトレジスト層に形成された後、フォトレジスト層は、底面に形成されるべき経路及びパッドを画成するため、もう一度パターン露光され、現像される。このパターンニング工程は、経路、パッド、及び、バイアが形成されるべきではない場所からポジのフォトレジストを除去する。この2回目のパターンニング工程は、望ましくないシード層を露出させ、適当な化学腐食液によってこのシード層を食刻する。残りのフォトレジストは、次に除去される。厚いシード層の画成工程は、以下に説明するように最終工程まで延期される。従来技術において公知の如く、フォトレジスト層は、場合によっては、像を改良するため、パターン露光された後に、ソフトベーク処理が施される。このような露光後ベーク処理は、温度が製造元によって指定された値を超えたときに、ポジのフォトレジスト内の光触媒の量を減少させることが可能である点に注意する必要がある。したがって、有効な2回目の露光を行うため、1回目のパタ

ーン露光後のソフトベーク工程中に、フォトレジストの臨界温度を超えるべきではない。臨界温度を超えることを回避できない場合、並びに、ネガのフォトレジストが使用された場合、エッチマスクを通して非等方性プラズマエッチングを行うことによってフォトレジスト層をパターンニングしてもよい。

【0133】図44を参照するに、このプロセスの次の工程で、ICチップ351及び352が暫定的な基板412の表面に取り付けられる。そのため、薄いポリマー粘着層414がスピンコーティングによって基板412の表面に形成される。チップ351及び352（又は、活性部品）は、正しい位置に設置され、層414に接着させられる。層414は、層414の材料が硬化を必要とし溶媒を含む場合に、粘着性を高め、次の硬化工程での溶媒の蒸発量を減少させるため、ソフトベーク処理してもよい。チップ装着工程は、図12乃至19に示された上記の活性基板20を形成する方法で使された工程と同様であるので、これ以上の説明は行わない。前の工程のシード層が、完全な形若しくはパターンニングされた形で維持される場合、層414が形成される前に、薄いクロム粘着層をシード層の上に形成することが好ましい。このような粘着層は、材料414が基板412の特定の材料に対し許容できない程度に僅かな粘着力しか持たない場合に好適である。チップ351及352を装着する別のアプローチとして、金属パッドをシード層に形成し、チップの裏面を金属で被覆してもよい。チップは、上記の金属ボンディング及びTLB法、並びに、通常のはんだ付けを用いて取り付けられる。層350が完成するまでに、チップの裏面の金属パッドは層350の底面の信号線から絶縁されるべきである。しかし、一定のグランド若しくはバイアス電位へのカップリングは、電気回路の必要に応じて使用される。

【0134】次の研磨プロセスが使用されるので、チップ351及び352は、好ましくは、上記の多層金属構造体27x、27y、27z（図12）を含む電極27を有し、サブレイヤ27yはタングステンのような研磨ストップ金属を含む。この多層構造体は、ICチップがウェーハ形式であるとき、すなわち、ダイス形ではないときに最もうまく形成される。チップの表面で電極が存在しない領域が広い場合、次の研磨プロセスで窪みが生じないようにするため、それらの領域に研磨ストップ材料の離間したパッチを堆積させることが好ましい。このような研磨ストップ層は、好ましくは、チップの上部のパッシベーション層に形成される。チップ351及び352は、典型的に、上記のエピタキシャルリフトオフプロセスで製作され、（数ミクロンから数10ミクロンの範囲の）非常に薄いチップ部品を製作できる。チップが厚いウェーハ技術を用いて製作される場合、チップは、厚さを減少させるため、裏面側で予め研磨（プレ研磨）される方が好ましい。従来技術において公知のこのプレ

研磨は、チップが未だウェーハ形式である間に行われる。従来技術において、非常に均一な研磨方法が知られ、かつ、研磨方法の改良が続けられているので、ELOを用いずに研磨することによって薄膜チップを得ることができる。この点に関して許容されるチップの厚さは、 $5\mu\text{m}$ 乃至 $50\mu\text{m}$ である。

【0135】図44に示されたICチップ351及び352は表向きに配置されているが、チップは裏返しに配置されても構わない。層350の底面のパッド及び電気経路が前の工程で形成された場合、粘着層414を使用せずに、金属拡散ボンディング、TLBボンディング、はんだボンディング、WIT接続などを用いてチップのパッドを底面の経路にそのまま接触させることができる。チップがこのような接合された場合、高温アンダーフィル材料は、エアポケットを防止するためチップの下側に設けなくてもよい。層350の底面のパッド及び電気経路が未だ形成されていない場合、ICチップ351及び352の上面は層414に接着され得る。エアポケットを防止するため、層414は、チップが配置されるときに可塑性流動可能状態に保たれ、チップは真空の条件下で層に押しつけられる。チップを基板の上に裏返しに配置することにより、GaAsチップに上記のエピタキシャルリフトオフプロセスを使用する際に以下の利点を得られる。すなわち、チップをGaAsウェーハから除去するため使用されるAlAsエッチング工程

(又は、AlGaAsエッチング工程)は、チップが暫定的な基板412に裏返しに配置されるまで延期しても構わない。基板412への配置後、チップの回路を収容するエピタキシャル層からバルクGaAs基板を分離するため、AlAs (又は、AlGaAs) エッチング工程が行われる。かくして、配置工程中にICチップを支持する機能はGaAsバルク基板によって得られるので、ICチップを支持するため、ポリマー膜、ガラス基板、若しくは、他の基板を用いる必要がない。GaAsウェーハ全体は基板412に裏返しに配置してもよく、合う理は、GaAs基板は個々のチップを相互に分離するため最初にダイス化されても構わないことが認められる。ウェーハ全体が配置される場合、バイアポスト333が形成される前に、配置が行われる。デバイスウェーハを基板412に装着する別の利点は、デバイスウェーハの裏面がチップの厚さを減少させるため研磨され得ることである。これは、特に、エピタキシャルリフトオフ工程を用いて除去することが困難、若しくは、除去できないチップの場合に有用である。

【0136】図45を参照するに、このプロセスの次の工程は、バイアポスト333、チップ351及び352、粘着層414の露出部分の上にポリマー層416を形成することである。層416は、これらの部品を単一のポリマー膜内に収める。コア材料、クラッド材料、ポリイミド、紫外線硬化可能エポキシ、及び、光屈折性材

料の多数のポリマー材料が使用される。不可欠ではないが、光屈折性材料は、SOLNET導波路形成プロセスで積層された層内に縦型導波路を形成したい場合に使用が必要がある。ポリマー層416は、好ましくは、材料をスピンコーティングすることにより形成される。層が形成された後、一般的に材料が硬化を必要とする場合に、層は硬化される。チップ351及び352の厚さが約 $15\mu\text{m}$ よりも厚い場合、2回以上の別個の被覆及び硬化工程がある種のポリマー材料、特に、硬化中に非常に収縮される材料に対し必要とされる。

【0137】図46を参照するに、基板は、チップ351及び352の電極 (例えば、パッド) と、バイアポスト333の上部とを露出させ、より平坦な表面を得るために研磨される。従来技術において公知の通常の研磨及び化学機械研磨プロセスを使用することができる。図47を参照するに、電極経路330及び接続パッド332の組が上面に形成される。これは、従来のいずれの導電性層形成方法を使用して行ってもよい。従来の形成方法の中の多くは図12乃至19を参照して既に説明した。例えば、導電性材料が一様にスパッタリングされた後に、パターニングされた基板のエッチングプロセスが使用される。

【0138】ここで、処理は異なる方向へ進められる。電気経路330及び接続パッド332が上記の通り厚いシード層をパターニングすることにより予め形成されている場合、ICチップ層350の形成は完了し、ICチップ層350は暫定的な基板412から取り外される。しかし、基板412は層350に非常に優れた寸法的な完全性を与えることができるので、暫定的な基板412を除去する前に、層350の上面はz接続組立工程で別の部品層に積層される。底側経路及びパッドが未だ形成されていない場合、プロセスの次の工程は、可溶性粘着層419を用いて第2の暫定的な基板418をICチップ層350の上面に取り付けることである。この取り付けの終了後、第1の暫定的な基板412が除去される。この工程の結果は図48に示されている。多数の可溶性エポキシ及び粘着材料は従来技術において公知であり、第1の暫定的な基板412に関する上記の方法と互換性がある。この時点以降の処理において、更なる硬化工程は必要とされないので、可溶性エポキシ及び粘着材料の選択の幅は大きくなる。可溶性粘着層を使用する代わりに、米国特許第5,258,236号に開示された基板解離技術における通常の粘着層、或いは、透明基板418と、紫外線が照射されると粘着性能が失われる粘着層419とを使用してもよい。透明基板418を使用する後者の場合、基板は、透明基板を通して伝達された紫外線光を粘着層に照射することにより剥離され、溶媒に晒される。上記の他の基板解離技術を使用してもよい。

【0139】次に、ポリマー粘着層414を除去し、チップ351及び352の厚さを選択的に減少させるた

め、選択的な研磨又はエッチング工程が行われる。この工程の結果は図49に示されている。次に、上側面に電気経路及びパッドを作製するため使用される何れかの工程を用いて底側電気経路330及び接続パッド332が形成される。この工程の結果は図50に示されている。完成したICチップ層350は、次に、暫定的な基板が未だ元の位置にある間に、z接続組立工程において、一般的に上側面が別の部品層に装着される。これによって、z接続組立のための積層プロセスにおいて、層350の良好な寸法上の完全性が得られる。第2の暫定的な基板418は、(例えば、粘着層419が可溶性であるならば粘着層419を溶解し、米国特許第5,258,236号に記載された除去工程を実施し、或いは、粘着層419に紫外線を照射するような)適切な除去工程によって層350から解離される。

【0140】図43乃至50には、本発明の実施例で説明される他の処理工程と組み合わせて様々な形態で使用されるプロセス工程が示されている。例えば、経路及びパッドを形成するだけでなく、上記の底側処理には、例えば、ビームスプリット用の45°の鏡面及び光格子などの他の機能的部品を作製する工程が含まれる。また、図43乃至50に記載されたプロセスは、チップ351及び352が設置された後にパイアポストが形成されるように変更してもよい。この場合、チップ351及び352を基板上により滑らかに設置できる利点がある。さらに、図43乃至50のプロセス工程は、種々の単一基板、或いは、多数の基板が積層された構造体を作製するため、チップ351、352以外の異なるタイプのデバイス(すなわち、光電子膜)、及び/又は、導波路層に埋め込まれたデバイスを用いて繰り返してもよい。

【0141】図43乃至50に記載された方法は、ICチップを光電子部品若しくは材料と置き換えることによって、活性部品層320bを作製するため同様に適用される。導波路層320aは、下側クラッド層に埋め込まれたパターンニングされた導波路コアを形成するため詳細な説明に記載された任意のプロセス工程を追加し、及び/又は、デバイス設置プロセスを削除することによって、図43乃至50に示された工程と同じ工程で作製される。例えば、パイアポスト形成の後に、クラッド層形成と、コアパターン形成と、上側クラッド層形成と、CMPと、上部メタライゼーション(或いは、下側クラッド層形成前のメタライゼーション)の工程が続けられる。導波路層320aは、例えば、図12乃至19に示された製作工程のような上記の作製工程の中の一部の工程から形成され、使用されない工程は活性部品の組み込みに関連している。

【0142】本発明の説明のため記載されたすべての実施例、特に、精細(すなわち、非常に細かい)パターン及び形状を有する実施例の場合に、ポリマー層は、本願

の出願人に譲受された米国特許第5,444,811号に記載されているようなCVD(化学蒸着法)、蒸着メタライゼーション法、及び/又は、MLD(分子層堆積法)、或いは、これらの方法と他の通常の被膜方法との組合せによって形成される。さらに、本発明のすべての実施例において、部品層の上側面及び底側面は、反射ノイズを低減するため部品の上に形成された反射防止層である。

【0143】ICチップ層350を形成する幾つかの実施例を説明したので、次に、ポリマー導波路層320aを形成する方法について説明する。図51を参照するに、クラッド層21は、暫定的な基板450の上に形成され、上記の何れかの方法で硬化される。暫定的な基板450は、アルミニウム、水晶、ガラス、或いは、上記の暫定的な基板の構造により構成される。クラッド層21を形成する前に、粘着層及びシード層が基板450の表面に形成され、シード層は、層320aを通る導電性パイアのためのパイアポストを電気めっき形成するため使用される。図52を参照するに、コア層24が、上記の何れかの方法に従ってクラッド層21の上に形成され、硬化される。層320aがビームスプリッタ若しくは波長フィルタを有する場合、コア層24は、この時点で、部品の格子を形成するためエッチングされ、若しくは、光照射される。次に、格子は、異なる反射率を有する材料で充填される。

【0144】図53を参照するに、光導波路454の側面を画成するためレーザ切断が使用される。図53及び54は、3本の平行光導波路の側面図である。クラッド層21は、約10 $\mu$ mの厚さを有し、コア層24は約10 $\mu$ mの厚さを有し、導波路は10 $\mu$ m乃至50 $\mu$ mの幅を有し、導波路は約250 $\mu$ mのピッチで互いに離間されている。レーザ切断は、コア層24と同じ深さまでで構わないが、實際上、クラッド層21とコア層24の合成された厚さと同じ深さに達する場合がある。レーザ切断の幅は、約20 $\mu$ m乃至75 $\mu$ mである。クリーニング動作は、好ましくは、レーザ切断工程からの破片を除去するため行われる。このクリーニングはプラズマエッチング工程によって実行してもよい。プラズマエッチング工程は、クラッド層21及びコア層24よりも速いレートで破片を食刻する傾向がある。除去されるべき破片の量を減少させるため、レーザ切断動作が実行される前に、フォトレジスト、或いは、他の硬化されないポリマー材料の層をコア層24の上に形成してもよい。切断動作中に、破片の大部分はフォトレジスト層の上部に残されるので、フォトレジスト層に溶媒若しくは現像溶液を塗布してフォトレジスト層を除去することによって容易に破片を取り除くことができる。簡単なプラズマエッチングは、レーザでエッチングされたトレンチが汚れていないことを保証するため行われる。

【0145】図54を参照するに、上部クラッド層23

は、上記の何れかのクラッド層形成方法を用いて、パターンニングされたコア層 24 の上に形成され、次に、硬化される。このとき、パイアポストは、シード層にアパーチャをレーザ穴あけ加工し、クリーニングし、めっきすることにより形成される。また、クラッド層 23 の上面に電気経路及びパッドを形成してもよい。

【0146】図 55 及び 56 は平行導波路の側面図であり、レーザ溶融によって形成されたようなレーザ切断部が、縦型カップラーの鏡面素子のためのベベルエッジを形成するため導波路の端に作製される。これらの切断部の角度は、図 55 に符号 455 で示されるように内向きであるか、或いは、図 56 に符号 456 で示されるように外向きである。導波路は、一方の端に内向き切断部を有し、もう一方の端に外向き切断部を有する。必要に応じて、上記の如く、金属のパッチがより正確なレーザ切断部をえるためにレーザ切断部毎に形成される（図 28 の層 161 を参照のこと）。このとき、ベベル構造エッジは、簡単なプラズマエッチング工程でクリーニングされ、反射金属若しくは反射材料の層 458 が、外向きレーザ切断部 456 によって残されたベベル構造エッジの上に堆積される。電気経路及びパッドがクラッド層 23 の上面に予め形成されている場合、レーザ切断動作及び一様な堆積工程が行われる前に、最初にフォトリソトリフトオフ層を経路及びパッドの上に形成することが望ましい。

【0147】内向き切断部のベベル上に鏡面素子を形成するため、図 57 及び 58 に示されるように、第 2 の暫定的な基板 452 が上記の何れかの方法によって層 320a の上部に装着され、第 1 の暫定的な基板 450 が除去される。図 57 に示された実施例の場合に、粘着層 453 は、第 2 の暫定的な層 452 と層 320a との間にある。ベベルは簡単なプラズマエッチングによってクリーニングされ、反射金属若しくは反射材料の層 457 によって被覆される。電気経路及びパッドは層 320a の底側面に形成される。層 320a はかくして完成し、IC チップ層 350 或いは活性部品層 320b に組み付けられ、次いで、第 2 の暫定的な基板 452 が除去される。内向き切断部のベベルに鏡面素子を形成する別のアプローチによれば、反射金属は、第 2 の暫定的な基板が装着される前に、直接電解めっき、無電解めっき、直接めっき、又は、高圧 CVD（10 ミリトール乃至 100 ミリトール）を用いて内側面に堆積させられる。直接電解めっきの場合に、シード層が存在しなければならない。無電解めっきの場合に、ポリマー材料の表面に適当な活性化及び触媒処置が施される。

【0148】図 46 乃至 58 に示されたプロセスの変形例として、導波路は、レーザ切断ではなく、コア層 24 のプラズマエッチングによって画成される。コア層が形成され、硬化された後（図 52）、クロムを含むような粘着層が層 24 に形成される。厚いフォトリソ層が

粘着層に形成され、導波路 454 が形成されるべき場所を定めるようパターンニングされる。クロム粘着層の露出部分は、クロム用の高速化学腐食液によって食刻され、得られた構造体は、図 59 及び 60 に示されるように、層 24 の露出部分を除去するためプラズマエッチングされる。導波路に光の漏れが生じないことを保証するため、好ましくは、下側クラッド層 21 の中まで少しだけ余分にエッチングされる。プラズマエッチングの後に、残りのフォトリソ層及び粘着層が除去され、クラッド層 23 が形成され、硬化される（図 60）。残りの処理工程は、図 55 乃至 58 に示されているように実施される。

【0149】上記のように、他のプロセスの場合に、コアは受光材料により構成され、光照射によって硬化される。この場合、コアパターンニングは、RIE プロセスではなく、パターン化された露光プロセスによって行われる。この場合、RIE 技術のレーザ切断の他に、特願平 8-262265 号明細書に記載されているような傾斜したリソグラフィ露光技術がベベル構造エッジを作製するため使用される。フォトマスクを介した直接的な露光は、プロセスの単純化のため好適である。しかし、表面がソフト硬化後に十分に適当であるならば、金属マスクがフォトマスクとして作用するよう表面に形成される。さらなる平坦化が求められる場合、上側クラッド層が形成された後に、CMP が行われる。

【0150】一般的に、図 55 に示された内向き切断部の鏡面よりも、図 56 に示された外向き切断部の鏡面を製作する方が簡単であるが、両方のタイプの鏡面構造を経済的に製作できることが望ましい。図 55 及び 56 を参照するに、内向き断面部及び外向き断面部の両方の鏡面は、互いに鏡像である台形を画成する。図 56 の台形状表面の上面が光電子基板に装着された場合、装着された光電子基板上で内向き切断部の鏡面として作用する。したがって、外向き切断部の鏡面として製作された鏡面は、図 56 に示されるように、図 58 の内向き切断部の鏡面として機能する別の光電子表面に装着される。この方法によって、内向き切断部の鏡面を有する多層光電子基板を製作する高歩留まりプロセスが容易に実現される。

【0151】図 61 乃至 65 には、活性部品層を導波路層に追加する方法の一例が示されている。図 61 乃至 65 に示された導波路層及びパイアポストは、例えば、図 43 乃至 50 及び図 51 乃至 60 を参照して説明した方法で作製される。図 57 に示された導波路層 320a から始めて、切断部 455 及び 456 により作成されたボイドは、通常、ポリマー材料である材料によって充填され、表面が平坦化される。電気経路及び相互連結パッドはクラッド層 21 の露出面上に形成され、パイアポストは、先に説明したパイア形成工程の電気めっきにより形成される。この工程の結果は図 61 に示されている。次



に、図62を参照するに、VCSEL発光デバイス36は基板上に裏返しに配置され、電極は金属拡散ボンディングによって対応したクラッド層21上のパッド332及び／又は経路330に接合される。高温アンダーフィルは、好ましくは、発光デバイス36の下側に施される。受光素子デバイスのような他のデバイスは、同様に取り付けられ、処理されるが、視覚的な明瞭さのため図示されていない。このように図62に配置された各デバイスは、導波路の端、若しくは、縦型ビームスプリッタの分岐で鏡面構造458の上に重なる活性領域を有する。

【0152】図63を参照するに、ポリマー層25は、デバイス36及びパイア333をポリマー材料の膜に封止するため表面上に形成される。SOLNETプロセスによって縦型導波路を形成するため有効なクラッド材料、コア材料、ポリイミド、エポキシ、紫外線硬化可能エポキシ、及び、光屈折材料を含む任意のタイプの材料が使用される。層25は、必要に応じて硬化され、パイア333の上部を露出し、層25をより平坦化し、場合によっては、部品への付加的な電気接点を作成するような必要があれば、層25に埋め込まれたデバイスの表面を露出させるため研磨される。これらの工程の結果は図64に示されている。次に、図65に示されるように、電気経路及びパッドは研磨された層25の上面に形成される。経路は、既に説明したいずれのパッド／経路形成工程を用いて形成しても構わない。活性基板320はかくして形成され、寸法制御のための暫定的な基板452を用いて、ICチップ層350又は、導波路層のような他の活性層、若しくは、チップに組み付けられる。この組立は、上記のいずれの方法を用いても構わない。組立後、暫定的な基板452は上記の何れかの基板解離方法によって除去される。

【0153】或いは、図61乃至68に示されたような形で導波路層を活性デバイス層の上に積層してもよい。この場合、VCSELは表向きに配置されるべきである。さらに、導波路層、活性デバイス層、チップ層のような種々の層の組合せが、図43乃至65に示された何れかの工程の組合せによって積層される。図59乃至77についての説明既に説明したように、チップ上に予め構築され、導波路材料の屈折率よりも高い屈折率を有するスイッチデバイス又は横型発光デバイスを使用するとき、ある種の場合に、導波路とチップデバイスとの間に良好な光カップリングを実現するため、デバイスの幅を導波路の幅よりも狭くすることが推奨される。導波路とチップデバイス間の高カップリング効率は、多数の電子光プロセスの効率を高めるので望ましい。例えば、高いカップリング係数によって、光モードはスイッチ／変調器と強く相互作用するので、より低電圧のスイッチ及び変調器を使用することができる。活性デバイスのデバイス幅を狭くと、デバイス容量が減少するので、より高

速の動作を実現できるようになる。同じ理由から、チップ部品のたかさを導波路の高さより低くし、チップを導波路の中心に配置することが望ましい。活性デバイスの厚さを減少させることにより、デバイス内の電界が大きくなるので、低電力（電圧）動作が可能になる。高さを低くしてチップの中心を位置決めする工程については後述するが、この工程は上記の作製工程に組み込んでも構わない。図67は望ましい結果の断面図である。高い屈折率を有するチップ形式の4個のスイッチデバイス26a-26dは、大きい幅と厚さを有する4個の対応した導波路24a-24dと直線状に接続される。導波路24a-24dとデバイス26a-26dとの反射を減少させるため、デバイス26a-26dの端は徐々に細くなるようテーパが付けられる。最適なカップリングのためのこのテーパの量と、各デバイスと導波路24の間の幅の減少量は、屈折率の差に依存する。最適カップリングのため必要な値は、光学的なシミュレーションによって非常に良く計算される。図76及び77は、スイッチデバイス26aのチップが導波路24bの高さよりも低い高さを有し、チップの中心が導波路の中央に位置決めされている様子を示す断面図である。中心の位置決めは、下側クラッド層21aの上に形成されたクラッド層21bのペデスタルによって行われる。

【0154】図66を参照して、図74乃至77に示された構造体を作製する工程の一例を説明する。ベース基板12から始めて、第1のクラッド層21aがベース基板12の表面に形成され、硬化される。クラッド層21aは上記のいずれのクラッド材料により構成されても構わない。次に、第2のクラッド層21bがクラッド層21aの上に形成される。このクラッド層は、感光クラッド材料を含む上記のいずれのクラッド材料でもよい。クラッド層21bが硬化される前に、前例の作製方法で行われたようにデバイスチップ26がクラッド層21bに接着される。層21bは、ソフトベーク処理され、ポリマークラッド層をフッ素化するため使用された溶媒が除去される。これらの工程の結果が図67の断面図と図68の平面図に示されている。クラッド層21bが感光材料ではない場合、好ましくは、この時点で硬化される。これらの工程中に、適切な電極構造体上記の如く層内に形成され得るが、電極構造体を形成する工程は省略されている。しかし、当業者は、電極構造体の形成工程を上記の作製工程に容易に組み込むことができるであろう。

【0155】このプロセスの段階で、チップ26は、個々のデバイス26a-26dを画成するようにパターニングされた大きい材料片である。これは、クラッド層21b及びチップ26の上部にフォトレジスト層を形成し、フォトレジスト層をパターン露光、現像し、個々のデバイス26a-26dが形成されるべき場所にチップ

26上にフォトレジストのパッチを残すことによって行われる。チップ26の露光部分は、適当な腐食液によってエッチングされ、個々のデバイスが画成される。これらの工程の結果は、図69の断面図と図70の平面図に示されている。このパターンニング及びエッチング工程は、チップデバイスにテーパを付ける。チップ26が多層構造体である場合、異なる腐食液を使用する複数のエッチ露光段階が必要になる。

【0156】クラッド層21bが感光材料を含む場合、フォトレジスト層のパターン露光は、十分に長い露光を用いることによって、チップ26の下側を除くクラッド層21bのすべての部分をパターンニングすることができる。この場合、クラッド層21bの部分は、フォトレジスト層の現像工程で除去される。しかし、これは有害な結果ではない。必要に応じて、フォトレジスト層が完全に露光され、クラッド層21bが不完全に露光されるように、露光工程のエネルギーを調節することができる。また、この段階でクラッド層21bが露光されないように携帯型等角マスクング構造体を使用してもよい。

【0157】次の工程として、パターンニングされたデバイス26a-26bの下側を除くクラッド層21bのすべての部分は除去される。層21bが感光性である場合、これは、化学放射線を一様に露光し、クラッド層21bが保持されるべき場所に放射線が衝突することを阻止するため個々のチップ26a-26dを使用することによって実現される。クラッド層21bは、次に現像、硬化される。これによって、層21bのセルフアライメントされたパターンニングが行われる。これらの工程の結果は図71の断面図に示されている。前のパターンニング工程で個々のチップ26a-26dの上部に残されたフォトレジスト材料は、この様な露光を受け、現像溶液、場合によってはクラッド層21bの現像工程で使用される現像液によって除去される。フォトレジスト層及びクラッド層21が適合しない化学的性質を有する場合、バリア層が二つの層の間に形成される。バリア層は、好ましくは、不透明であり、フォトレジスト層がデバイス26a-26dをパターンニングした後に除去される。クラッド層21bは、上記と同様に、一様な露光によって画成される。クロム又はタングステン層がバリア層として使用される。

【0158】クラッド層21bが感光材料を含まない場合、望ましくないクラッド層21bの部分は、個々のチップをエッチングマスクとして用いるプラズマエッチングによって、必要に応じてフォトレジストパッチと共に除去される。この場合、余分なフォトレジストはエッチング工程後に除去される。エッチング時間は層21bだけをエッチングするよう制御可能であるが、層21bが形成される前にプラズマエッチ・ストップ層を層21aの上に形成し、プラズマエッチング工程によって層21bが画成された後にプラズマエッチ・ストップ層を除去

してもよい。このストップ層のため、クロム層を使用できる。

【0159】このプロセスの次の工程は、図72に示されるように、得られた構造体の上にコア層24を形成する。このコア材料は、図74の平面図と図73の断面図に示されるように、導波路を画成するためパターンニングされる。感光材料又は光屈折材料及び光照射を含む上記のいずれのパターンニング方法を使用してもよい。導波路の端は、好ましくは、デバイス26a-26dのテーパ側に接し、又は、テーパ側に部分的に侵入する。次の工程で、図76に示されるように、クラッド材料の層23が構造体の上に形成され、硬化される。経路、パッド、鏡面素子、ビームスプリッタ素子、及び、上記の他の特徴を形成するための付加的な処理工程は、この段階で行われる。

【0160】次の工程として、デバイスの上部電極、パイア、及び、層の上面の電気経路が形成される。この層は、別の支持用基板に取り付けられ、元の基板12は取り外される。デバイスの底側電極、パイア、層の底面の電気経路を形成するため、裏側処理が行われる。金属電極が第2のクラッド層21bの上部若しくは内部に形成されたとき、ミニチップがこれらの金属電極に配置され、先に説明した金属拡散、金属ボンディング技術、T L B、及び、はんだボンディングによって金属電極に接続される。また、金属電極がミニチップの表面に形成された場合、1個以上のチップの電極がクラッド層23の上面に形成された金属パッドに接着させられる。これにより、電氣的接続及び物理的取付の両方が得られる。さらに、ミニチップへの信号が対向面上の経路から得られる場合に、面間のパイアは、よりコンパクトな接続配置が得られるように接続パッドの下側にある。これによって、ミニチップへの電気接続を作成するために表面積を効率的に利用できる。

【0161】図72に示されたコア層被覆工程において、選択的なクラッド層がコア層の上に被覆され得る。コア層が部分的又は完全に硬化した後、選択的なクラッド層が被覆され、ソフト・アンド・フル硬化される。コア層の厚さが光電子デバイスの高さよりも僅かに大きい場合、研磨された表面はクラッド層内にある。この2層アプローチは、コア層とクラッド層の間の境界面の平坦さを改善し、光散乱損失を減少させる。或いは、光散乱損失は、CMPプロセスが上側クラッド層の形成後に行われた場合に削減される。

【0162】別のプロセスの変形例では、1回以上のCMP工程は、CMP平坦化表面からの光モード散乱と関連した光散乱損失を減少させるため削除される。光照射によって硬化されるような感光導波材料が使用されるとき、コア層付近のCMP平坦化は不要である。図72に示された工程後、導波路パターンニングは、パターン化された光照射によって行われる。平坦化工程は、必要に依



じて上側クラッド層が形成された後に行われる。

【0163】コアパターニングプロセスの別の変形例として、ミニチップは、ミニチップを図67のクラッド層21bに取り付ける前のコア及びクラッド構造体を含む。この場合、チップ26、デバイス26a-26cは、図75及び77に示されるように、素子26'、26a'、26b'及び26c'によって置き換えられる。これには、幾つかの利点がある。屈折率プロファイルは、ミニチップのエッジに向かって制御される。特に、チップコア及びチップクラッドの屈折率は、非常に接近させること（屈折率の差を小さくすること）が可能であり、これにより、ミニチップの両方のエッジで導波路への光カップリングの効率を高めるためビームスポットサイズを容易に拡大することができる。

【0164】図12乃至21、図66乃至76、図83乃至90、及び、図91乃至98に示された実施例は一例に過ぎず、当業者は、特定のアプリケーションの要求に従って、これらの実施例及びその他の実施例、並びに、本発明を実現する装置と方法に関係したすべての実施例の本質的な面を組み合わせることが容易である。図66乃至76に記載された方法は、多数の非エピタキシャル膜と共に使用することができる。例えば、 $\text{TiO}_2$ 、 $\text{WO}_3$ 、 $\text{SiN}_x$ 、又は、 $\text{Si}$ 膜のような高屈折率膜を同じ方法で埋め込むことができる。これらの膜は、 $\text{Si}$ 、金属、又は、ポリマー基板のような選択的に除去可能な基板を用いてリフトオフされた膜として得ることができる。高屈折率導波路は、光遅延ラインとしても使用される。希金属ドーパントガラス膜が埋め込まれた場合、光増幅器として使用される。ルミネッセンス膜、光屈折膜、非線形光学膜のような他の光学膜は、図66乃至77に示された方法を使用して光導波路として同様に組み込むことができる。埋め込まれた膜の屈折率がコア材料よりも大きい場合、コア材料は層21bのために使用してもよい。この場合、埋め込まれた膜（図73）の上のコア層のエッチングは不要であり、上側クラッド層は図72に示された工程の後に被覆することが可能である。

【0165】上記製造プロセスは、活性光電子デバイスを含み、導波路層を含まない膜を製作するために使用してもよい。図155には、デバイスが埋め込まれた光電子膜を製作するプロセスの一例が示されている。電気パッド、電気ライン及び電極は、基板上に形成される（図155の（a））。薄膜デバイスは基板上の金属パッド／ラインに配置される（同図の（b））。薄膜デバイスは、ELOプロセスを用いて製作される如何なる薄膜デバイスでもよい。ポリマー膜は基板を被覆するため使用され、薄膜デバイスをポリマー中に埋め込む（同図の（c））。ポリマーは、次に、研磨によって薄膜デバイスのレベルまで平坦化される（同図の（d））。表面コンタクトパッド及びバイアは、平坦化されたポリマー上

に形成される（同図の（e））。光電子膜の基板は、光電子デバイスが導波路層のような別の層に取り付けられる前（同図の（f））若しくは後（同図の（g））に除去される。或いは、薄膜デバイス配置工程の後にバイアポストを作製し、その後に、埋め込み、平坦化、コンタクトパッド形成の工程を続けてもよい。さらに別の選択として、バイアの形成方法とは無関係に、バッファポリマー層を基板、パッド、電気ライン及び電極の間に挿入してもよい。また、電極を含まない薄膜デバイス（例えば、エピタキシャル層）を使用することが可能である。この場合、デバイスは、金属パッドの代わりにバッファポリマー層に配置される。上部電極を形成するメタライゼーション工程、及び／又は、他のデバイス処理工程（例えば、イオン注入、拡散）は、ポリマー被覆工程の後に行うことができる。デバイスの底側のメタライゼーションは、裏側処理によって行われる。このアプローチは、ポリマー硬化中の金属拡散及びデバイス劣化を減少させる。

【0166】図78乃至81に関する説明について更に説明する。これらのモジュールは上記の製作方法によって製作することができる。図78に示されたフリースペース（自由空間）光相互連結システムにおいて、光信号は2枚の積層されたボード501と502の間の自由空間を伝達される。積層された各ボード501及び502は、光を空気の区画、すなわち、自由空間を介して対向した受光素子508に伝達する複数の光スイッチ506を有する。各光スイッチは導波路503によって光パワーが供給され、導波路503はパワーをスイッチ506の一方の表面と格子ビームスプリッタ504を有する。光は光デバイス（例えば、電子吸収若しくは電子光材料のミニチップ）の一方の表面に垂直に入射し、光デバイスの反対側の表面から垂直に出射する。光がボード501及び502から出る前に、材料層510に形成されたマイクロレンズ511を通過する。光は、受光素子デバイス508に入射する前に他のマイクロレンズを通過する。マイクロレンズは層510のバルク材料よりも高い屈折率を有する材料の一区画であり、光が放射されるとき、及び、光が集められるときに、光を集束させる機能がある。マイクロレンズはそれだけで使用してもよいが、必要に応じて、マイクロレンズの光学的焦点を調節するため他の光素子をボード501と502の間に挿入してもよい。

【0167】マイクロレンズは、好ましくは、光屈折材料（例えば、デュポン社から入手できるポリガイド(Polyguide)）のシートを使用し、マイクロレンズを形成するための書き込みビームによってそのシートを露光することにより、SOLNETプロセスによって作製される。層510の表面から見たときの各マイクロレンズの断面は、円形若しくは矩形である。層510の表面は、

光カップリングを改善するため反射防止材料によって被膜される。また、マイクロレンズの屈折率に近い屈折率を有する光学材料が光カップリングを改善するためボード501と502の間に設けられる。

【0168】ボード501と502の層は、上記のプロセスに従って、別々に作製され、次に、一つに積層される。各層の間には、デバイスとマイクロレンズの間の光カップリング、並びに、パワー導波路503と光スイッチ503の間の光カップリングを改善するため、ボンディングシート若しくはアンダーフィルが使用される。これらの層は、勿論、図79に示されるようにボード501及び502によって一体的に形成してもよい。

【0169】図78乃至79に示された実施例との間の主要な相違点は、送信器としてVCSELの代わりに縦型光スイッチ（若しくは光変調器）が使用されることである。しかし、マイクロレンズアレイは、光をこのアプリケーションにおける光スイッチ506に結合するため任意の技術と組み合わせ使用される。例えば、光電源をスイッチ506に結合するため格子を使用する代わりに、45°の鏡面を使用してもよい。或いは、図39乃至42に示されるような形で分岐した導波路は、光スイッチ506に光を結合するために使用され得る。縦型光スイッチ506は、電子吸収変調器のような多数のスイッチ構造体を含む。

【0170】この概念は、図80に概略的に示されるように活性層320とICチップ層350の積層に縦型光接続を形成するため拡張される。図80によれば、VCSEL、受光素子、及び、変調器のような活性部品は、説明の便宜上省略されているが、縦型カップラーを備えた基板内に含まれる。図80に示されるように、一つの実現可能な方法として、層は光反射材料から作製される。SOLNETプロセスは、互いに積層されたときに縦型導波路、或いは、いわゆる光学z接続を形成する縦型マイクロレンズを製作するため使用される。光屈折材料から作られたボンディングシートは、活性層320b、導波路層320a、及び、ICチップ層350を一体的に積層するため使用される。各層に光学z接続を製作するため、他の方法をSOLNETに加えて適用してもよい。

【0171】縦型光接続は、図81に示されるように、活性基板705の組の両側に結合された別々のユニット710として構成してもよい。活性基板705は図37に示された形式でもよい。ユニット710は、z方向に形成された複数の縦型導波路を有し、基板705のエッジで導波路に光結合する。ユニット710は、図82に示されるような製造工程のシーケンスを使用して作製してもよい。屈折性材料（例えば、ポリガイド）の複数のシートから始めて、ボンディングシートの短い区画がシートの左側エッジに取り付けられる。これらのシートは

一体的に接着され、書き込みビームを用いてSOLNETプロセスが光屈折シートの右側エッジに適用され、縦型導波路が形成される。次に、シートが硬化され、基板705に組み立てられる。

【0172】図118乃至120には、別の光電子3次元（OE-3D）スタック構造が示されている。チップは、光相互連結を形成するため能動デバイス膜及び受動デバイス膜を含む多数の異なる光電子膜基板構造体に組み込まれる。図121は、本発明において、多層OE基板を作製するため複数のOE膜が光学z接続を用いて積層される様子を説明する図である。図122乃至125に示されるように、スタック構造は、多数の異種の膜を含む。図122に示されるように、OE膜は、付加的な電気ライン、パッド、バイア、電圧面、及び、グランド面を含む受動ポリマー導波路により構成される。図123に示されるように、ポリマー膜は、付加的なメタライゼーションを含むポリマー膜に埋め込まれた光電子デバイスを有する。能動光電子デバイスには、VCSEL、光変調器、光スイッチ、光増幅器、波長フィルタ、チューナブルフィルタ、波長変換器、受光素子、ドライバチップ、増幅器チップ、LSI、光部品、抵抗、コンデンサ、及び、その他の電気部品のような上記のあらゆるデバイスが含まれる。複数の部品が集積化されたミニチップを埋め込んでもよい。図124に示された実施例の場合に、受動導波路及び能動光電子デバイスは、付加的なバイア及びコンタクトメタライゼーションと共に一つの膜に集積される。図124には、導波路、VCSEL及び受光素子を含む第1の実施例が示され、図125には、導波路に接続された光変調器及び受光素子が示されている。さらに複雑な多層導波路は、図122、124及び125の実施例に含まれている。

【0173】電氣的及び光学的z接続を用いて異なるOE膜タイプを積層する能力によって、多数のパッケージ構造が得られる。図126乃至129には、膜光リンクモジュール（FOLM）の側面図が示されている。FOLM構造は、他のボード又は他のシステム素子に接続されるべきチップ、CSP又はMCMから光信号を簡便に取り出すことが可能であり、システムエンジニアは、チップのモジュールを多様な形式で光リンクする柔軟性が得られる。図126に示されるように、導波路、VCSEL及び受光素子を含む光電子膜（OE-膜-DW）は、電子-光変換及び光-電子変換のため使用される。集積ドライバを含むVCSELと、集積増幅器を含む受光素子を使用してもよい。ファイバアレイ、イメージガイド、又は、導波路アレイは、コネクタを用いて、光電子膜の端で導波路と接続され、他の素子への光リンクを形成する。VCSELは、チップの出力にตอบสนองして、光リンク（ファイバアレイ、導波路アレイ、又は、イメージアレイ）を介してOE膜に接続されたボード若しくはユニットに伝達される光信号を放出する。ファイバアレ

イ、イメージガイド、又は、導波路アレイは、好ましくは、ボード及び／又はユニットの間で光相互連結を行うため、他のボード又はユニットと接続される。逆に、OE膜の外側から光リンクを介して導波路に接続された光信号は、OE膜内の受光素子によって受信される。光信号は電気信号に変換され、チップに入力される。

【0174】図127に示されるように、同じ機能は、受動導波路基板（OE膜-W）を、能動OEデバイス（OE膜-D）だけを有する他の基板とインターポーザー（介挿物）の形で積み重ねることによって実現される。VCSELは、チップ出力に応じて、電子光変換機能を実現し、一方、受光素子は、受信された光信号に応じて、光電子変換機能を行う。図128には、膜光リンクモジュール（FOLM）の一実施例が示されている。この膜光リンクモジュールでは、導波路と、VCSELと、受光素子とを備えたOE基板（OE膜-DW）は、チップが実装されたMCMの下側にある。図129には、受動導波路膜（OE膜-W）と能動OEデバイス膜（OE膜-D）とが相違している点を除いて図128の実施例と類似した膜光リンクモジュールの実施例が示されている。

【0175】図128に示された構造体において、OE膜は、基板の下に延びる左側のエッジを具備しない基板の上に積層される。図126、127、129及び134で使用されている横型光コネクタは、OE膜への縦型2次元光コネクタによって置き換えられる。縦型コネクタは、OE膜の導波路を2次元（2D）ファイバアレイ（又は、ファイバイメージアレイ）の端に接続する。縦型コネクタの場所において、縦型カップラー（例えば、鏡面）が、OE膜内の光信号を2Dファイバアレイの方に向けるため、或いは、逆向きにOE膜内に形成される。2Dファイバアレイ内の複数の導波路コアの端は、縦型コネクタの接続面で終端し、各導波路コアの端はOE膜内の対応した縦型コネクタの上に設けられる。このタイプの面法線カップリングは、殆どの並列相互連結の場合に有効であり、このタイプのアプリケーションに好適である。この面法線カップリングは、OE膜が2Dファイバアレイ（若しくは、ファイバイメージガイド）に光結合されている本発明のあらゆる実施例と共に使用することができる。

【0176】上記の通り、図35乃至42、及び、図119乃至120に記載されたスタック構造は、膜光リンクモジュール構造を作製するため使用される。例えば、図126及び128の場合、ドライバ／増幅器チップ層は、OEデバイス（例えば、VCSEL、フォトダイオード、変調器など）と、チップ若しくはMCMモジュールの入出力端子との間の境界面として機能するようにOE膜-DWの上に積層され得る。図127及び129の場合に、ドライバ／増幅器チップ層はOE膜-D上に積層され得る。どちらの場合も、OE膜と、ドライ

バ／増幅器チップ層は、z接続（ラミネーション）プロセス、若しくは、ビルドアッププロセスによって積層することができる。勿論、ドライバ／増幅器チップ層は、例えば、ドライバ回路、増幅器回路、バイアス回路、温度安定化回路、スキュー補償回路、同期回路、並びに、その他の適当な回路のような任意の補助回路を含み得る。また、チップ及びOEデバイスは、同じ層（OE膜）に共存してもよい。

【0177】電気入出力端子間と、電子光或いは光電子変換部品との間の距離は、従来の光リンクモジュールにおける距離よりも短縮される。このため、相互連結性能が改善される。さらに、従来の光リンクモジュールでは、余分な空間が必要とされる。本発明の膜光リンクモジュール構造の場合に、余分な空間は殆ど必要とされない。

【0178】図130は、必要に応じて、信号スキューを緩和させるべく光路長を調節するため導波路を湾曲させることができるようにOE膜の一部が十分な空間を有している、膜光リンクモジュール構造の平面図である。より詳細には、種々のチップ／領域、ボード、ユニット、若しくは、モジュールの出力から入力までの信号の移動時間が一致するように、導波路のルート、パス長を調節することが望ましい。他の導波路パラメータ（例えば、屈折率）を変更するような移動時間を調節する他の技術は、スキューを防止するため利用できる。

【0179】図131の平面図及び図132の断面図に示されるように、コネクタは、好ましくは、信号をコネクタに容易に連通させる光調節機能を実施するためコネクタバッファを含む。例えば、コネクタバッファは、スポットサイズを調節し、導波路ピッチ（すなわち、導波路の間隔）を変更する。例えば、コネクタバッファは、湾曲した導波路パスを有するので、1個以上の平面状のポリマー導波路の1次元アレイを導波路の2次元アレイに接続することができる。図130に示されるように、可撓性基板領域の拡張部は、リボン状にパターンニングされ、それぞれに複数の導波路が含まれる。複数のリボンはらせん状になり、その結果としてリボンの端は2次元導波路アレイを形成する。長さ5cmのリボンの場合に、個々のリボンは、かなり小さい応力で90°ずつ曲げられる。ポリマー膜の厚さは、約10乃至250ミクロンの範囲内に収まることが好ましい。各リボンは、例えば、約30乃至250ミクロンの範囲内のピッチで12本の導波路を収容する。複数のリボンの端は、フレームコネクタの形に積み重ねられ、2次元導波路コネクタを形成するように研磨される。コネクタバッファの外側面は、好ましくは、外部光コネクタへのカップリングが容易に行えるように成形される（例えば、平面状表面とカップリングする表面を形成するため研磨、スライス、或いは、その他の成形処理をされる）。これにより、膜光リンクモジュールFOLMの導波路を、2次元

ファイバアレイ及びイメージガイドのような多数の光カップラーに接続できるようになる。図133には、コネクタバッファ内の光信号が、アレイ状に配列された複数の導波路コアを含む2次元導波路アレイコネクタに回送される様子が示されている。コネクタバッファは、好ましくは、光調節機能を実行するので、光電子膜の複数の導波路は、2次元光コネクタのような市販されている光コネクタに光学的に結合される。古河電工製のMTコネクタは、好ましいマルチファイバコネクタの一例である。コネクタバッファは、本発明による膜光リンクモジュール構造に波長分割多重化機能を付加するため、波長マルチプレクサ(MUX)及び波長デマルチプレクサ(DEMUX)などのような波長分割多重化(WDM)機能を含む。図128に示された面法線の場合に、上記の機能及び部品と同じ機能及び部品が使用される。

【0180】図134には、高速膜光リンクモジュールの一実施例が示されている。高速光変調器は、外部入力光から光信号を発生させるためチップの出力によってドライブされる。光変調器は、VCSELよりも低い電流散逸及び低い電力散逸で動作し得る。高い光信号レベルでは、高速及び低熱発生タイプの増幅器/ドライバを含まない光電子基板(OE-ADLES)を使用することが好ましい。OE-ADLESの場合に、光変調器はチップの出力と適合する電圧ドライブ特性を有するので、光変調器はチップ出力によって直接的にドライブされる。したがって、付加的なドライバは、チップから変調器をドライブするために必要とされない。さらに、入力光パワーを増加させることにより、受光素子における光信号は十分に強くなるので、受光素子増幅器を省略してもよい。参考のため引用する1998年10月12~15日に千歳で開催された第8回Iketani Conference, 第4回International Conference On Organic Nonlinear Optics(ICONO'4)において発表されたヨシムラ他による“Optoelectronic Amplifier/Driver-Less Substrate, OE-ADLES, For Polymer-Waveguide-Based Board Level Interconnection-Calculaton Of Delay And Power Dissipation”には、OE-ADLES装置及び方法が記載されている。OE-ADLESは、光電子基板のコスト及び複雑さを増大させるドライバと増幅器を省略でき、かつ、ドライバと増幅器に起因する信号遅延が減少させる点で好ましい。

【0181】膜光リンクモジュールは、多数の光電子膜基板が積層された構造体により構成される。図135乃至137には、膜光リンクモジュール(FOLM)構造体の好ましい一実施例の細部が示されている。図135はFOLM構造体の側面図であり、図136はFOLM構造体の全体の上面図であり、FOLM導波路を市販されているMTコネクタに接続するスポットサイズコンバータが設けられている。図136に示されるように、16個のMTコネクタ出力の一つずつに12本のFOLM

導波路が繋がるので、FOLM内で光信号を通信する19本のチャンネルが存在する。市販されているMTのコアは、62.5ミクロン×62.5ミクロン、5のコアを有するので、長さ5cmのFOLMは、(コア寸法が15ミクロン×15ミクロンの)光電子導波路のスポットサイズを徐々に増大させ、MTコネクタに効率的に結合するように導波路を変形するコネクタバッファとして機能する。面法線カップリングの場合に、リボンの代わりに、2次元アレイコネクタ(例えば、16×16=256)を、基板にしっかりと積層されたOE-膜に取り付けることが可能である。

【0182】図137の(a)及び(b)には、好ましい製造方法によって、金属被覆処理された45°の鏡面によって導波路に電気的及び光学的に接続されたVCSELが得られる様子を説明するFOLM構造体の一部の詳細が示されている。図137の(a)及び(b)からわかるように、VCSELのAuコンタクト層の一部分は、鏡面金属被膜に電気的に接続され、VCSELへの電気接続が容易に行えるようになる。約10ミクロン×10ミクロンのオーダーの面積を有するVCSELの発光窓は、光が金属被覆された鏡面上に衝突し、導波路内へ反射されるように向きを決められる。

【0183】FOLM構造体の製造プロセスの一例は、好ましくは、アルミニウム基板、ガラス、水晶、又は、後で好適に除去され得る他の適当な基板の上に第1のポリイミド膜を形成する工程を含む。第1のポリイミド膜が形成された後、コンタクトパッド及び電極がポリマー層の表面上に堆積される。パッドはVCSEL及び受光素子を実装するためパターニングされる。エピタキシャルリフトオフVCSEL及び受光素子は、コンタクトパッドに載せられる。好ましくは、VCSELをコンタクトパッドに接着するためAu/Sn/Au金属拡散が使用される。第2のポリイミド層若しくは他の適当なポリイミド層はVCSEL上に被覆される。表面はCMPによって平坦化される。導波路クラッドフッ素化ポリイミド層(又は、紫外線硬化可能エポキシ層)が平坦化されたウェーハ上に形成される。次に、コア層が、堆積、パターニングされ、先の実施例に関して説明したように上側クラッド被膜内に埋め込まれる。45°の鏡面は、RIE及びレーザ溶融のような上記の何れかの製造プロセスに従って形成される。鏡面は次に金属被覆される。同じ金属被覆が好ましくはVCSELの電極及び/又はVCSEL用のパッド及び/又はバイアを接触させるため使用される。ポリイミド層は、表面上に被覆され、必要に応じて、CMPで平坦化される。Al基板は次に除去され、第1のポリイミド層は、光電子膜への接点及び/又はパッド及びバイアを作成するため除去若しくはエッチングされる。或いは、Al基板の除去は、光電子膜が別の基板に取り付けられた後に実行され得る。

【0184】図138乃至145に示されるように、複

数のチップ／ＣＳＰ／ＭＣＭが実装され、光電子介挿物（或いは、光電子インターポーザー）（ＯＥ－ＩＰ）、又は、上記の製造プロセスによって製作された光電子膜マルチチップモジュール（ＯＥ－ｆｉｌｍ－ＭＣＭ）を使用して電氣的及び光学的に接続され得る。ＯＥ－ＩＰは、チップ、ＣＳＰ若しくはＭＣＭと、単層若しくは多層のＯＥ層の間に介挿され、好ましくは、少なくとも１個の他の素子への光接続を提供する。多数のＯＥ層は、既に説明した方法と同じ方法で構築され得る。ＯＥ層は、はんだボンディング、ＴＬＢ、ＷＩＴ、金属拡散、及び、米国特許第５，３３４，８０４号に記載された方法、コンダクティングペースト、又は、その他の積層プロセスによって積層される。一つの好ましいペーストラミネーションは、本願出願人に譲受され、参考のため引用される米国特許出願第０９／１９２，００３号明細書に記載されたＭＡＪＩＣペーストラミネーションである。

【０１８５】本発明による光電子介挿物ＯＥ－ＩＰは、種々の方法でＯＥ－ＩＰに配置された多数の光源、及び／又は、受光素子若しくは他の部品、及び／又は、集積部品を含む。図１３８に示されたＯＥ－ＩＰの一実施例において、ＶＣＳＥＬ及び受光素子は、ＯＥ－ＩＰのポリマー膜に埋め込まれる。図１４１には、ＶＣＳＥＬの代わりに光源に接続された光変調器と送信器とを使用するＯＥ－ＩＰが示されている。光源は、ＯＥ層又はＯＥ－ＩＰ上の光源から供給される。光源は、図１４２に示されるように、光ファイバ、光ファイバアレイ、イメージガイド、又は、フレックス導波路アレイを介して、外部源から供給してもよい。適当な光変調器は、マッハ・ツェンダー・変調器、内部全反射スイッチ、デジタルスイッチ、指向性カップラースイッチ、若しくは、電子吸収（ＥＡ）変調器のような電子光デバイスを含む。

【０１８６】図１４６には、ＯＥ－ＩＰ光相互接続がチップ／ＣＳＰ／ＭＣＭ実装面に対し図１３８及び図１３９の場合とは反対側配置された例を示す図である。ＶＣＳＥＬ及びフォトダイオードは、底側層付近のＯＥ層に埋め込まれる。図１４３には、ＯＥ－ＩＰの両側に実装されたチップ／ＭＣＭへの光相互接続を備えたＯＥ－ＩＰの一例が示されている。ＯＥ－ＩＰはＯＥ層と併合してもよい。すなわち、ＶＣＳＥＬと受光素子は、底側面及び上側面の付近でＯＥ層内の埋め込まれてもよい。

【０１８７】本発明のＯＥ－ＩＰは、他のＯＥ層と共に複数の形で使用される。図１４７及び図１３８はＯＥ－ＩＰの実施例であり、図１３９及び図１４８にはＯＥ－膜－ＭＣＭの実施例が示されている。図１４４及び図１４５には、外部若しくはフレキシブル相互接続を有するＯＥ－膜－ＭＣＭが示されている。このフレキシブル相互接続は、ＯＥ－膜－ＭＣＭが並列光リンクモジュールとして使用できるようにする。図１４４及び図１４５に示されるように、フレキシブル光コネクタは、少なくとも

ＯＥ－膜－ＭＣＭのエッジに取り付けられる。フレキシブル相互接続は、例えば、光信号の光パワー源のカップリング、又は、他のＯＥ－ＩＰ又はＯＥ層へのカップリング手段を提供するなどの多数の目的のため有用である。しかし、フレキシブル相互接続は、膜光リンクモジュール（ＦＯＬＭ）又は光ジャンパーを形成するためにも用いられる。

【０１８８】本発明は、図１４９及び図１５０に示されているように、いわゆる「スマートピクセル」を製作するためにも使用できる。通常のスマートピクセルは、チップから他の素子への光電子通信を容易に行うため、チップ上にＶＣＳＥＬと受光素子のアレイを集積化する。しかし、従来のスマートピクセルは、製造コストが高く、歩留まり率が低い。図１４９に示されるように、ＶＣＳＥＬ及び受光素子のアレイが内部に埋め込まれたポリマー膜（ＯＥ－膜－Ｄ）は、スマートピクセルと同じ機能を実現するため使用される。チップへの別の電気パッドはバイアスを用いて作成される。図１５０に示されるように、スマートピクセルは、導波路が集積された活性光電子膜（ＯＥ－膜－ＤＷ）を使用して作製できる。スマートピクセルは、受光素子及びＶＣＳＥＬのアレイをポリマー膜内に埋め込み、次に、ポリマー膜をチップに電氣的に接続することによって作製される。本発明のスマートピクセルは、従来のスマートピクセルよりも実質的に容易に作製し得る。ＯＥ－膜－Ｄは、従来のチップタイプのスマートピクセルチップ内のＶＣＳＥＬ／受光素子アレイと同じ役割を果たす。このＯＥ－膜は、比較的高価な半導体装置がＯＥ－膜－Ｄ内で必要とされる場所だけに配置される点で有利である。これにより、潜在的なコストの削減が得られる。さらに、ポリマー膜は、バイアス、パッド及び電気ラインを容易に処理できるようにする。

【０１８９】図１４３には、両側にパッケージングされたＯＥ－膜の一実施例が示されている。図１４３の

(b)の断面図に示されるように、第１の受動導波路基板は、光信号をＯＥバックプレーン層、すなわち、第２の受動導波路基板に伝達する。これによって、チップ又はＭＣＭは、各受動導波路の両側に接続される。図１４３の(a)の斜視図に示されるように、３次元モジュールを容易に作製できるようになる。好ましくは、要求された機械強度を３次元モジュールに与えるために必要に応じて付加的なサポート部材（図示されない）が使用される。

【０１９０】本発明は、ＯＥ印刷回路基板又はマザーボードを含むように拡張することができる。図１５１に示されるように、ＯＥ印刷回路基板（ＯＥ－ＰＣＢ）は、好ましくは、４５°の鏡面光カップラーを用いてＯＥ－ＭＣＭに光学的に接続される。勿論、それ以外の光カップラーを使用してもよい。各チップの電気出力は、各ＯＥ－ＭＣＭ内のＶＣＳＥＬを制御する。一部のＶＣＳＥ

Lからの発光は、他の(MCM内の)チップ、又は、同一チップ(チップ内)の別の光端子に結合される。しかし、他のVCSELからの光は、OE膜に対する裏面からOE-PCBに接続され、OE-MCMのような他の素子との光通信が行えるようになる。

【0191】図152には、MCM内及びMCM間の光接続に使用されるスタック状のOE膜構造体が示されている。発光素子及び受光素子を含む第1のOE膜は、MCM内光相互連結のため使用される。図152に示されるように、第1の膜は、例えば、4個のチップを光相互連結する。第1のOE膜は第2のOE膜にも接続される。第2のOE膜は、MCM間(例えば、ボード間)の光相互連結に使用される受動導波路を有する。同図に示されるように、第2の膜は、例えば、ボード上の4個の4チップMCMを接続する。第1のOE膜と第2の受動OE膜の導波路の寸法は、別々に最適化することができる。同図に示されるように、第2の受動膜内の導波路及びカップラーは、例えば、大きいビームスポットサイズに対応したより広いアパーチャを有する。好ましくは、受光素子アパーチャは、導波路カップラーのビームスポットサイズに応じて拡大される。適切な電気接続は電気ボードへのパイアによって作成される。

【0192】図153及び154には、MCM内及びMCM間(例えば、ボード内相互連結)のため使用されるスタック状のOE膜構造体の別の実施例が示されている。図153及び154に示されるように、導波路、受光素子及び発光素子を組み込む活性膜の機能は、受動導波路膜と、能動デバイス膜との組合せによって実現される。これによって、図152に示された実施例よりも高い歩留まり率が得られる可能性がある。

【0193】

【発明の効果】簡潔に言うと、本発明による方法は、介挿物、マルチチップモジュール、又は、マルチチップ間パッケージ内の他の電子光デバイスへの効率的な信号の光伝送と両立した形で、電子デバイス及び部品、並びに、多様な能動及び受動電子光デバイスを膜に埋め込むことができる。また、本発明の方法は、多数の受動導波路膜構造体、電子光デバイス及び電気デバイスが埋め込まれた膜、並びに、受動導波路及び能動電子光デバイスを共に含む膜を製作するため汎用化される。単一の膜の平面性を保持し、信号膜を通過するパイア及び従来のZ接続を拡張する能力によって、膜の複雑な3次元スタック構造を製作できるようになる。この柔軟性は、チップ内の端子に信号を結合するため、或いは、複数のチップ、CSP、MCM若しくはボードの間で信号を結合するために、高歩留まり率、低コスト、高速のマルチチップモジュール、基板、光リンクモジュールなどを設計する際に有効である。

【0194】上記の説明では、特に実施例に関して本発明が説明されているが、本発明の範囲を逸脱することな

く、本発明の開示に基づいて種々の代替、変更及び適応をなし得ることが当業者に明らかであろう。また、上記の通り、本発明は現時点で想到し得る最も实际的かつ好適な実施形態に関して説明されているが、本発明は、開示された実施例に限定されることはなく、特許請求の範囲に記載された事項の範囲内に含まれる種々の変形及び等価な構成を含むよう意図されていることに注意する必要がある。

【図面の簡単な説明】

【図1】本発明による光電子マルチチップモジュールの第1実施例の構成図である。

【図2】本発明による光スイッチの第1実施例の断面図である。

【図3】本発明による光スイッチの第1実施例の平面図である。

【図4】本発明による受光素子デバイスの第1実施例の構成図である。

【図5】本発明による受光素子デバイスの第2実施例の構成図である。

【図6】本発明による受光素子デバイスの第3実施例の構成図である。

【図7】本発明による光電子マルチチップモジュールの第2実施例の構成図である。

【図8】本発明による横型発光デバイスの実施例の断面図である。

【図9】本発明による横型発光デバイスの実施例の上面図である。

【図10】本発明による縦型発光デバイスの実施例の断面図である。

【図11】本発明による縦型発光デバイスの実施例の上面図である。

【図12】本発明による活性基板の作製方法の説明図である。

【図13】本発明による活性基板の作製方法の説明図である。

【図14】本発明による活性基板の作製方法の説明図である。

【図15】本発明による活性基板の作製方法の説明図である。

【図16】本発明による活性基板の作製方法の説明図である。

【図17】本発明による活性基板の作製方法の説明図である。

【図18】本発明による活性基板の作製方法の説明図である。

【図19】本発明による活性基板の作製方法の説明図である。

【図20】本発明による活性基板の作製方法の説明図である。

【図21】本発明による活性基板の作製方法の説明図である。



【図 4 4】本発明による光電子マルチチップモジュール

【図69】本発明による光電子マルチチップモジュール

基板の他の作製方法の説明図である。

【図70】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図71】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図72】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図73】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図74】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図75】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図76】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図77】本発明による光電子マルチチップモジュール基板の他の作製方法の説明図である。

【図78】本発明による自由空間MCMシステムの説明図である。

【図79】本発明による自由空間MCMシステムの説明図である。

【図80】本発明による3次元MCMシステムの説明図である。

【図81】本発明による3次元MCMシステムの説明図である。

【図82】本発明による3次元MCMシステムの説明図である。

【図83】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図84】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図85】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図86】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図87】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図88】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図89】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

【図90】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の一実施例の概要図である。

ある。

【図91】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図92】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図93】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図94】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図95】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図96】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図97】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図98】本発明の他のプロセスに従って製作される集積デバイス及び導波路を含む薄膜の他の実施例の概要図である。

【図99】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図100】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図101】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図102】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図103】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図104】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図105】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図106】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図107】本発明による縦型及び横型光カップラーを



形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図108】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図109】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図110】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図111】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図112】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図113】本発明による縦型及び横型光カップラーを形成する一例の方法に従って処理された導波路層の一実施例の斜視図である。

【図114】本発明によるコーナー回転鏡の一実施例の上面図である。

【図115】本発明によるコーナー回転鏡の一実施例の断面図である。

【図116】本発明による導波路鏡を含む導波路カップラーの他の実施例の上面図である。

【図117】本発明による導波路鏡を含む導波路カップラーの他の実施例の断面図である。

【図118】本発明による付加的な3次元光電子積層構造体の略側面図である。

【図119】本発明による付加的な3次元光電子積層構造体の略側面図である。

【図120】本発明による付加的な3次元光電子積層構造体の略側面図である。

【図121】本発明によるZ接続を用いて光電子膜の構造体を積層する更なる実施例の略側面図である。

【図122】本発明による光電子膜の種々の実施例の略側面図である。

【図123】本発明による光電子膜の種々の実施例の略側面図である。

【図124】本発明による光電子膜の種々の実施例の略側面図である。

【図125】本発明による光電子膜の種々の実施例の略側面図である。

【図126】本発明による膜光リンクモジュール(FOLM)の一実施例の略側面図である。

【図127】本発明による膜光リンクモジュール(FOLM)の一実施例の略側面図である。

【図128】本発明による膜光リンクモジュール(FOLM)の一実施例の略側面図である。

【図129】本発明による膜光リンクモジュール(FOLM)の一実施例の略側面図である。

【図130】本発明によるFOLM構造体の光電子膜の略上面図である。

【図131】本発明によるFOLM光電子膜の他の実施例の略側面図である。

【図132】本発明によるFOLM光電子膜の他の実施例の略上面図である。

【図133】本発明によるFOLM光電子膜の更なる実施例の斜視図である。

【図134】本発明によるFOLM光電子膜の更なる実施例の略側面図である。

【図135】本発明によるFOLMの一実施例の略側面図である。

【図136】本発明によるFOLMの一実施例の上面図である。

【図137】(a)は本発明によるFOLMの一実施例の略側面図であり、(b)は本発明に従って光電子デバイスが埋め込まれた(a)の実施例のポリマー層の上面図である。

【図138】本発明によるチップと、チップサイズパッケージ(CSP)と、マルチチップモジュール(MCM)とに適した光電子介挿部(OE-IP)の一実施例の構成図である。

【図139】本発明によるマルチチップモジュールに適した光電子介挿部の他の実施例の構成図である。

【図140】本発明によるマルチチップモジュールに適した光電子介挿部の更なる実施例の構成図である。

【図141】本発明によるマルチチップモジュールに適した光電子介挿部の更なる実施例の構成図である。

【図142】本発明によるマルチチップモジュールに適した光電子介挿部の更なる実施例の構成図である。

【図143】光電子介挿部の両面に実装されたチップ/マルチチップモジュールへの光相互連結を含む光電子介挿部の別の実施例の構成図である。

【図144】本発明による外部フレキシブル相互連結を含む光電子介挿部の一実施例の構成図である。

【図145】本発明による外部フレキシブル相互連結を含む光電子介挿部の一実施例の構成図である。

【図146】本発明による介挿部の光相互連結がチップ/チップサイズパッケージ/マルチチップモジュールの反対側にある光電子介挿部の一実施例の構成図である。

【図147】本発明による光電子膜及びマルチチップモジュールを有する一実施例の構成図である。

【図148】本発明による光電子膜-マルチチップモジュールの一実施例の構成図である。

【図149】本発明によるスマートピクセルの実施例を示す図である。

【図150】本発明によるスマートピクセルの実施例を示す図である。

【図151】本発明による光電子印刷回路基板／マザーボードの実施例を示す図である。

【図152】本発明によるMCM内光接続及びMCM間光接続の両方に有用な光電子膜の実施例を示す図である。

【図153】本発明によるMCM内光接続及びMCM間光接続の両方に有用な光電子膜の実施例を示す図である。

【図154】本発明によるMCM内光接続及びMCM間光接続の両方に有用な光電子膜の実施例を示す図である。

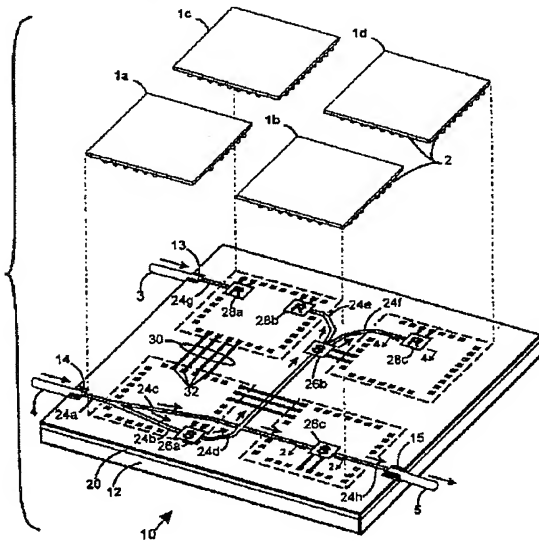
【図155】本発明による埋め込まれたデバイスを備えた光電子膜を製作する一例の方法によって製作された例示的な構造体の略側面図である。

# 【符号の説明】

- 1 a, 1 b, 1 c, 1 d ICチップ
- 2 コネクタ
- 4 光ファイバ
- 10 光電子相互連結基板
- 12 ベース基板
- 20 活性層
- 21, 23 クラッド層
- 24 a-24 h 光導波路
- 26 a-26 c 光電子スイッチングデバイス
- 27 電極
- 28 a-28 c 受光素子デバイス
- 30 電気経路
- 32 電気接続パッド

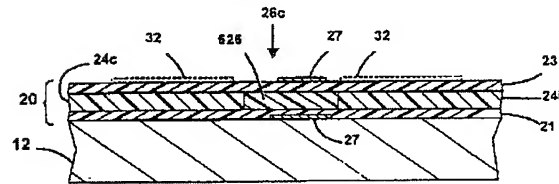
【図1】

本発明による光電子マルチチップモジュールの第1実施例の構成図



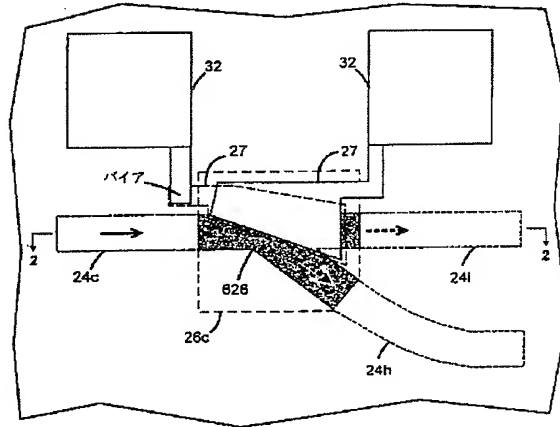
【図2】

本発明による光スイッチの第1実施例の断面図



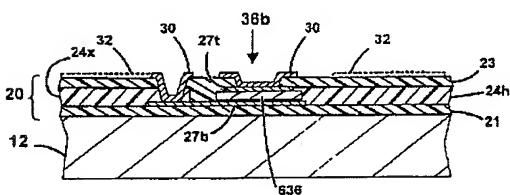
【図3】

本発明による光スイッチの第1実施例の平面図



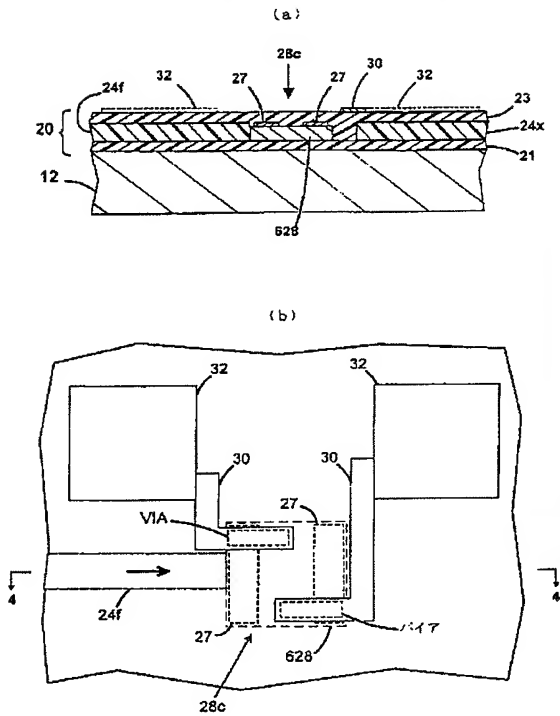
【図8】

本発明による横型発光デバイスの実施例の断面図



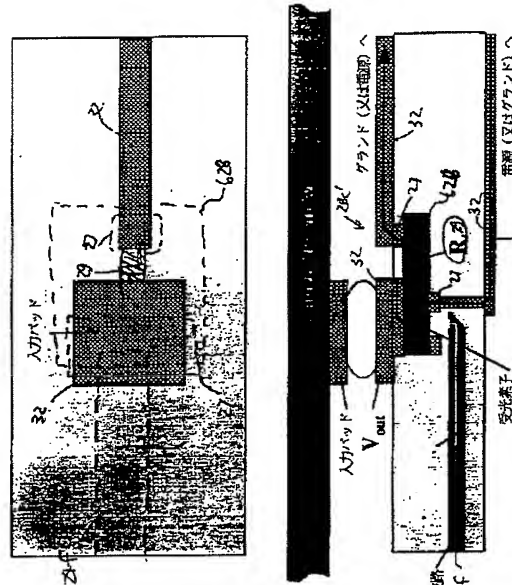
【図4】

本発明による受光素子デバイスの第1実施例の構成図



【図5】

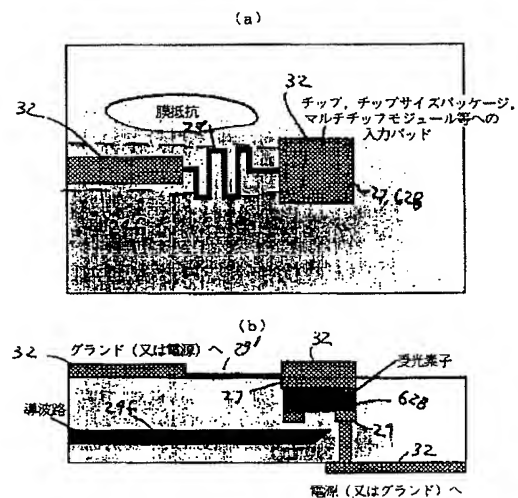
本発明による受光素子デバイスの第2実施例の構成図



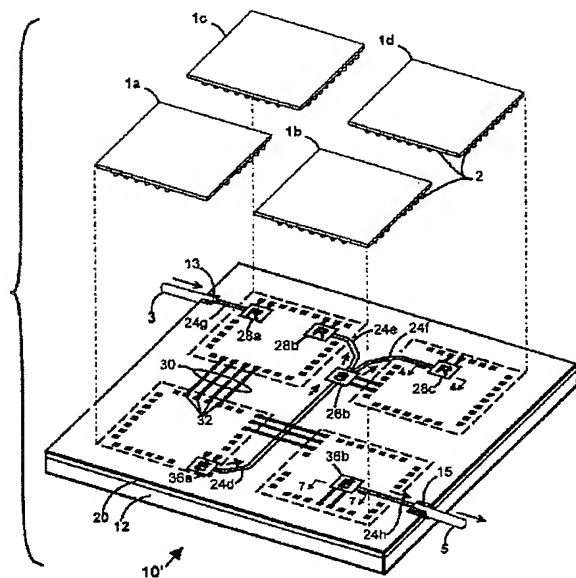
【図7】

【図6】

本発明による受光素子デバイスの第3実施例の構成図

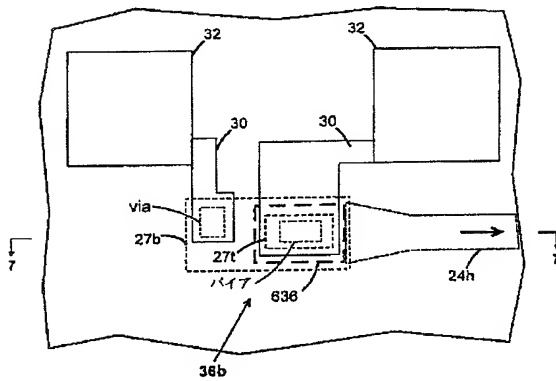


本発明による光電子相互連結基板の第2実施例の拡大斜視図



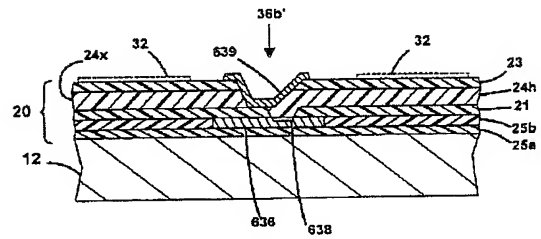
【図 9】

本発明による横型発光デバイスの実施例の平面図



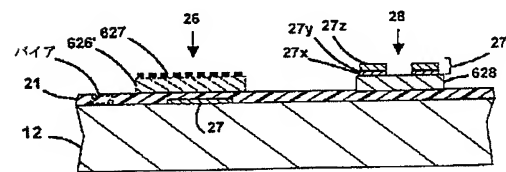
【図 10】

本発明による縦型発光デバイスの実施例の断面図



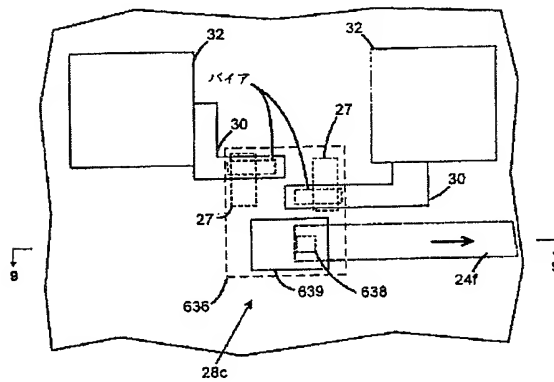
【図 12】

本発明による活性基板の作製方法の説明図



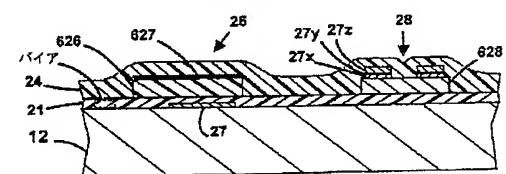
【図 11】

本発明による縦型発光デバイスの実施例の平面図



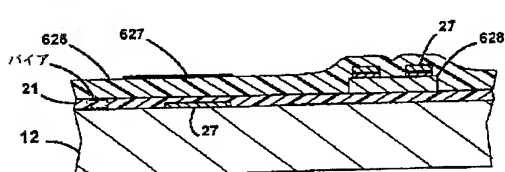
【図 15】

本発明による活性基板の作製方法の説明図



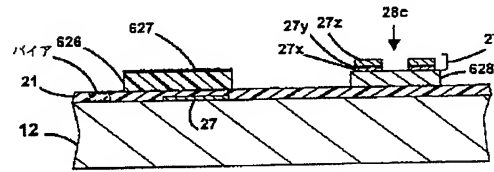
【図 13】

本発明による活性基板の作製方法の説明図



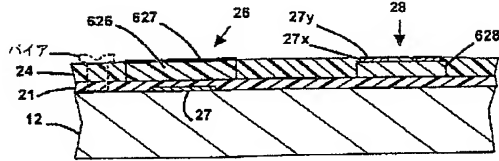
【図 14】

本発明による活性基板の作製方法の説明図



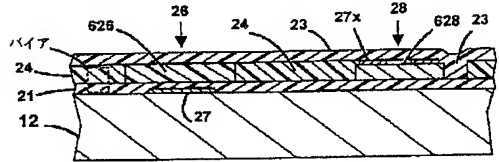
【図16】

本発明による活性基板の作製方法の説明図



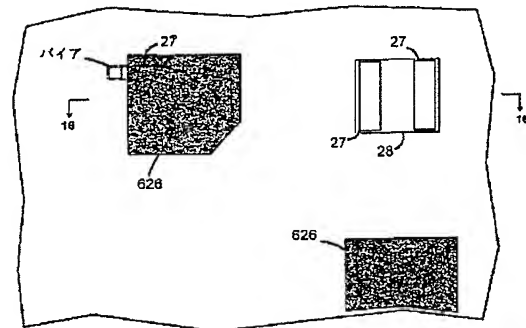
【図18】

本発明による活性基板の作製方法の説明図



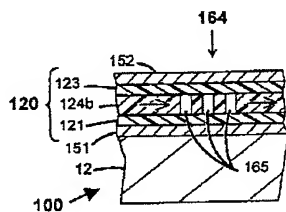
【図20】

本発明による活性基板の作製方法の説明図



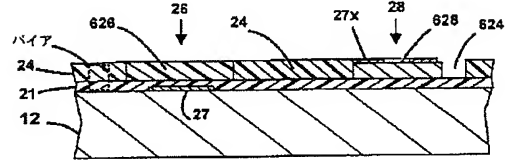
【図27】

本発明による第1のマルチチップモジュールシステムの構成図



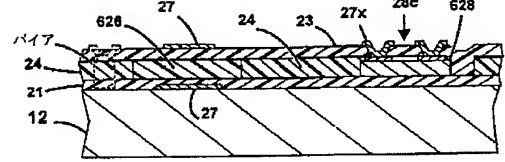
【図17】

本発明による活性基板の作製方法の説明図



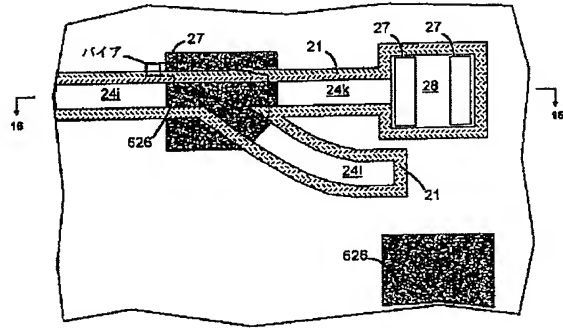
【図19】

本発明による活性基板の作製方法の説明図



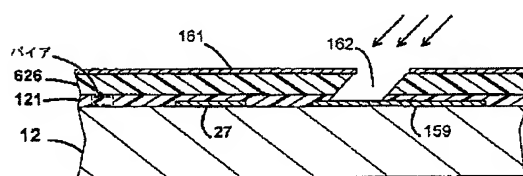
【図21】

本発明による活性基板の作製方法の説明図



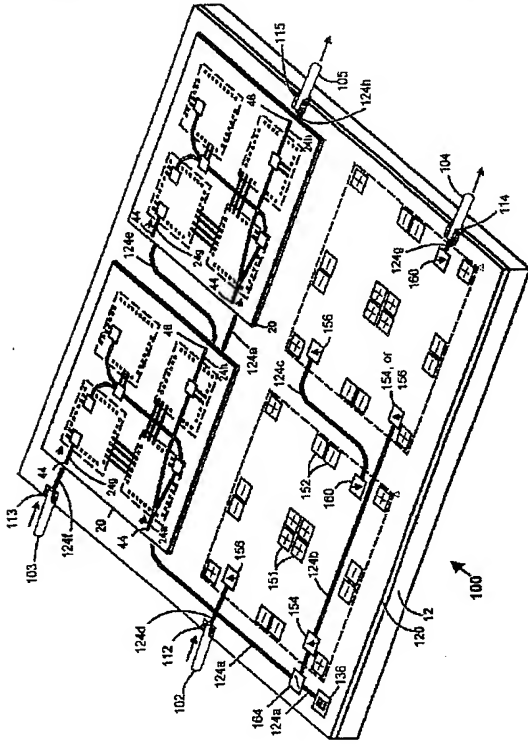
【図28】

光スイッチの製作中に縦型カップラーを作製する方法の一実施例の説明図



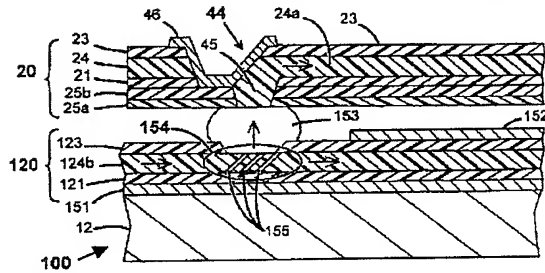
【図22】

本発明による第1のマルチチップモジュールシステムの構成図



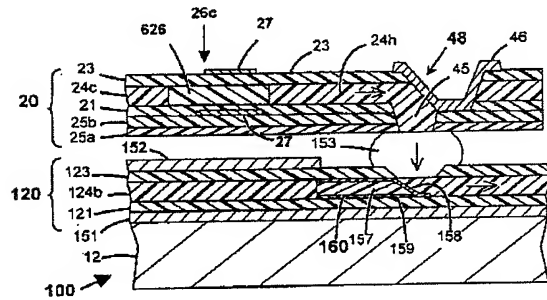
【図23】

本発明による第1のマルチチップモジュールシステムの構成図



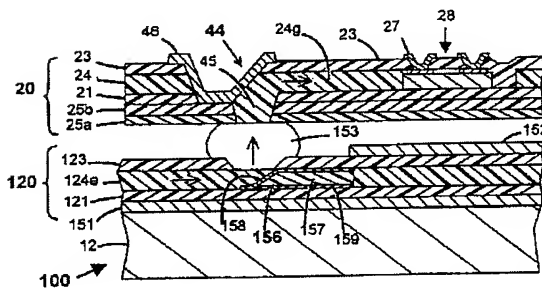
【図25】

本発明による第1のマルチチップモジュールシステムの構成図



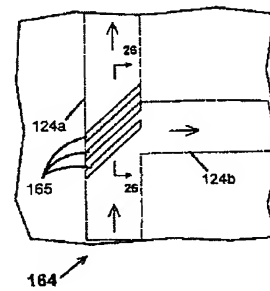
【図24】

本発明による第1のマルチチップモジュールシステムの構成図



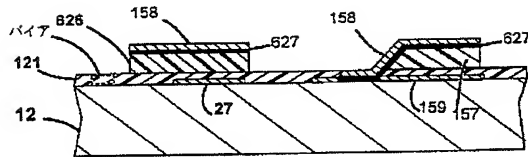
【図26】

本発明による第1のマルチチップモジュールシステムの構成図



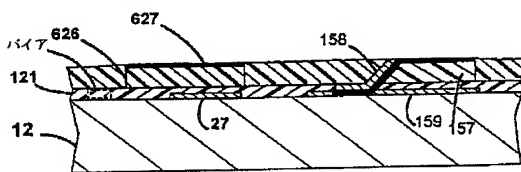
【図29】

光スイッチの製作中に縦型カップラーを作製する方法の  
一実施例の説明図



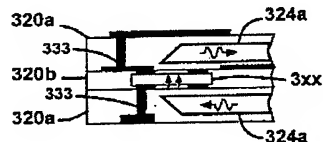
【図31】

光スイッチの製作中に縦型カップラーを作製する方法の  
一実施例の説明図



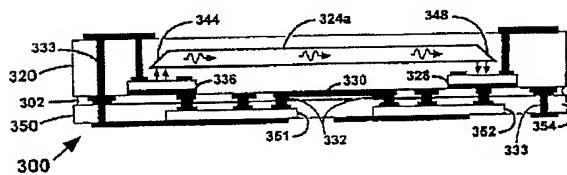
【図39】

本発明による光電子マルチチップモジュール基板の他の実施例の  
構成図



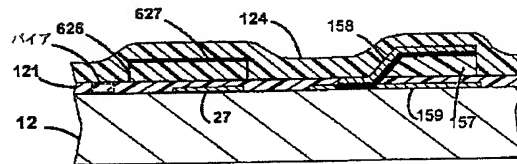
【図35】

本発明による光電子マルチチップモジュール基板の他の実施例の  
構成図



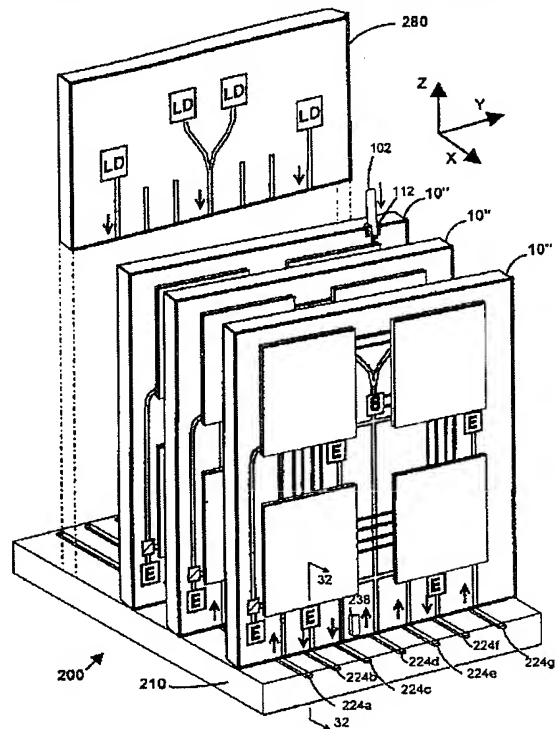
【図30】

光スイッチの製作中に縦型カップラーを作製する方法の  
一実施例の説明図



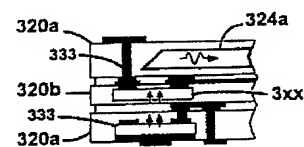
【図32】

本発明による第2のマルチチップモジュールシステムの構成図



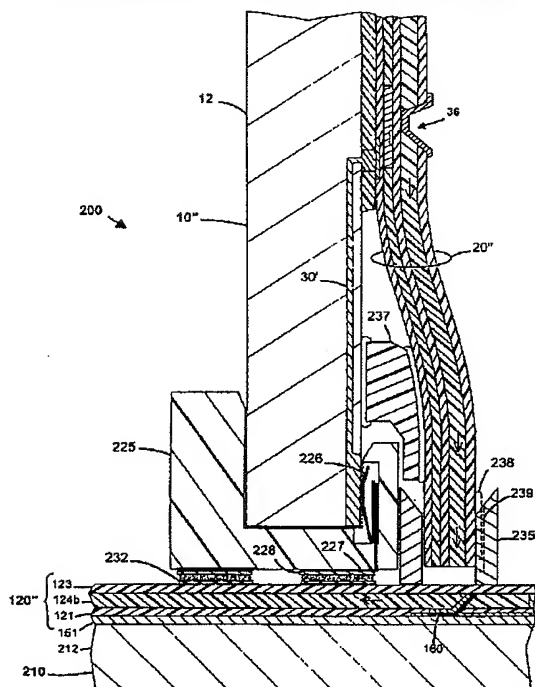
【図40】

本発明による光電子マルチチップモジュール基板の他の実施例の  
構成図



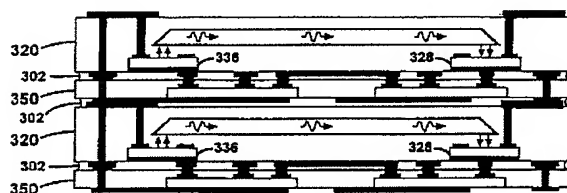
【図33】

本発明による第2のマルチチップモジュールシステムの構成図



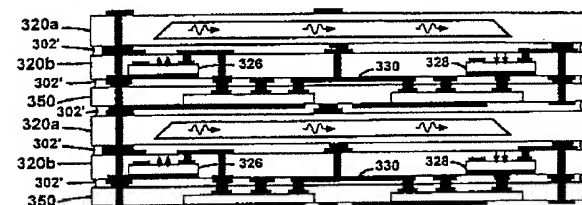
【図36】

本発明による光電子マルチチップモジュール基板の他の実施例の構成図



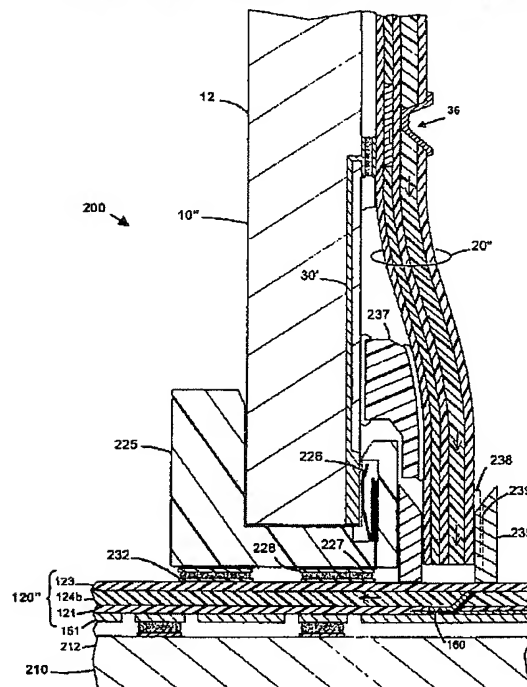
【図38】

本発明による光電子マルチチップモジュール基板の他の実施例の構成図



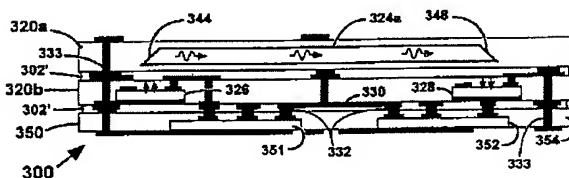
【図34】

本発明による第2のマルチチップモジュールシステムの構成図



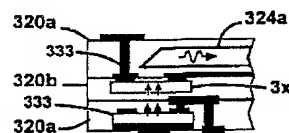
【図37】

本発明による光電子マルチチップモジュール基板の他の実施例の構成図



【図41】

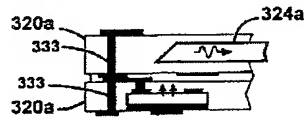
本発明による光電子マルチチップモジュール基板の他の実施例の構成図





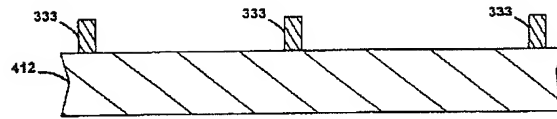
【図 4 2】

本発明による光電子マルチチップモジュール基板の他の実施例の構成図



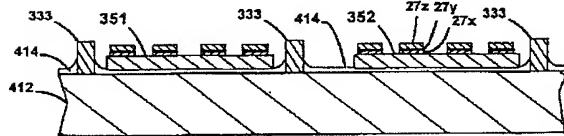
【図 4 3】

ICチップ層を作製する方法の一例の説明図



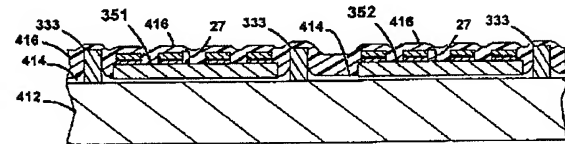
【図 4 4】

ICチップ層を作製する方法の一例の説明図



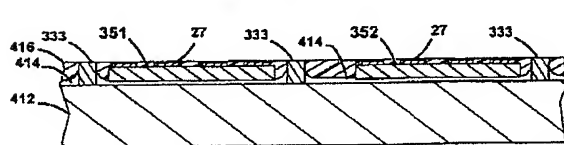
【図 4 5】

ICチップ層を作製する方法の一例の説明図



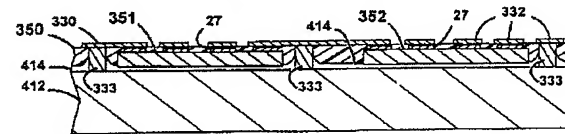
【図 4 6】

ICチップ層を作製する方法の一例の説明図



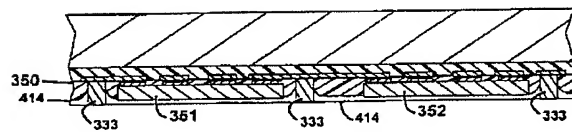
【図 4 7】

ICチップ層を作製する方法の一例の説明図



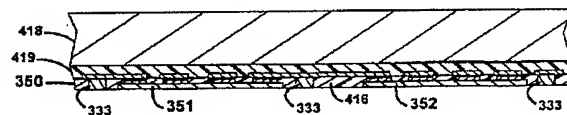
【図 4 8】

ICチップ層を作製する方法の一例の説明図



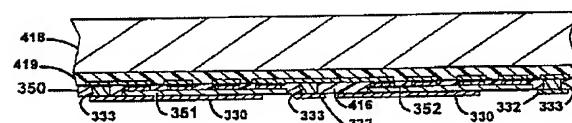
【図 4 9】

ICチップ層を作製する方法の一例の説明図



【図 5 0】

ICチップ層を作製する方法の一例の説明図



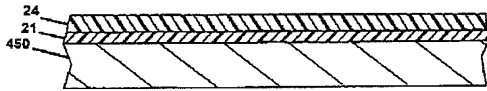
【図 5 1】

本発明によるポリマー導波路層の作製方法の実施例の説明図



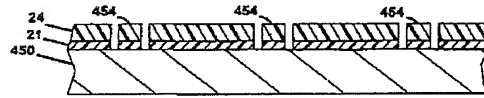
【図 5 2】

本発明によるポリマー導波路層の作製方法の実施例の説明図



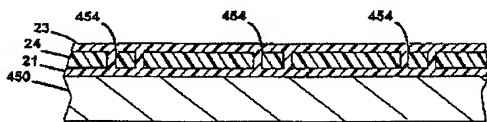
【図 5 3】

本発明によるポリマー導波路層の作製方法の実施例の説明図



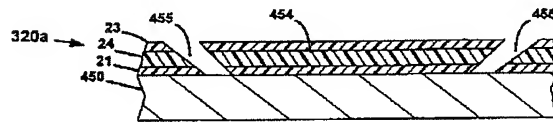
【図 5 4】

本発明によるポリマー導波路層の作製方法の実施例の説明図



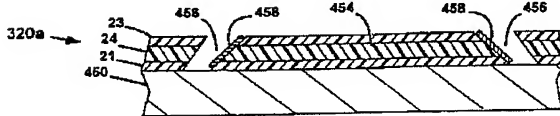
【図 5 5】

本発明によるポリマー導波路層の作製方法の実施例の説明図



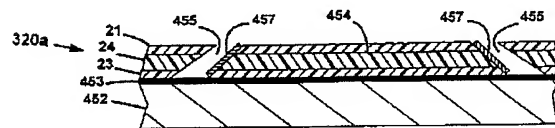
【図 5 6】

本発明によるポリマー導波路層の作製方法の実施例の説明図



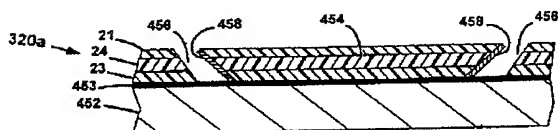
【図 5 7】

本発明によるポリマー導波路層の作製方法の実施例の説明図



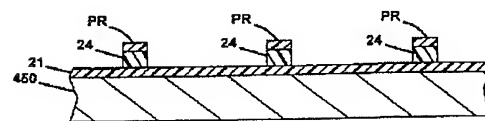
【図 5 8】

本発明によるポリマー導波路層の作製方法の実施例の説明図



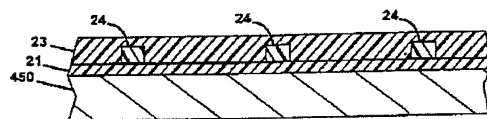
【図 5 9】

本発明によるポリマー導波路層の作製方法の実施例の説明図



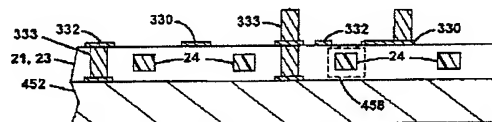
【図 6 0】

本発明によるポリマー導波路層の作製方法の実施例の説明図



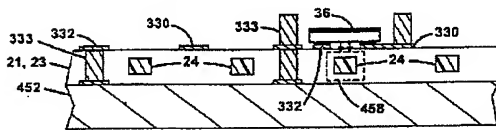
【図 6 1】

活性部品層を導波路層に追加する方法の一例の説明図



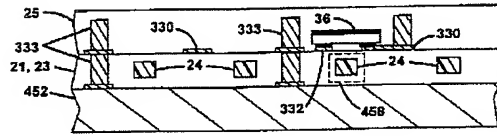
【図62】

活性部品層を導波路層に追加する方法の一例の説明図



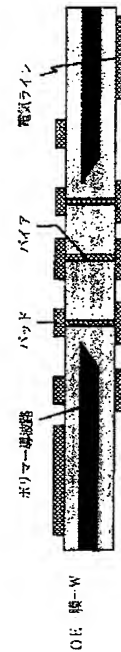
【図63】

活性部品層を導波路層に追加する方法の一例の説明図



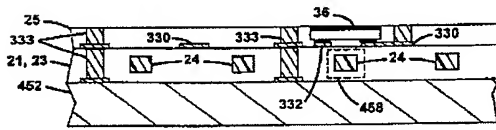
【図122】

OE膜の説明図



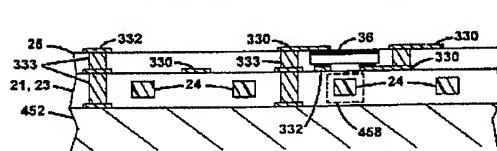
【図64】

活性部品層を導波路層に追加する方法の一例の説明図



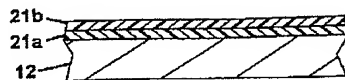
【図65】

活性部品層を導波路層に追加する方法の一例の説明図



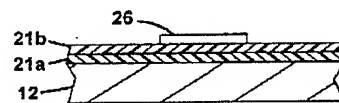
【図66】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



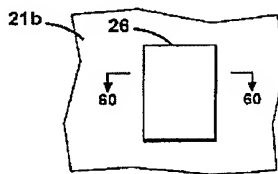
【図67】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



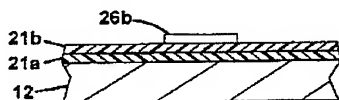
【図68】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



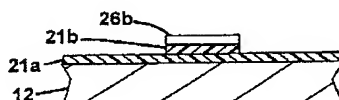
【図69】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



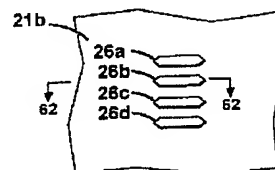
【図71】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



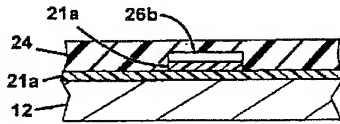
【図70】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



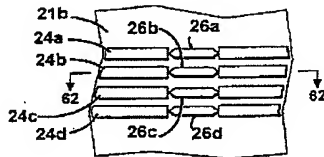
【図 7 2】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



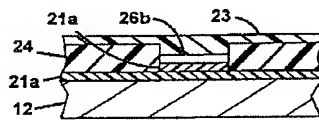
【图 7 4】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



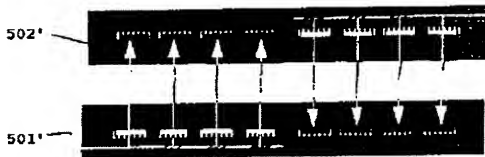
【图 7 6】

本発明による光電子マルチチップモジュール基板の他の作製方法  
の説明図



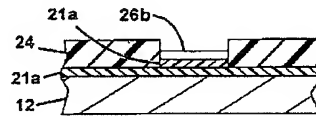
【图 7 9】

### 本発明による自由空間MCMシステムの説明図



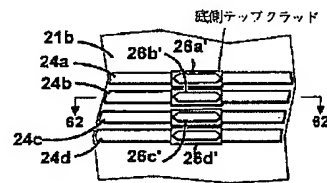
【図 7 3】

本発明による光電子マルチチップモジュール基板の他の作製方法  
の説明図



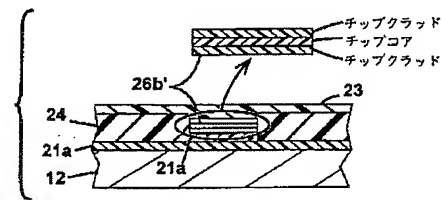
【図 7 5】

本発明による光電子マルチチップモジュール基板の他の作製方法の説明図



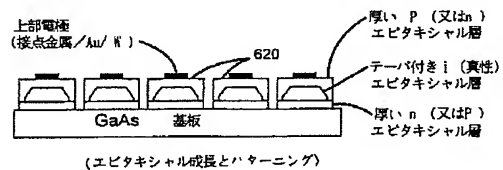
【图 7-7】

本発明による光電子マルチチップモジュール基板の他の作製方法  
の説明図



【图 8 3】

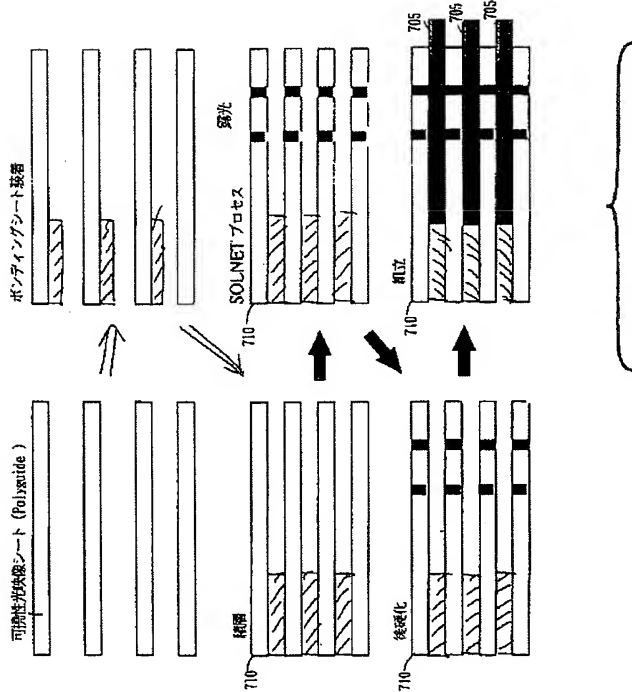
薄膜デバイスと導波路を一体化する処理の説明図





【図82】

本発明による3次元MCMシステムの説明図



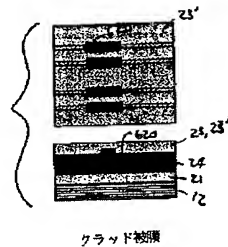
【図87】

光変調器又は受光素子の集積化の例の説明図



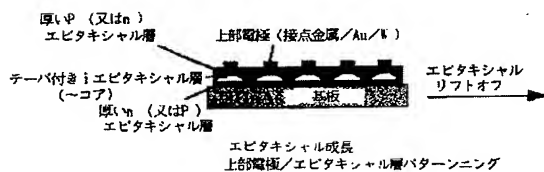
【図88】

光変調器又は受光素子の集積化の例の説明図



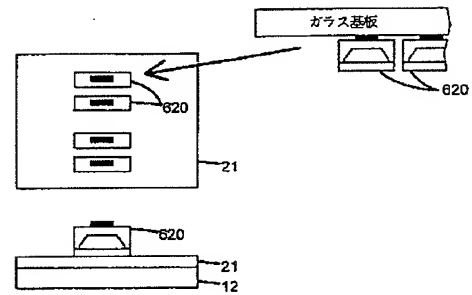
【図91】

集積デバイスと導波路を含む薄膜の作製例の説明図



【図85】

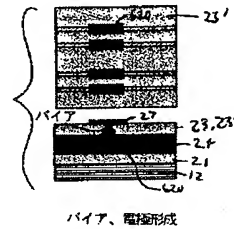
薄膜デバイスと導波路を一体化する処理の説明図



(トランスファー)

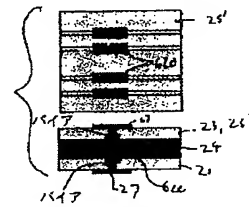
【図89】

光変調器又は受光素子の集積化の例の説明図



【図90】

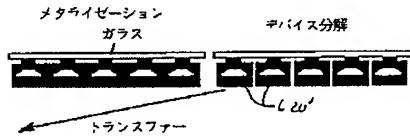
光変調器又は受光素子の集積化の例の説明図



基板除去/裏面メタライゼーション

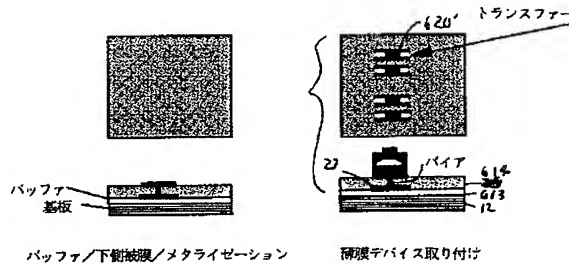
【図92】

集積デバイスと導波路を含む薄膜の作製例の説明図



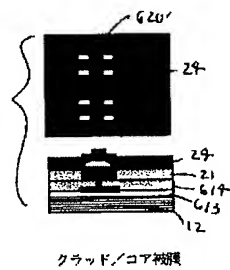
【図93】

集積デバイスと導波路を含む薄膜の作製例の説明図



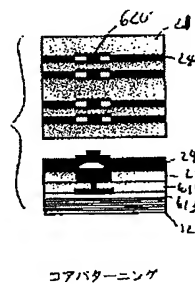
【図94】

集積デバイスと導波路を含む薄膜の作製例の説明図



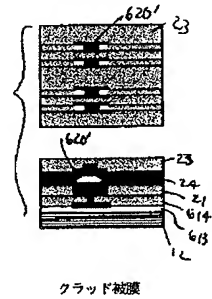
【図95】

集積デバイスと導波路を含む薄膜の作製例の説明図



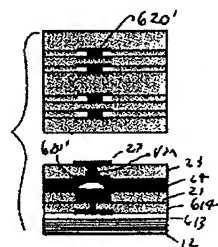
【図96】

集積デバイスと導波路を含む薄膜の作製例の説明図



【図97】

集積デバイスと導波路を含む薄膜の作製例の説明図



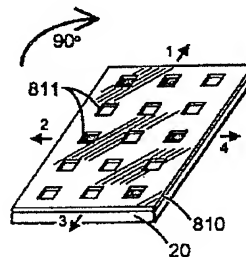
【図98】

集積デバイスと導波路を含む薄膜の作製例の説明図



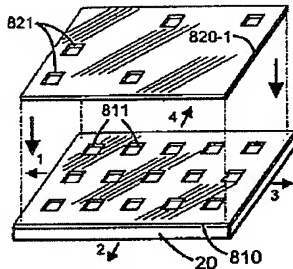
【図102】

本発明によるべベル構造のカット部の形成方法の説明図



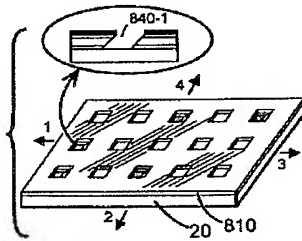
【図99】

本発明によるベベル構造のカット部の形成方法の説明図



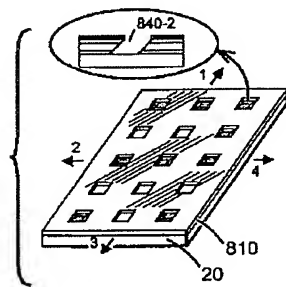
【図101】

本発明によるベベル構造のカット部の形成方法の説明図



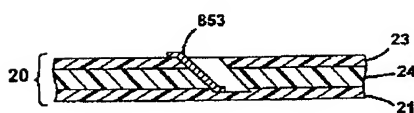
【図104】

本発明によるベベル構造のカット部の形成方法の説明図



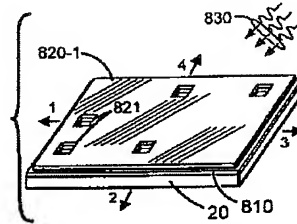
【図117】

導波路カップラーの実施例の断面図



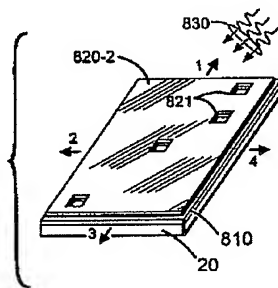
【図100】

本発明によるベベル構造のカット部の形成方法の説明図



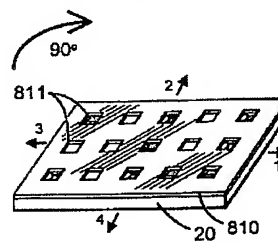
【図103】

本発明によるベベル構造のカット部の形成方法の説明図



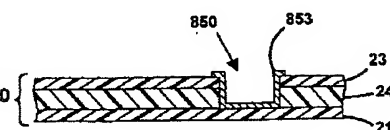
【図105】

本発明によるベベル構造のカット部の形成方法の説明図



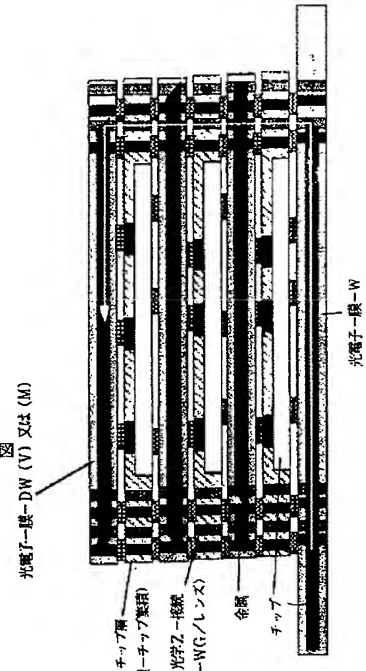
【図115】

コーナー回転ミラーの実施例の断面図



【図118】

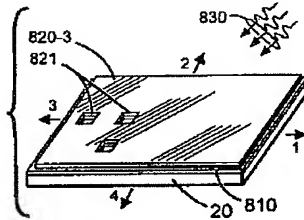
OE-3Dスタック構造の例の説明図





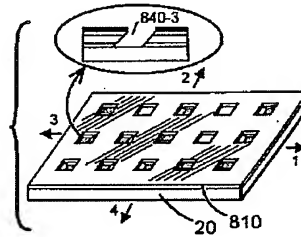
【図106】

本発明によるベベル構造のカット部の形成方法の説明図



【図107】

本発明によるベベル構造のカット部の形成方法の説明図



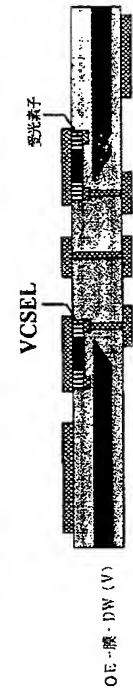
【図123】

OE膜の説明図



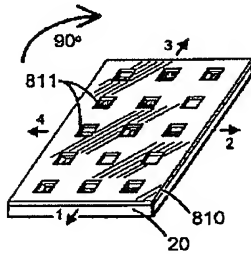
【図124】

OE膜の説明図



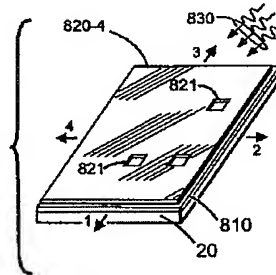
【図108】

本発明によるベベル構造のカット部の形成方法の説明図



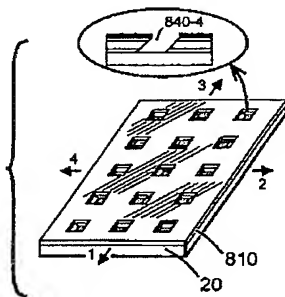
【図109】

本発明によるベベル構造のカット部の形成方法の説明図



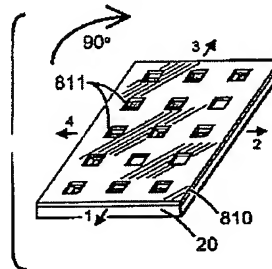
【図110】

本発明によるベベル構造のカット部の形成方法の説明図



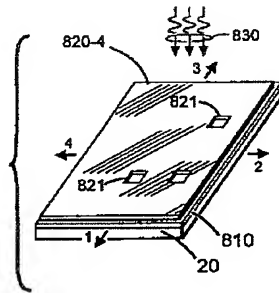
【図111】

本発明によるベベル構造のカット部の形成方法の説明図



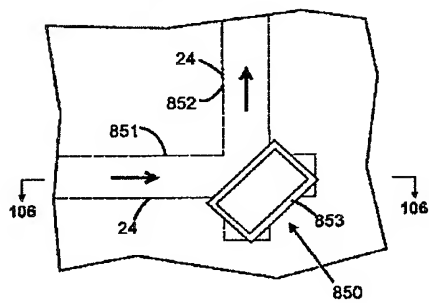
【図112】

本発明によるベベル構造のカット部の形成方法の説明図



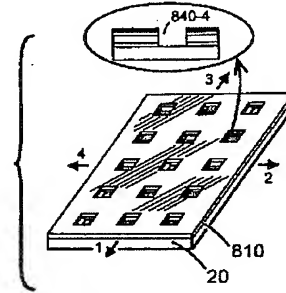
【図114】

コーナー回転ミラーの一実施例の平面図



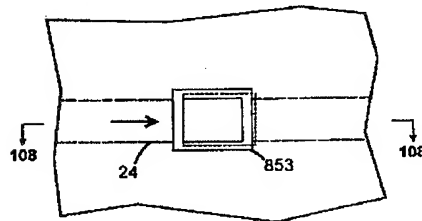
【図113】

本発明によるベベル構造のカット部の形成方法の説明図



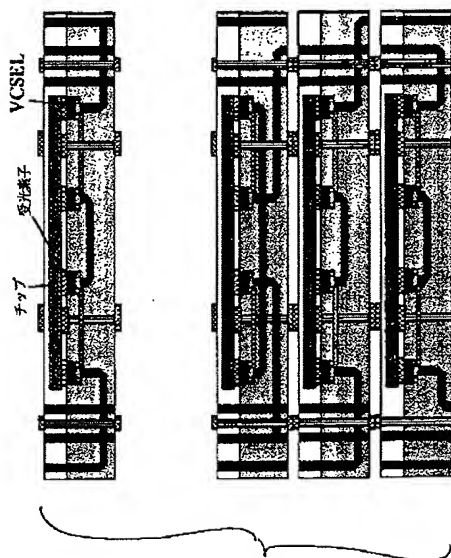
【図116】

導波路カップラーの一実施例の平面図



【図119】

OE-3Dスタック構造の例の詳細な説明図



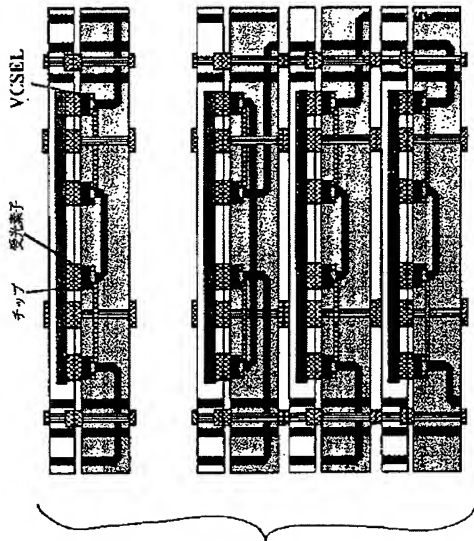
【図125】

OE膜の説明図



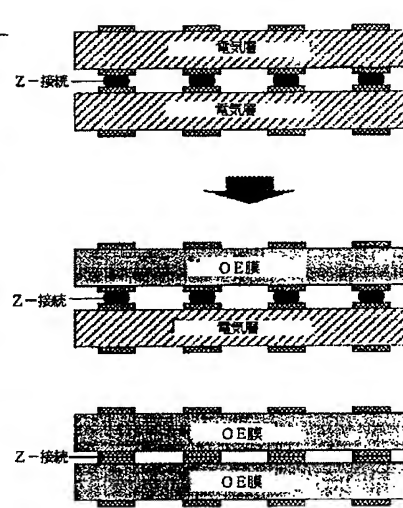
【図120】

OE-3Dスタック構造の例の詳細な説明図



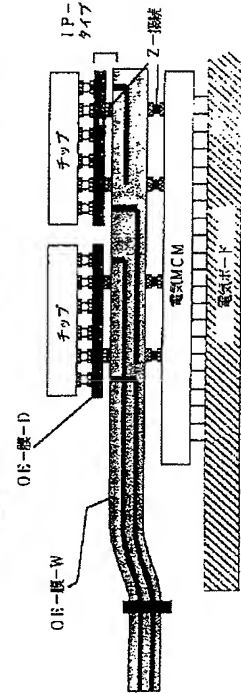
【図121】

OE膜とZ接続が設けられたOE基板の説明図



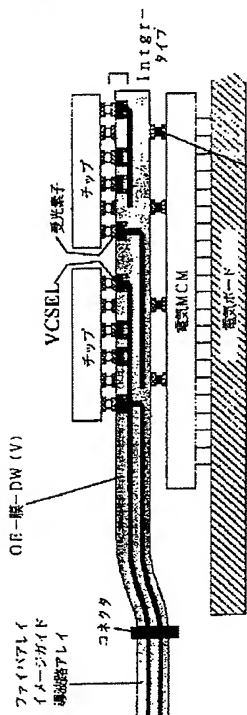
【図127】

膜光リンクモジュールの説明図



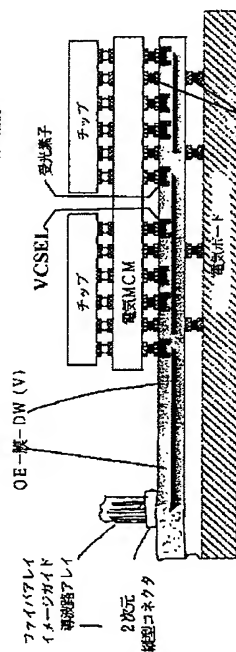
【図126】

膜光リンクモジュールの説明図



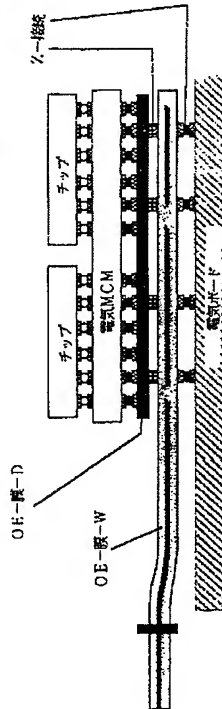
【図128】

膜光リンクモジュールの説明図



【図129】

膜光リンクモジュールの説明図



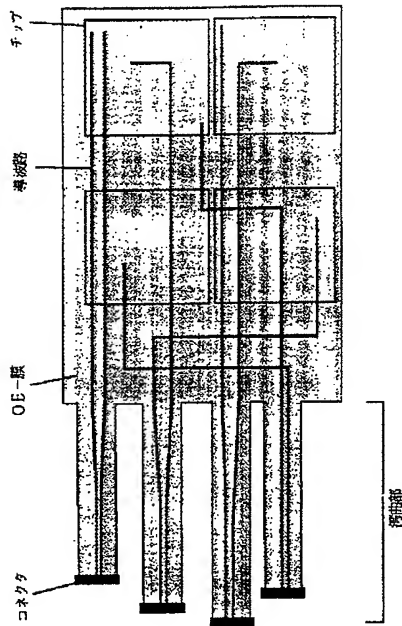
【図149】

スマートピクセルを含むOE膜の実施例の説明図



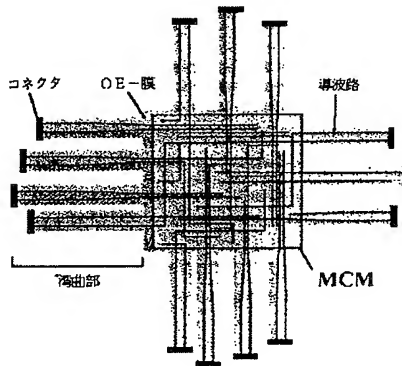
【図130】

光路長調節器、コネクタバッファを備えた膜光リンクモジュールの構成図



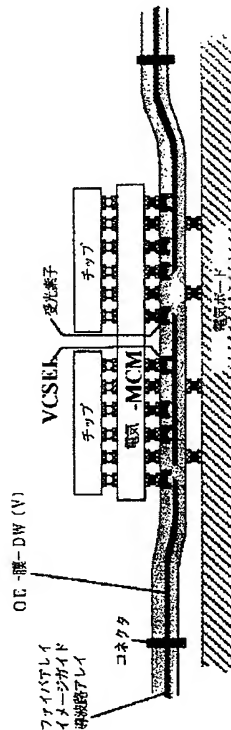
【図131】

光路長調節器、コネクタバッファを備えた膜光リンクモジュールの構成図



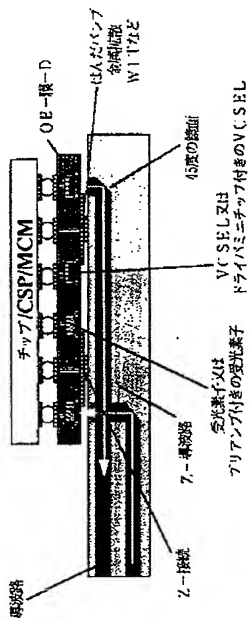
【図132】

光路長調節器、コネクタバッファを備えた膜光リンクモジュールの構成図



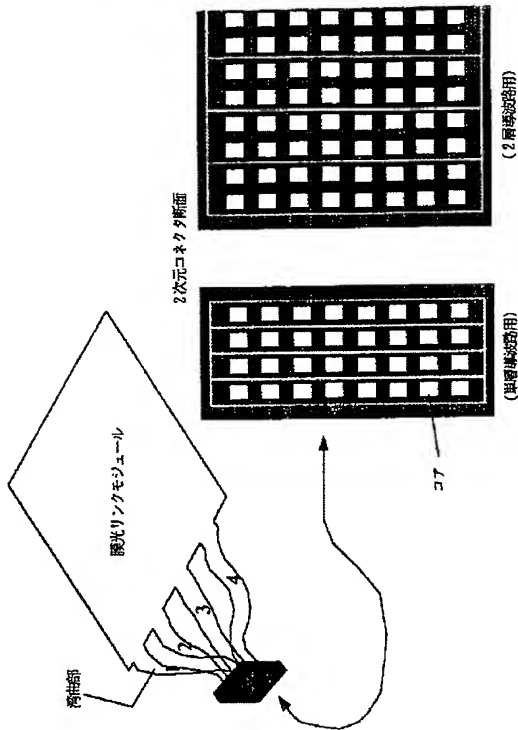
【図138】

OE-IPとOE-膜-MCMを含むOE-膜の一実施例の説明図



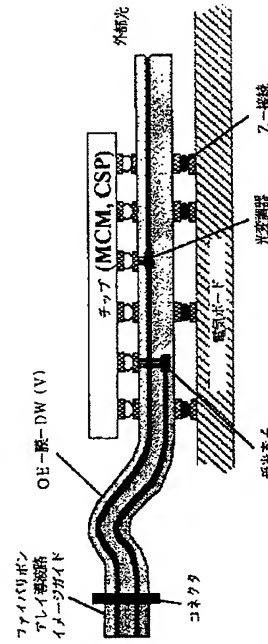
【図133】

2次元導波路コネクタを備えた膜光リンクモジュールの説明図



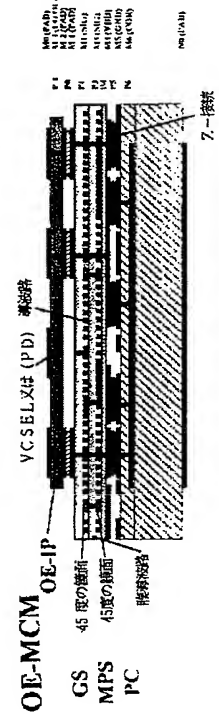
【図134】

膜光リンクモジュールの高速オプションの説明図 OE MCMの一実施例の説明図



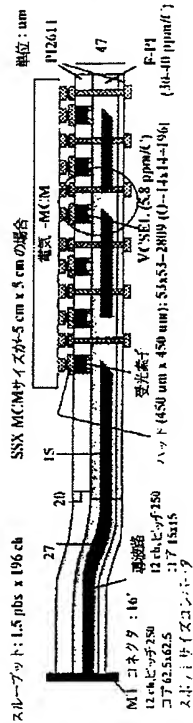
【図147】

OE MCMの一実施例の説明図



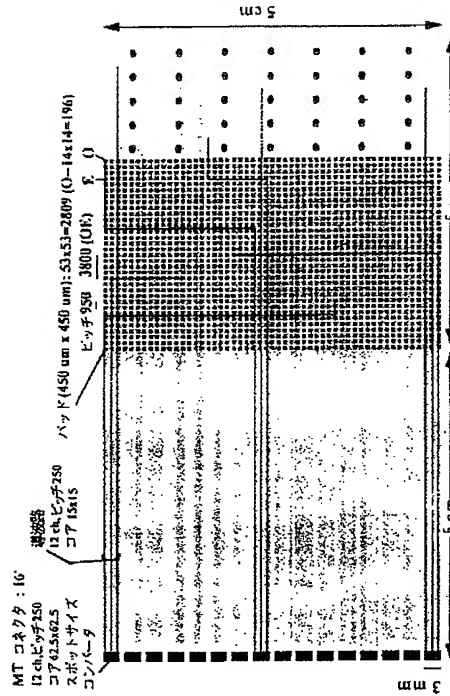
【図135】

膜光リンクモジュール構造体の一例の全体図



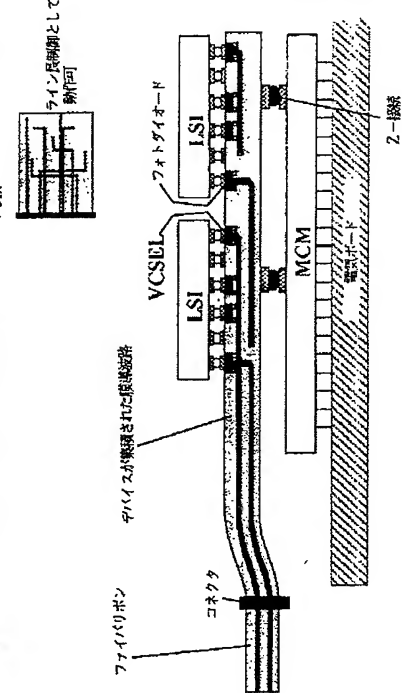
【図136】

膜光リンクモジュール構造体の一例の全体図



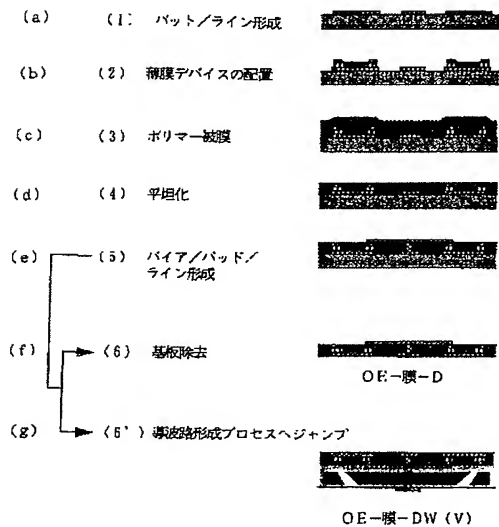
【図144】

LSIからの直接ジャンプの一例の説明図



【図155】

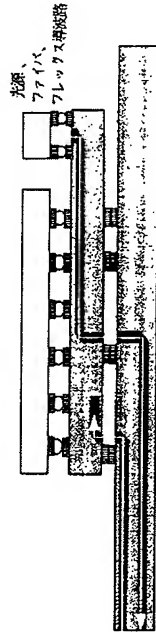
デバイス集積プロセスの説明図





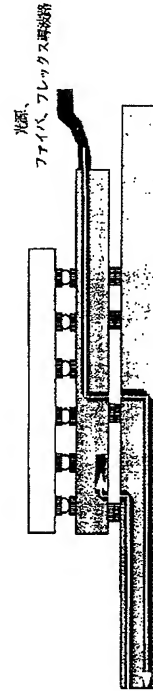
【図141】

光変調器と送信器を含むO E - 膜の一実施例の説明図



【図142】

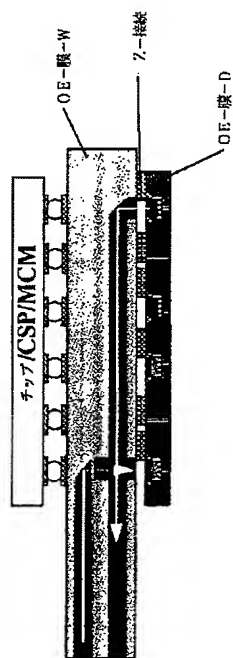
光変調器と送信器を含むO E - 膜の一実施例の説明図





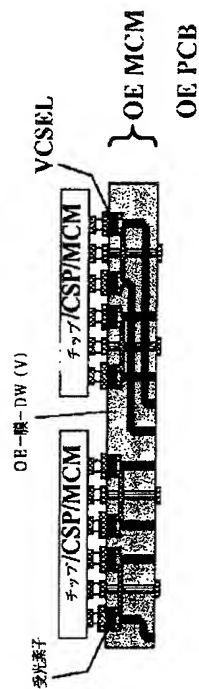
【図 1 4 6】

OE-IPが反対側に配置された一実施例の説明図



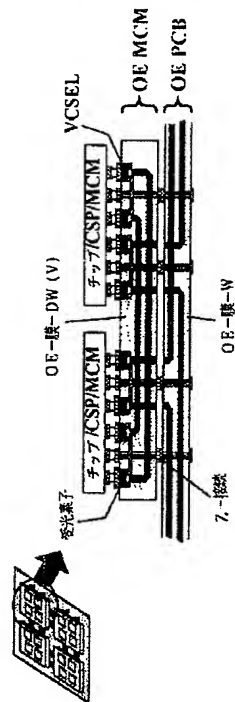
【図150】

スマートピクセルを含むOE-膜の一実施例の説明図



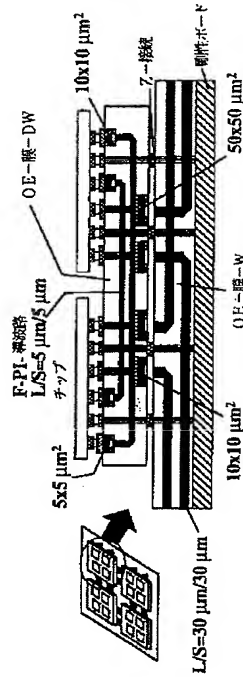
【図151】

裏面接続されたOE-膜のスタック構造の一実施例の説明図



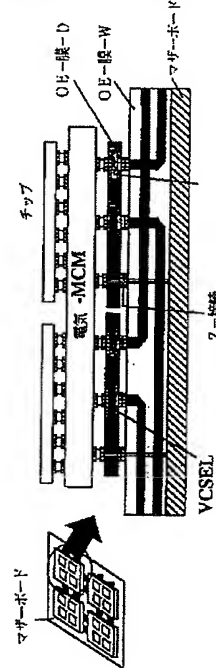
【図152】

表面接続されたOE-膜のスタック構造の一実施例の説明図



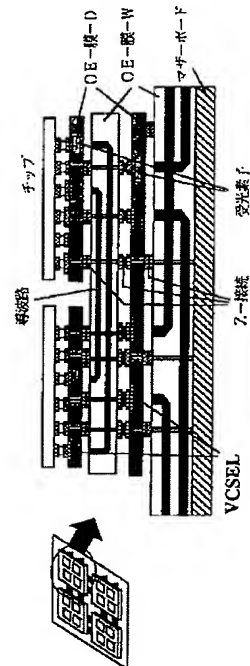
【図153】

OE-MCMとOE-ボードのスタック構造の一実施例の説明図



【図154】

OE-MCMとOE-ボードのスタック構造の一実施例の説明図



フロントページの続き

(72)発明者 高橋 康仁

アメリカ合衆国, カリフォルニア 95129,  
サンノゼ, インゲルウッド・ドライブ  
5234番

(72)発明者 稲生 正章

アメリカ合衆国, カリフォルニア 95129,  
サンノゼ, オールバニー・サークル 4671  
番 137号

(72)発明者 マイケル ジー リー

アメリカ合衆国, カリフォルニア 95120,  
サンノゼ, セイジ・オーク・ウェイ 6064  
番

(72)発明者 ウィリアム チョウ

アメリカ合衆国, カリフォルニア 95014,  
クパティーノ, レイク・スプリング・シー  
ティー 11551番

(72)発明者 ソロモン アイ ベイリン

アメリカ合衆国, カリフォルニア 94070,  
サンカルロス, クラブ・ドライブ 83番

(72)発明者 ウェン・チョウ ヴィンセント ワン

アメリカ合衆国, カリフォルニア 95014,  
クパティーノ, エドミントン・ドライブ  
18457番

(72)発明者 ジェイムズ ジェイ ローマン

アメリカ合衆国, カリフォルニア 94087,  
サニーヴェイル, ルービス・ドライブ  
854番

(72)発明者 トマス ジェイ マッシングル

アメリカ合衆国, カリフォルニア 95066,  
スコッツ・ヴァレイ, ノースリッジ・ドラ  
イヴ 170番